

BL66A02XX

智能电能采集专用 SoC

用户手册

V1.03 (A 版)

版本更新说明

版本号	修改时间	修改内容
V0.2	2020 年 7 月 8 日	初版
V0.3	2020 年 7 月 10 日	更新了一些格式错误
V0.4	2020 年 7 月 20 日	更新了一些格式错误
V0.5	2020 年 8 月 21 日	增加 RTC 说明。
V0.6	2020 年 10 月 19 日	调整 EMU 寄存器说明、调整 SPI 说明
V0.7	2020 年 10 月 28 日	调整了 ADC 寄存器
V1.0		调整了 EMU 的 DMA 寄存器的基地址及 IA 通道的增益说明 ADC 外部输入通道调整为 3 个，删除 AD3，AD4，AD5 通道
V1.01	2022 年 9 月 8 日	EMU 寄存器列表中 DMA 相关寄存器基地址更改
V1.02	2022 年 9 月 27 日	外部中断增加 EXTI1_PSR- EXTI8_PSR（挂起寄存器）
V1.03	2022 年 10 月 12 日	修正 GPIO 复用功能配置描述

目录

1	BL66A02XX 概述	15
1.1	简介	15
1.2	特点	15
1.3	系统构架框图	17
1.4	芯片构架概述	17
1.5	地址空间分配	18
1.6	中断源	20
1.7	引脚排列	21
1.8	引脚定义	25
2	FLASH 存储器	34
2.1	概述	34
2.2	功能描述	34
2.2.1	Flash 读	34
2.2.2	Flash 擦除	34
2.2.3	Flash 写 (编程)	36
2.2.4	Flash 数据保护和写使能	37
2.2.5	修调参数加载功能	37
2.2.6	Flash 存储器地址划分	37
2.2.7	NVR 存储区内容	38
2.2.8	Main 区重映射	39
2.2.9	Flash 存储器访问权限	42
2.2.10	Flash 固件安全升级	43
2.2.11	Flash 固件安全升级过程	44
2.2.12	固件可靠性分析	44
2.2.13	备份区擦除/编程阶段断电	45
2.2.14	映射标志擦除/编程阶段断电	45
2.3	寄存器列表	45
2.4	寄存器描述	46
2.4.1	FLS_STATE (Flash 存储器状态寄存器)	46
2.4.2	FLS_RACC (Flash 存储器读加速配置寄存器)	47
2.4.3	FLS_AUTOCHK_EN (Flash 编程/擦除自动校验使能寄存器)	48
2.4.4	FLS_MODE (Flash 访问模式寄存器)	48
2.4.5	FLS_IF (Flash 存储器中断标志寄存器)	49
2.4.6	FLS_IE (Flash 存储器中断使能寄存器)	51
2.4.7	FLS_CFG_EN (Flash 寄存器空间配置使能寄存器)	52
2.4.8	CODE_WR_EN (程序区写使能寄存器)	52
2.4.9	DATA_WR_EN (数据区写使能寄存器)	53
2.4.10	NVR_WR_EN (NVR 区写使能寄存器)	53

3	系统控制.....	55
3.1	系统时钟.....	55
3.2	电源单元.....	56
3.2.1	电源切换.....	56
3.2.2	电源监控 (BOR)	59
3.3	低功耗模式.....	59
3.3.1	Sleep 模式.....	59
3.3.2	Stop 模式.....	60
3.3.3	Standby 模式.....	60
3.3.4	低功耗模式芯片工作状态.....	60
3.3.5	低功耗模式的唤醒.....	61
3.4	复位.....	62
3.4.1	复位源.....	62
3.4.2	复位说明.....	62
3.5	寄存器列表.....	64
3.6	寄存器描述.....	66
3.6.1	SCU_PROTECT_REG (写保护寄存器)	66
3.6.2	CLK_MUX_SEL_REG (时钟选择寄存器)	66
3.6.3	CLK_SYS_DIV_PLL_REG (时钟分频PLL 寄存器)	67
3.6.4	CLK_SYS_DIV_HRC_REG (时钟分频HRC 寄存器)	67
3.6.5	CLK_DRV_REG (模块时钟门控寄存器)	68
3.6.6	CLK_GEN_EN_REG (时钟源使能寄存器)	69
3.6.7	CLK_DET_EN_REG (时钟停振检测使能寄存器)	69
3.6.8	CLK_LOAD_STATUS_REG (时钟分频参数状态寄存器)	70
3.6.9	CLK_STATUS_REG (系统时钟源状态寄存器)	70
3.6.10	SOFT_RESET_REG (软件复位特征值寄存器)	70
3.6.11	SUB_RESET_REG (模块单独复位寄存器)	71
3.6.12	RST_STATUS_REG (复位源状态寄存器)	72
3.6.13	PWR_EN_REG (BOR 监测使能寄存器)	72
3.6.14	PWR_STATUS_REG (电源状态寄存器)	73
3.6.15	LP_EN_REG (低功耗模式使能寄存器)	73
3.6.16	HOLD_IP_EN_REG (Stop 模式下IP 使能寄存器)	73
3.6.17	WKUP_SEL_REG (STANDBY 唤醒控制寄存器)	74
3.6.18	WKUP_FLG_REG (STANDBY 唤醒源标志寄存器)	75
3.6.19	SCU_INT_MASK_REG (SCU 中断屏蔽寄存器)	76
3.6.20	SCU_INT_STATUS_REG (SCU 中断状态寄存器).....	76
3.6.21	CPU_SYSTICK_REG (CPU systick 校准值寄存器)	76
3.6.22	BOOT_SEL_REG (boot select 寄存器)	76
3.6.23	CLK_OBSERVE_REG (时钟监控寄存器)	77
3.6.24	芯片配置寄存器.....	77
4	GPIO 模块.....	83
4.1	功能与特性.....	83

4.2	IO 口功能	83
4.3	寄存器列表	85
4.4	寄存器描述	86
4.4.1	GPIO_MODER (GPIO 模式选择寄存器)	86
4.4.2	GPIO_PU (GPIO 上拉配置寄存器)	86
4.4.3	GPIO_PD (GPIO 上拉配置寄存器)	87
4.4.4	GPIO_SCR (GPIO 电平翻转速率配置寄存器)	87
4.4.5	GPIO_OD (GPIO 开漏配置寄存器)	88
4.4.6	GPIO_AFR_L (GPIO 复用功能低位寄存器)	89
4.4.7	GPIO_AFR_H (GPIO 复用功能高位寄存器)	89
4.4.8	GPIO_DOUT (GPIO 输出数据寄存器)	90
4.4.9	GPIO_DOUT_SET (GPIO 输出数据置位寄存器)	90
4.4.10	GPIO_DOUT_RST (GPIO 输出数据清零寄存器)	91
4.4.11	GPIO_DOUT_FLP (GPIO 输出数据翻转寄存器)	92
4.4.12	GPIO_DIN (GPIO 输入数据寄存器)	92
4.4.13	GPIO_IE (GPIO 输入使能寄存器)	93
5	外部中断 (EXTI)	95
5.1	功能与特性	95
5.2	功能描述	95
5.3	寄存器列表	96
5.4	寄存器描述	96
5.4.1	EXTI_IMR (中断屏蔽寄存器)	96
5.4.2	EXTI_PGCR (中断组选择寄存器)	97
5.4.3	EXTI_PCR (中断引脚选择寄存器)	98
5.4.4	EXTI_RECR (上升沿触发控制寄存器)	98
5.4.5	EXTI_FECR (下降沿触发控制寄存器)	98
5.4.6	EXTI_PSR (挂起寄存器)	99
6	PDMA(外设数据直接存储)	100
6.1	概述	100
6.2	功能特性	100
6.3	功能描述	100
6.4	使用配置	101
6.5	寄存器列表	102
6.6	寄存器描述	103
6.6.1	RXCR (RX 通道控制寄存器)	103
6.6.2	RXSR (RX 通道状态寄存器)	104
6.6.3	RPR (RX 通道存储器指针寄存器)	104
6.6.4	RCR (RX 通道传输数量计数寄存器)	105
6.6.5	RNPR (RX 通道下回存储器指针寄存器)	105
6.6.6	RNCR (RX 通道下回传输数量计数寄存器)	106
6.6.7	TXCR (TX 通道控制寄存器)	106

6.6.8	TXSR (TX 通道状态寄存器)	107
6.6.9	TPR (TX 通道存储器指针寄存器)	107
6.6.10	TCR (TX 通道传输字节计数寄存器)	108
6.6.11	TNPR (TX 通道下回存储器指针寄存器)	108
6.6.12	TNCR (TX 通道下回传输数量计数寄存器)	109
7	UART	110
7.1	概述	110
7.2	功能框图	110
7.3	功能描述	110
7.3.1	发送器	111
7.3.2	接收器	112
7.3.3	奇偶校验	113
7.3.4	中断请求	113
7.3.5	UART 和红外 (IrDA) 模式切换	114
7.3.6	软件流程	114
7.4	UART 寄存器列表	115
7.5	UART 寄存器描述	116
7.5.1	UART _x _CR (UART 控制寄存器, x=0~4)	116
7.5.2	UART _x _BRR (UART 波特率寄存器, x=0~4)	117
7.5.3	UART _x _IER (UART 中断使能寄存器, x=0~4)	117
7.5.4	UART _x _ISR (UART 中断状态寄存器, x=0~4)	119
7.5.5	UART _x _TDR (UART 发送 FIFO 数据寄存器, x=0~4)	121
7.5.6	UART _x _RDR (UART 接收 FIFO 数据寄存器, x=0~4)	121
7.5.7	UART _x _CDVN (UART 红外载波分频寄存器, x=0~4)	122
7.5.8	FIFO 控制寄存器 (UART FIFO 控制寄存器, x=0~4)	122
7.5.9	UART _x _CER (UART 控制使能寄存器, x=0~4)	123
8	7816 模块	124
8.1	概述	124
8.2	构架和功能描述	125
8.2.1	7816 模块框图	125
8.2.2	7816 发送时序	125
8.2.3	7816 接收时序	127
8.2.4	操作说明	129
8.2.5	数据发送流程	132
8.2.6	数据接收流程	133
8.2.7	注意事项	134
8.2.8	中断说明	135
8.3	寄存器列表	135
8.4	寄存器描述	136
8.4.1	SCI_MSSR (Master SCI 状态寄存器)	136
8.4.2	SCI_MSBUF (Master SCI 数据寄存器)	137

8.4.3	SCI_MSCON (Master SCI 控制寄存器)	138
8.4.4	SCI_MSCNT (Master SCI 周期寄存器)	140
8.4.5	SCI_MSPR (Master SCI 参数寄存器)	141
8.4.6	SCI_MSCR (Master SCI 控制寄存器)	142
8.4.7	SCI_MSCCNT (Master SCI 计数寄存器)	143
9	LCD 模块	144
9.1	概述	144
9.2	功能描述	144
9.2.1	LCD 控制基本原理	144
9.2.2	LCD 驱动波形	145
9.2.3	A 类波形 4COM 扫描	145
9.2.4	A 类波形 8COM 扫描	147
9.2.5	B 类波形 4COM 扫描	148
9.2.6	B 类波形 8COM	149
9.2.7	软件使用流程	150
9.2.8	注意事项	150
9.3	寄存器列表	150
9.4	寄存器描述	150
9.4.2	LCDCTRL (LCD 显示控制寄存器)	150
9.4.3	LCDSET (LCD 显示配置寄存器)	152
9.4.4	LCDDATx (LCD 显示数据寄存器, x=0~19)	153
10	WDT 模块	154
10.1	概述	154
10.2	功能描述	154
10.3	寄存器列表	154
10.4	寄存器描述	155
10.4.1	WDTWPR (写保护寄存器)	155
10.4.2	WDTCLR (清狗/喂狗配置寄存器)	155
10.4.3	WDTSET (时间配置寄存器)	156
10.4.4	WDTCNT (看门狗计数寄存器)	156
10.4.5	WDTSEN (软使能寄存器)	156
10.4.6	WDTIMR (中断屏蔽寄存器)	156
10.4.7	WDTISR (中断状态寄存器)	157
10.4.8	WDTLDEN (装载有效寄存器)	157
11	定时器模块 (TIMER)	158
11.1	概述	158
11.2	功能描述	158
11.2.1	功能框图	158
11.2.2	功能描述	159
11.3	寄存器列表	162
11.4	寄存器描述	162

11.4.1	TMRCR0 (Timer 控制寄存器 0)	162
11.4.2	TMRCR1 (Timer 控制寄存器 1)	163
11.4.3	TMRCPEG (捕获边沿选择寄存器)	165
11.4.4	TMRPWL (PWM 初始电平选择寄存器)	166
11.4.5	TMRDIVR (计数分频寄存器)	167
11.4.6	TMRMAXV (Timer 最大计数值寄存器)	167
11.4.7	TMRCPR0V (单元 0 第一次捕获寄存器)	168
11.4.8	TMRCPR1V (单元 1 第一次捕获寄存器)	168
11.4.9	TMRPW0V (PWM0 翻转比较值寄存器)	169
11.4.10	TMRPW1V (PWM1 翻转比较值寄存器)	169
11.4.11	TMRCURV (Timer 当前计数值寄存器)	170
11.4.12	TMRIMRR (中断使能寄存器)	170
11.4.13	TMRISRR (中断状态寄存器)	171
11.4.14	TMRPRECP0 (单元 0 后一次捕获寄存器)	172
11.4.15	TMRPRECP1 (单元 1 后一次捕获寄存器)	173
11.4.16	TMRISCP (捕获数据的状态寄存器)	173
12	SPI 模块	175
12.1	概述	175
12.2	功能描述	175
12.2.1	主模式	176
12.2.2	从模式	176
12.2.3	时钟极性和相位	176
12.2.4	中断	179
12.2.5	主模式软件使用流程图	179
12.2.6	从模式软件使用流程图	180
12.3	寄存器列表	180
12.4	寄存器描述	181
12.4.1	状态寄存器 SPSTA	181
12.4.2	控制寄存器 SPCON	182
12.4.3	数据寄存器 SPDAT	182
12.4.4	主从选择寄存器 SPSSN	182
13	I²C 模块	184
13.1	概述	184
13.2	功能框图	184
13.3	功能描述	185
13.3.1	I ² C 协议	185
13.3.2	主机模式状态码	186
13.3.3	从机模式状态码	189
13.4	寄存器列表	194
13.5	寄存器描述	194
13.5.1	I ² C DATA 数据寄存器	194

13.5.2	ICADDR 地址寄存器.....	195
13.5.3	ICCON 控制寄存器.....	195
13.5.4	ICSTA 状态寄存器.....	196
14	RTC 模块.....	198
14.1	性能和特性.....	198
14.2	功能描述.....	198
14.2.1	模块框图.....	198
14.2.2	功能描述.....	199
14.2.3	RTC 校准流程例示.....	199
14.3	寄存器列表.....	201
14.4	寄存器描述.....	202
14.4.1	RTC_CR0 (RTC 控制寄存器0)	202
14.4.2	RTC_SECR (RTC 秒寄存器)	203
14.4.3	RTC_MINR (RTC 分寄存器)	203
14.4.4	RTC_HRR (RTC 小时寄存器)	204
14.4.5	RTC_DATER (RTC 天寄存器)	204
14.4.6	RTC_DAYR (RTC 星期寄存器)	205
14.4.7	RTC_MTHR (RTC 月寄存器)	205
14.4.8	RTC_YRR (RTC 年寄存器)	206
14.4.9	RTC_TMRR0 (RTC 定时器寄存器0)	206
14.4.10	RTC_TMRR1 (RTC 定时器寄存器1)	207
14.4.11	RTC_TMR_CR (RTC 定时器控制寄存器1)	207
14.4.12	RTC_ALM_SECR (RTC 闹钟秒寄存器)	208
14.4.13	RTC_ALM_MINR (RTC 闹钟秒寄存器)	208
14.4.14	RTC_ALM_HRR (RTC 闹钟小时寄存器)	209
14.4.15	RTC_IER (RTC 中断使能寄存器)	209
14.4.16	RTC_ISR (RTC 中断状态寄存器)	210
14.4.17	RTC_CR1 (RTC 控制寄存器1)	211
14.4.18	RTC_CAL_GAMR (RTC 校准参数 γ 寄存器)	211
14.4.19	RTC_CAL_BETR (RTC 校准参数 β 寄存器)	212
14.4.20	RTC_CAL_T0R (RTC 校准参数T0 寄存器)	213
14.4.21	RTC_CAL_S0R (RTC 校准参数S0 寄存器)	213
14.4.22	RTC_CAL_S1R (RTC 校准参数S1 寄存器)	214
14.4.23	TPS_TTUNR (TPS 温度补偿调节寄存器)	214
14.4.24	TPS_EN_CR (TPS 使能控制寄存器)	215
14.4.25	RTC_CAP_TUNR0 (RTC 晶振电容调节寄存器0)	215
14.4.26	RTC_PLL_TUNR (RTC PLL 时钟计数调节寄存器)	216
14.4.27	TPS_CAL_AR (TPS 校准A 参数寄存器)	217
14.4.28	TPS_CAL_BR (TPS 校准B 参数寄存器)	217
14.4.29	TPS_ADC_TUNR (TPS ADC 调节寄存器)	218
14.4.30	TPS_AVR_CR (TPS 平均次数控制寄存器)	218
14.4.31	RTC_LDO_TUNR (RTC LDO 调节寄存器)	219

14.4.32	TPS_DATR (TPS 温度数据寄存器)	219
14.4.33	RTC_TPS_WPR (RTC/TPS 寄存器写保护寄存器)	220
14.4.34	RTC_SUB_SECR (RTC 亚秒寄存器)	220
15	AES 模块	221
15.1	功能和特性	221
15.2	功能描述	221
15.2.1	AES 框图	221
15.2.2	AES 加解密原理	221
15.2.3	AES 加解密功能描述	223
15.3	寄存器列表	226
15.4	寄存器描述	227
15.4.1	CNTRL_REG (AES 控制寄存器)	227
15.4.2	DATA_REGx (AES 数据寄存器) (x=0~3)	228
15.4.3	KEY_REGy (AES 密钥寄存器) (y=0~7)	229
15.4.4	RAND_REGz (AES 随机数寄存器) (z=0~1)	230
16	EMU 模块	231
16.1	概述	231
16.2	功能描述	232
16.2.1	功能框图	232
16.2.2	前端波形计算	233
16.2.3	全波有功功率计量	234
16.2.4	基波/谐波有功功率计量	236
16.2.5	基波无功功率计量	237
16.2.6	全波无功功率计量	239
16.2.7	有效值计量	239
16.2.8	周波有效值计量	241
16.2.9	视在功率计量	241
16.2.10	能量计量	242
16.2.11	电能质量相关计量	249
16.3	寄存器列表	254
16.4	电参量寄存器描述	259
16.4.1	VERSION (EMU 版本号寄存器)	259
16.4.2	IA_WAVE_SEL (重采样电流 A 波形寄存器)	259
16.4.3	IB_WAVE_SEL (重采样电流 B 波形寄存器)	260
16.4.4	V_WAVE_SEL (重采样电压波形寄存器)	260
16.4.5	WATT_WAVE (瞬时全波有功功率波形寄存器)	261
16.4.6	VAR_WAVE (瞬时基波无功功率波形寄存器)	261
16.4.7	CONFIG_WAVE (可选类型瞬时功率波形寄存器)	262
16.4.8	IA_FAST_RMS (电流 A 周波有效值寄存器)	262
16.4.9	IB_FAST_RMS (电流 B 周波有效值寄存器)	263
16.4.10	V_FAST_RMS (电压周波有效值寄存器)	263

16.4.11	IA_RMS (电流 A 有效值寄存器)	264
16.4.12	IB_RMS (电流 B 有效值寄存器)	264
16.4.13	V_RMS (电压有效值寄存器)	265
16.4.14	F_RMS (基波有效值寄存器)	265
16.4.15	A_WATT (A 相平均全波有功功率寄存器)	266
16.4.16	B_WATT (B 相平均全波有功功率寄存器)	266
16.4.17	F_WATT (基波/谐波有功功率寄存器)	266
16.4.18	A_FVAR (A 相平均基波无功功率寄存器)	267
16.4.19	B_FVAR (B 相平均基波无功功率寄存器)	267
16.4.20	VAR (全波无功功率寄存器)	268
16.4.21	VA (平均视在功率寄存器)	268
16.4.22	USR_POWER (用户输入瞬时功率的平均功率寄存器)	269
16.4.23	PF (功率因子寄存器)	269
16.4.24	FREQ (线电压频率寄存器)	270
16.4.25	IA_PEAK (电流 A 峰值寄存器)	270
16.4.26	IB_PEAK (电流 B 峰值寄存器)	271
16.4.27	V_PEAK (电压 V 峰值寄存器)	271
16.4.28	CF_WATT_CNT (全波有功功率校验脉冲计数器)	272
16.4.29	CF_P_CNT (全波正向有功功率校验脉冲计数器)	272
16.4.30	CF_N_CNT (全波负向有功功率校验脉冲计数器)	273
16.4.31	CF_VAR_CNT (基波无功功率校验脉冲计数器)	273
16.4.32	CF_VA_CNT (视在功率校验脉冲计数器)	273
16.4.33	CF_A_CNT (A 相全波有功功率校验脉冲计数器)	274
16.4.34	CF_B_CNT (B 相全波有功功率校验脉冲计数器)	274
16.4.35	CF_F_CNT (基波有功功率校验脉冲计数器)	275
16.4.36	CF_USR_CNT (用户功率校验脉冲计数器)	275
16.4.37	EMU_INT1_SR (EMU 中断源 1 状态寄存器)	276
16.4.38	EMU_INT2_SR (EMU 中断源 2 状态寄存器)	277
16.4.39	EMU_SR (EMU 状态寄存器)	278
16.5	校表寄存器描述	279
16.5.1	EMU_INT1_ER (EMU 中断源 1 使能寄存器)	279
16.5.2	EMU_INT2_ER (EMU 中断源 2 使能寄存器)	280
16.5.3	MODE (EMU 工作模式寄存器)	281
16.5.4	CF_CR (CF 控制寄存器)	284
16.5.5	EN_CR (EN 控制寄存器)	285
16.5.6	FREQ_SEL (EMU 模拟控制寄存器)	286
16.5.7	BG_CTRL (EMU 模拟基准控制寄存器)	286
16.5.8	GAIN (EMU 模拟前端 ADC 控制寄存器)	286
16.5.9	EMUA_CR (EMU 模拟通道开关控制)	287
16.5.10	USR_FREQ (用户定义输入波形频率寄存器)	288
16.5.11	WA_CFDIV (CF 缩放比例寄存器)	288
16.5.12	IA_PHCAL (A 电流通道相位校正寄存器)	289
16.5.13	IB_PHCAL (B 电流通道相位校正寄存器)	290

16.5.14	V_PHCAL (电压通道相位校正寄存器)	290
16.5.15	IA_CHGN (A 电流通道增益调整寄存器)	291
16.5.16	IA_CHOS (A 电流通道偏置调整寄存器)	292
16.5.17	IB_CHGN (B 电流通道增益调整寄存器)	292
16.5.18	IB_CHOS (B 电流通道偏置调整寄存器)	293
16.5.19	V_CHGN (电压通道增益调整寄存器)	293
16.5.20	V_CHOS (电压通道偏置调整寄存器)	294
16.5.21	IA_RMSOS (A 电流有效值偏置调整寄存器)	294
16.5.22	IB_RMSOS (B 电流有效值偏置调整寄存器)	295
16.5.23	V_RMSOS (电压有效值偏置调整寄存器)	295
16.5.24	A_WATTGN (A 相全波有功增益调整寄存器)	296
16.5.25	A_WATTOS (A 相全波有功偏置校准寄存器)	296
16.5.26	B_WATTGN (B 相全波有功增益调整寄存器)	297
16.5.27	B_WATTOS (B 相全波有功偏置校准寄存器)	297
16.5.28	F_WATTGN (基波有功增益调整寄存器)	298
16.5.29	F_WATTOS (B 相全波有功偏置校准寄存器)	298
16.5.30	A_FVARGN (A 相基波无功增益调整寄存器)	298
16.5.31	A_FVAROS (A 相基波无功偏置校准寄存器)	299
16.5.32	B_FVARGN (B 相基波无功增益调整寄存器)	299
16.5.33	B_FVAROS (B 相基波无功偏置校准寄存器)	300
16.5.34	VARGN (全波无功增益调整寄存器)	301
16.5.35	VAROS (全波无功偏置校准寄存器)	301
16.5.36	VAGN (视在功率增益调整寄存器)	302
16.5.37	VAOS (视在功率偏置校准寄存器)	302
16.5.38	USR_POWER_GN (用户功率增益调整寄存器)	303
16.5.39	USR_POWER_OS (用户功率偏置校准寄存器)	303
16.5.40	A_WA_LOS (A 相有功小信号补偿寄存器)	304
16.5.41	B_WA_LOS (B 相有功小信号补偿寄存器)	304
16.5.42	A_FVAR_LOS (A 相无功小信号补偿寄存器)	305
16.5.43	B_FVAR_LOS (B 相无功小信号补偿寄存器)	305
16.5.44	WA_CREEP (有功防潜动功率阈值寄存器)	306
16.5.45	VAR_CREEP (无功防潜动功率阈值寄存器)	306
16.5.46	VA_CREEP (视在防潜动功率阈值寄存器)	307
16.5.47	I_OVLVL (电流过压门限寄存器)	307
16.5.48	V_OVLVL (电压过压门限寄存器)	308
16.5.49	PK_CYC (峰值检测半周期数寄存器)	308
16.5.50	ZX_LTH (电流/电压波形过零阈值寄存器)	309
16.5.51	SAG_LVL (线电压跌落阈值寄存器)	309
16.5.52	SAG_CYC (线电压跌落半周期寄存器)	310
16.5.53	ZX_TOUT (电压过零超时时间寄存器)	310
16.5.54	FAST_RMS_CYC (电压过零超时时间寄存器)	311
16.5.55	V_CONST (电压过零超时时间寄存器)	311
16.5.56	IN_POWER (用户输入的功率瞬时值寄存器)	312

16.5.57	WAVE_DMA_SEL (WAVE 寄存器输出选择寄存器)	312
16.5.58	FREQ_CYC (用户输入的功率瞬时值寄存器)	313
16.5.59	TH_CFDIV (CF 缩放比例寄存器)	313
16.5.60	USER_CFDIV (CF 缩放比例寄存器)	314
16.5.61	WRPROT (EMU 寄存器写保护密码寄存器)	314
16.5.62	SOFT_RESET (EMU 寄存器软复位寄存器)	315
16.5.63	DMA_WIDTH (WAVE DMA 位宽选择寄存器)	315
17	ADC 模块	316
17.1	概述	316
17.2	功能描述	317
17.2.1	功能框图	317
17.2.2	ADC 开关控制	317
17.2.3	ADC 时钟及参考源	318
17.2.4	通道选择	318
17.2.5	ADC 转换模式	318
17.2.6	单次模式	319
17.2.7	模式	319
17.2.8	注入管理	320
17.2.9	模拟看门狗	320
17.2.10	数据对齐	321
17.2.11	各通道采样时间可编程	322
17.2.12	DMA 功能	322
17.2.13	ADC 中断	323
17.3	寄存器列表	323
17.4	寄存器描述	324
17.4.1	ADC_SR (ADC 状态寄存器)	324
17.4.2	ADC_CR1 (ADC 控制寄存器 1)	326
17.4.3	ADC_CR2 (ADC 控制寄存器 2)	329
17.4.4	ADC_SMPR1 (ADC 采样时间寄存器 1)	331
17.4.5	ADC_JOFRx (ADC 注入通道数据偏移寄存器 x, x=1~4)	332
17.4.6	ADC_HTR (ADC 看门狗高阈值寄存器)	333
17.4.7	ADC_LTR (ADC 看门狗低阈值寄存器)	333
17.4.8	ADC_SQR1 (ADC 规则序列寄存器 1)	334
17.4.9	ADC_SQR2 (ADC 规则序列寄存器 2)	335
17.4.10	ADC_SQR3 (ADC 规则序列寄存器 3)	335
17.4.11	ADC_JSQR (ADC 注入序列寄存器)	337
17.4.12	ADC_JDRx (ADC 注入数据寄存器 x, x=1~4)	339
17.4.13	ADC_DR (ADC 规则数据寄存器)	339
17.4.14	ADC_CCR (ADC 通用控制寄存器)	340
18	比较器 (COMP)	341
18.1	概述	341

18.2 功能描述.....	341
18.2.1 功能框图.....	341
18.2.2 配置锁定.....	342
18.3 寄存器列表.....	342
18.4 寄存器描述.....	342
18.4.1 COMP0_CSR (比较器0 控制及状态寄存器)	342
18.4.2 COMP0_ICR (比较器0 中断控制寄存器)	343
18.4.3 COMP0_ISR (比较器0 中断状态寄存器)	343
18.4.4 COMP1_CSR (比较器1 控制及状态寄存器)	344
18.4.5 COMP0_ICR (比较器1 中断控制寄存器)	344
18.4.6 COMP1_ISR (比较器0 中断状态寄存器)	345
19 电气规格.....	346
19.1 DC 参数.....	346
19.2 极限参数.....	347
19.3 BOR 特性	347
19.4 时钟特性.....	347
19.5 12- Bit SAR ADC 特性	349
19.6 BANDGAP 特性	349
19.7 TPS(温度传感器)特性:	349
19.8 EMU (电能计量单元) 特性	350
19.9 比较器特性.....	350
19.10 PSW_SYS(电源开关)特性.....	351
19.11 FLASH 参数.....	351
20 封装.....	352
20.1 BL66A0244 封装 (LQFP100)	352
20.2 BL66A0243 封装 (LQFP80)	352
20.3 BL66A0242 封装 (LQFP64)	353
20.4 BL68A0246 封装 (QNF48)	353

1 BL66A02XX 概述

1.1 简介

BL66A02XX 是一款针对智能电能采集专用的 SoC 芯片。该芯片内嵌 ARM Cortex-M0 处理器，支持 AHB/APB 总线协议，具有 256K Flash、32K SRAM，支持硬件看门狗、DMA 和 RTC 功能单元；以及 LCD 驱动等功能，同时包含 I²C、GPIO、高速 SPI、高速 URAT 等丰富的接口资源；内含独立的硬件计量单元 (EMU)，可支持全波、基波、谐波计量功能的计量，具备波形重构功能，可设置 256/128/64/32 采样点的全数字周波输出、搬运，满足电能质量分析、波形分析、频率分析等特殊需求。

1.2 特点

- 系统
 - ARM Cortex-M0 处理器
 - 支持 AHB-lite AHB 总线协议
 - 支持 256K Flash、32K SRAM 存储
 - Flash 控制器具有调试模式下的读保护功能（可配置），并且具有热备份功能。
 - 支持 SWD 调试
 - 支持专用多通道 DMA 访问
- 时钟
 - 系统时钟源支持外部晶振，低频内置振荡器 (LRC)，高频内置振荡器 (HRC) 和 PLL
 - 外置 32.768kHz 低频晶体，不需外接电阻、电容。
 - 内嵌 32.768kHz 低频内置振荡器 (LRC) 振荡器，可 trimming。
 - 内嵌 7.3728MHz 高频内置振荡器 (HRC)，常温精度 1%（可 trimming），可以选择该高频内置振荡器时钟的 1/2/4/8/16/32/64/128 分频输出时钟作为系统时钟（默认 2 分频）。
 - 内嵌 PLL，以晶振为时钟输入，最高频率为 29.4912 MHz，可以选择 PLL 的 1/2/4/8/16/32/64/128 分频输出时钟作为系统时钟（默认 8 分频）。
 - 具有外部晶振和 PLL 停振检测功能，停振后自动切换到 LRC 时钟。
- 基本外设
 - 支持 4COM、6COM、8COM 的 LCD 显示，COM 与 SEG 的组合如下：
BL66A0244（LQFP100）：4COM×40SEG，6COM×38SEG 和 8COM×36SEG
BL66A0243（LQFP80）：4COM×36SEG，6COM×34SEG 和 8COM×32SEG
BL66A0243（LQFP64）：4COM×26SEG，6COM×24SEG 和 8COM×22SEG
 - WDT：正常工作模式下，WDT 模块不可关闭，保证 WDT 和系统可靠运行；调试模式下，WDT 可以软件进行配置开启（进入调试模式时 WDT 软件关闭）。
 - 内置加密解密算法 AES 256/192/128 Bit。

- 最高支持 5 路 UART（都具有红外功能），1 路 7816，并且 UART 支持 DMA 功能。
- 最高支持 1 个 I²C，3 个 SPI，3 个 TIMER（其中 TIMER0/1 具有 PWM 功能）。SPI 支持 DMA 功能。
- 12-Bit 通用 SAR ADC，支持两个内部通道（V_{sys} 和 V_{bat}）和 3 个外部通道，并支持 DMA 功能。
- 2 个通用比较器（1 个低功耗 1 个高速），输入可选，参考可选。
- RTC 内置曲线数字补偿，全温度范围 RTC 补偿无需用户软件参与。
- 内置高精度温度传感器。
- 供电
 - 支持系统电源 (V_{SYS}) 和备用电源 (V_{BAT}) 的自动切换功能；RTC 由 V_{RTC} 单独供电。
- 电能计量
 - 模块支持零线/火线防窃电计量、单相三线、断相防窃电功能，适合多种防窃电应用；支持非法开盖记录功能。
 - 高精度计量：输出基波/全波有功、基波/全波无功、视在、有效值、频率等计量参数。有功、无功功率计量误差 < 0.1%，满足输入动态范围 > 6000:1；电流、电压有效值计量误差 < 0.1%，满足输入动态范围 > 5000:1，支持直流计量；各通道支持 16 倍增益选择；相位补偿分辨率 0.005 度。
 - 防窃电模式下，有功功率计量误差 < 0.5%，在窃电用电电流可测 500mA 时，芯片连续计量功耗 < 600uA。
 - 周波采样输出可以选择固定频率和固定采样点两种模式，支持 DMA 访问。
- 性能参数
 - CPU：最高工作频率 29.4912MHz。
 - 功耗：典型工作模式（3.68MHz 主频）下功耗 3.5mA；Stop 模式低于 10uA，Standby 模式低于 7.5uA。
 - 高精度温度传感器：-40℃ ~ +85℃ 温度范围内，测量精度 < 0.5℃。
 - 宽电压：保证计量精度的电压范围为 2.7V ~ 3.6V；MCU 最小系统可运行的典型电压范围为 2.4V ~ 5.5V；GPIO 支持与不同工作电压器件的对接：IO 口 PC0 ~ 15 支持 5V 兼容功能
 - 工作温度：-40℃ ~ +85℃；
- 封装形式
 - BL66A0244 (LQFP100 14×14)
 - BL66A0243 (LQFP 80 12×12)
 - BL66A0242 (LQFP 64 7×7)
 - BL68A0246 (QFN48 6×6)
 - BL68A0245 (QFN32 暂不提供，需定制)

1.3 系统构架框图

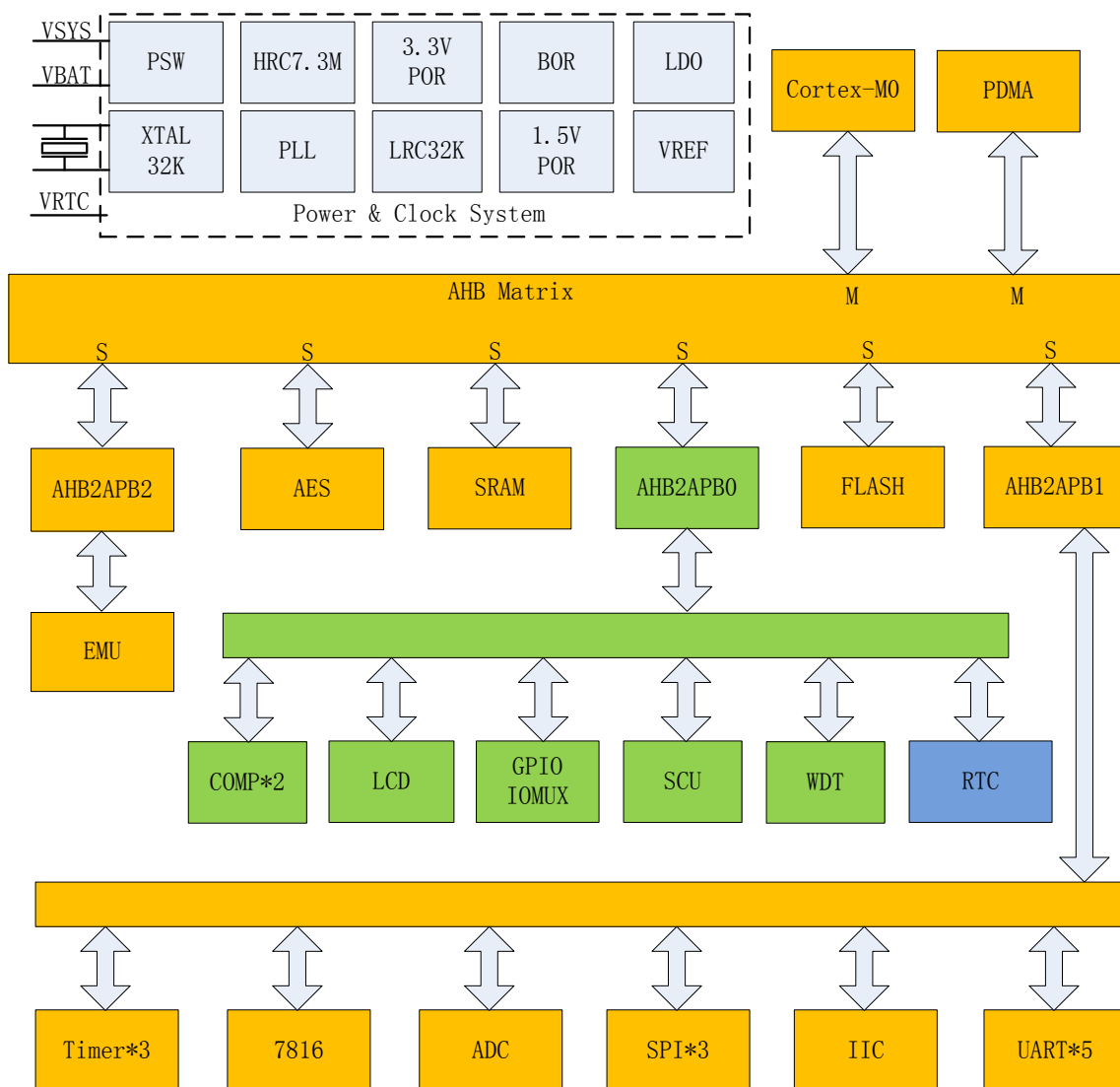


图 1-1 66A02XX 系统构架图

1.4 芯片构架概述

如上图的系统架构图所示,芯片采用多层 AHB 总线结构,其中 Cortex-M0 和 PDMA 作为 AHB master,其他模块均为 slave。M0 和 PDMA 仅支持 AHB lite,不支持 burst 等传输模式。详情请查阅 Cortex-M0 用户使用手册。

上图中的各种外设分别采用黄色、绿色和蓝色表示,这几种不同的颜色分别表示不同的电源域,其中黄色表示可掉电电源域,绿色表示不掉电电源域,蓝色表示 RTC 独立电源域。灰色部分主要是电源,电压参考和时钟系统。

AHB 主从访问关系如下图:

表 1-2 AHB 主从访问关系图

slave \ master	Cortex-M0	PDMA
Flash	√	
SRAM	√	√
AES	√	
EMU	√	√
TIMER0~2	√	
7816	√	
ADC	√	√
SPI0~2	√	√
I ² C	√	
UART0~4	√	√
GPIO	√	
LCD	√	

1.5 地址空间分配

根据 ARM cortex-M0 CPU 核推荐地址空间分配方案，对本芯片内各 IP 的地址空间进行了如下划分：

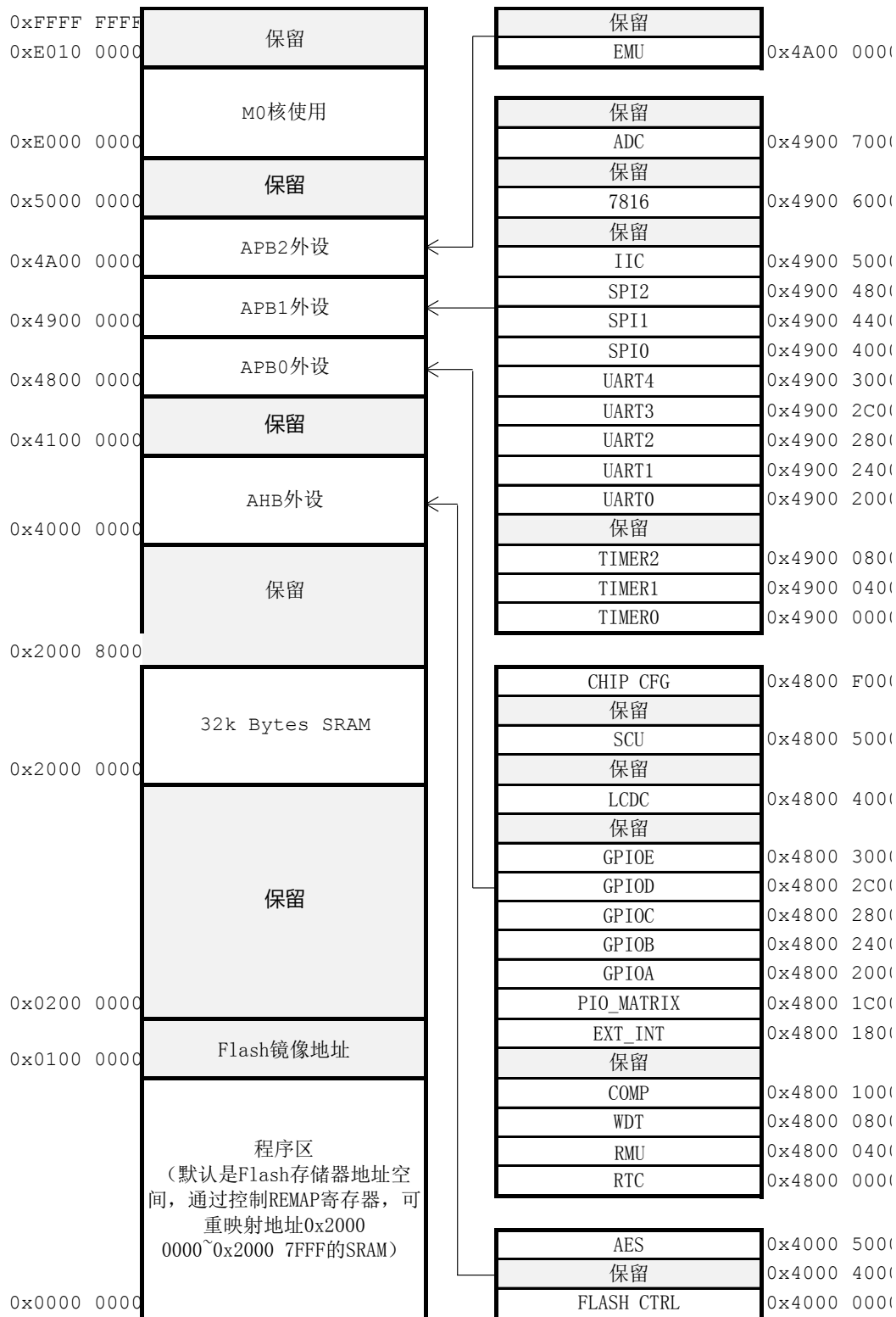


图 1-3 系统地址空间分配

1.6 中断源

表 1-2 AHB 主从访问关系

中断	序号	注 释
PWR_SW_INT	0	主电源/备用电源切换开关中断
LVD_SYS_INT	1	LVDIN 电源监测模块中断输入信号
LVD_VDD_INT	2	VDD33 电源监测模块中断输入信号
UART0_INT	3	IR0/UART0 中断输入信号
UART1_INT	4	IR1/UART1 中断输入信号
UART2_INT	5	UART2 中断输入信号
UART3_INT	6	UART3 中断输入信号
UART4_INT	7	UART4 中断输入信号
	8	Reserved
Timer0_INT	9	Timer0 中断输入信号
Timer1_INT	10	Timer1 中断输入信号
Timer2_INT	11	Timer2 中断输入信号
I ² C_INT	12	I ² C 中断输入信号
RTC_INT	13	RTC 实时时钟模块中断输入信号
WDT_INT	14	Watchdog 模块中断输入信号
ADC_INT	15	ADC 通道中断输入信号
EMU_INT0	16	EMU #0 中断输入信号
EMU_INT1	17	EMU #1 中断输入信号
EFLASH_INT	18	EFLASH controller 中断输入信号
7816_INT0	19	7816 #0 中断输入信号
AES	20	AES 中断输入信号
SPI0_INT	21	SPI0 中断输入信号
SPI1_INT	22	SPI1 中断输入信号
SPI2_INT	23	SPI2 中断输入信号
EXT_INT0	24	外部中断#0 输入信号
EXT_INT1	25	外部中断#1 输入信号
EXT_INT2	26	外部中断#2 输入信号
EXT_INT3	27	外部中断#3 输入信号
EXT_INT4	28	外部中断#4 输入信号
EXT_INT5	29	外部中断#5 输入信号
EXT_INT6	30	外部中断#6 输入信号
EXT_INT7	31	外部中断#7 输入信号

NMI 中断为不可屏蔽中断，具有最高优先级，该中断为实时性要求高的时钟异常中断。

表格 1-1 NMI 中断源

中断	注释
OSC_STOP_INT	OSC 停振检测中断

1.7 引脚排列

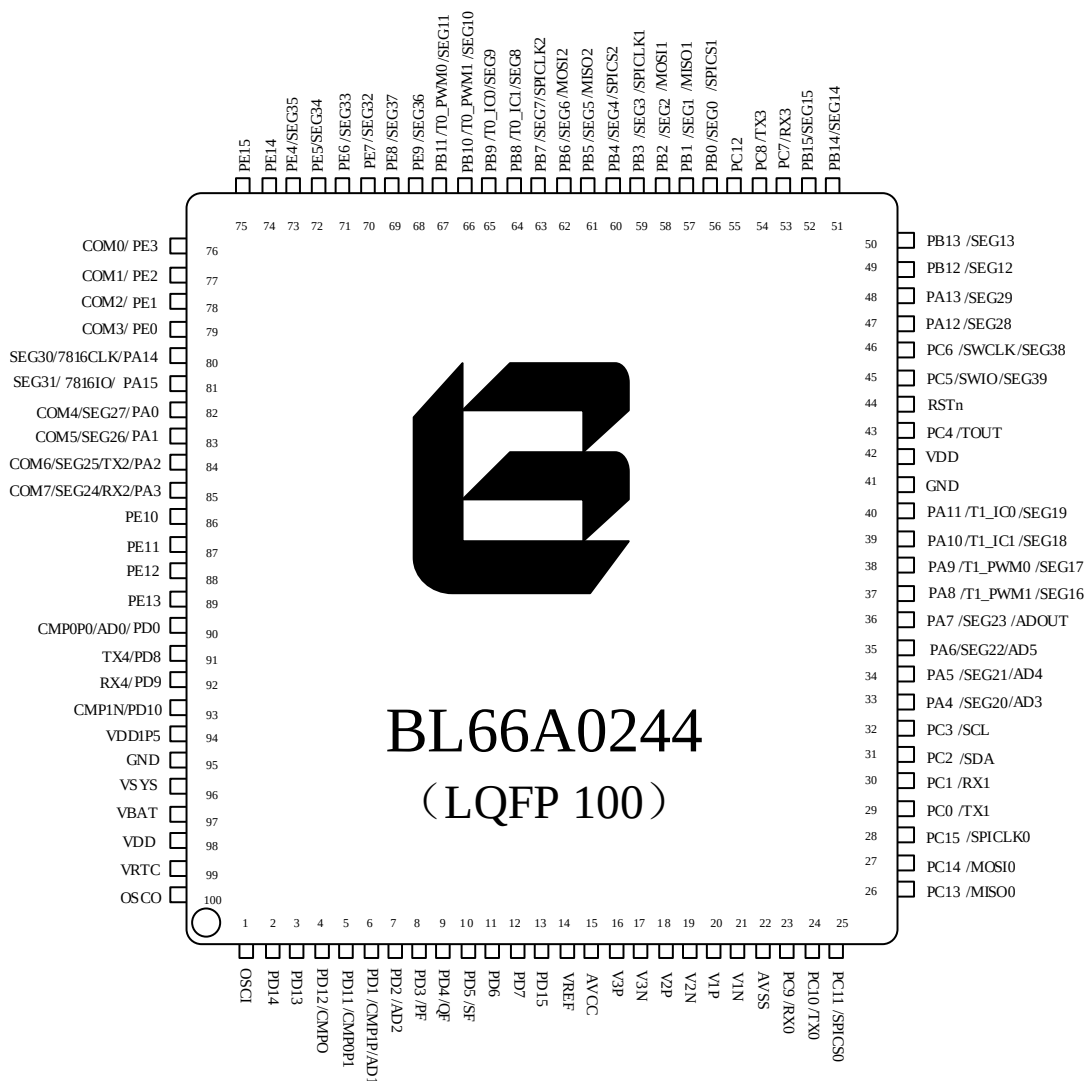


图 1-4 BL66A0244 LQFP100 封装引脚

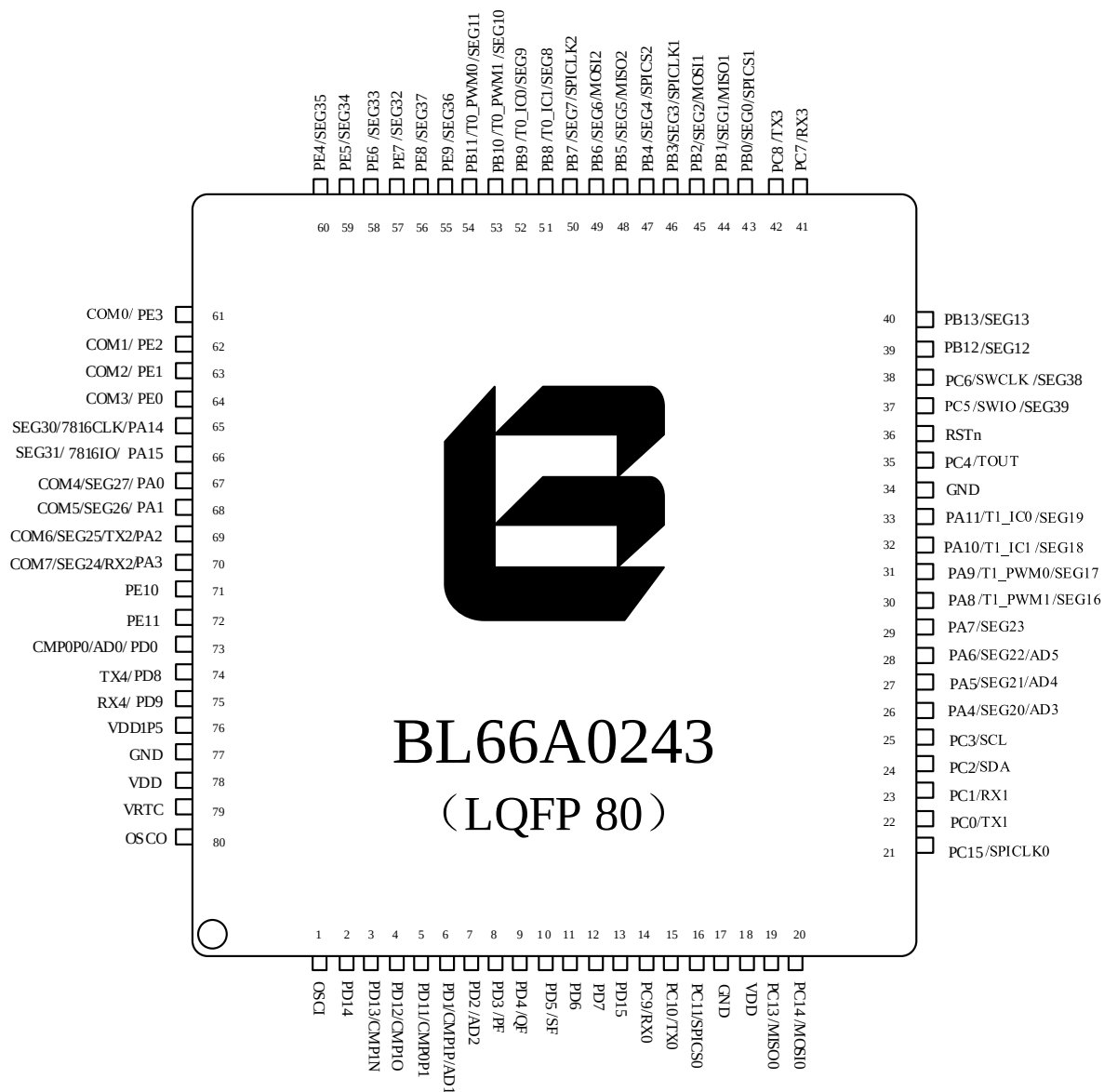
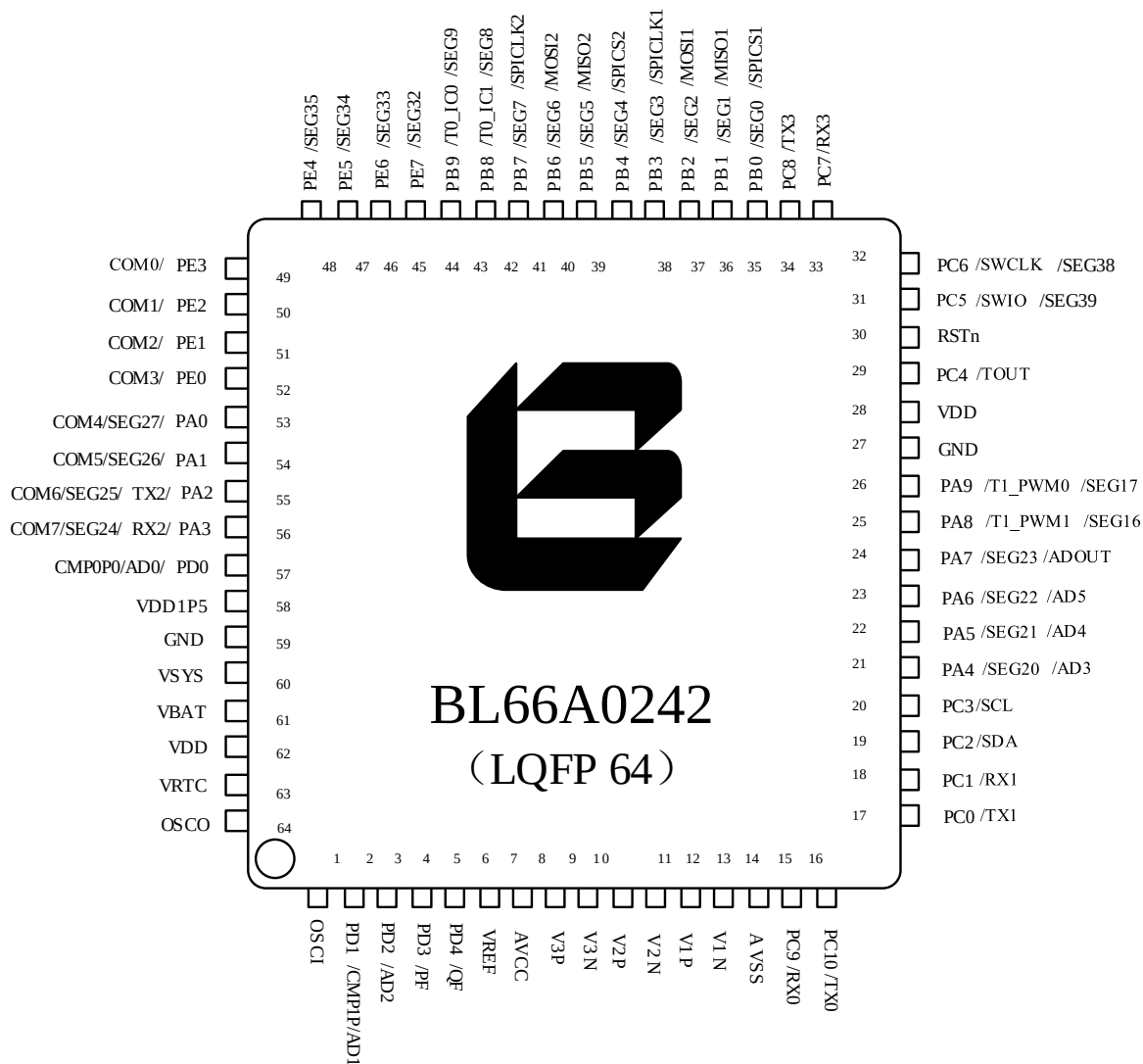
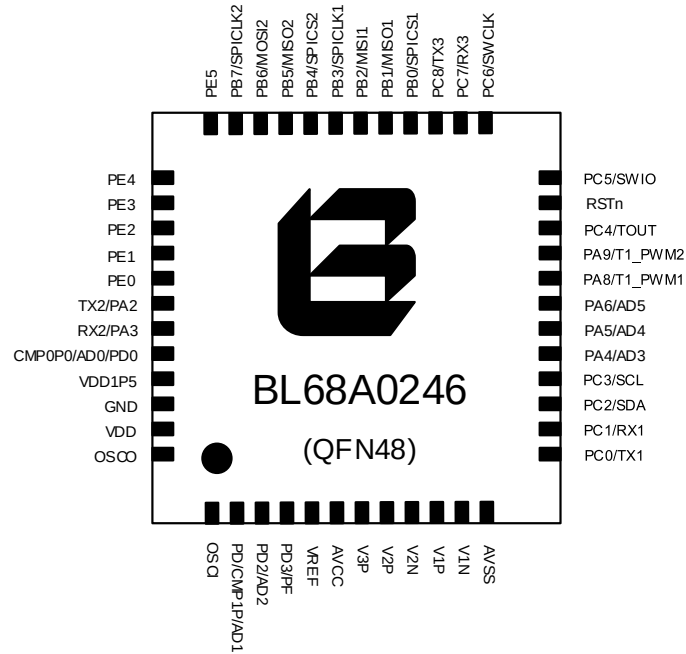


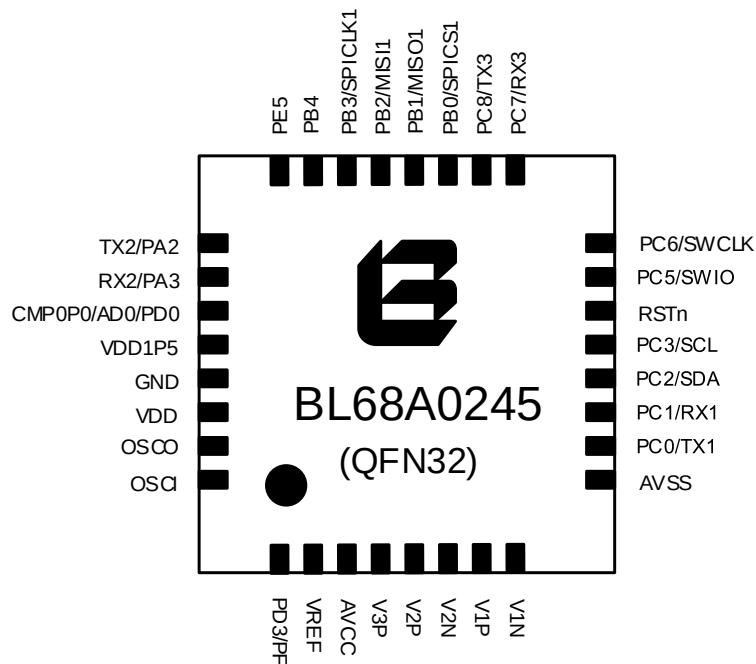
图 1-5 BL66A0243 LQFP80 封装引脚



图表 1-6 BL66A0242 LQFP64 封装引脚



图表 1-7 QFN48 封装引脚



图表 1-7 QFN32 封装引脚（暂不提供，需定制）

1.8 引脚定义

除了电源和模拟专用引脚外，对于同一个引脚，可以复用为不同功能。用户可以通过配置相关寄存器来选择：数字功能还是模拟功能；如果是数字功能是外设功能还是 GPIO 功能；GPIO 功能可以是输入或者输出；数字功能时，有无弱上拉，有无 open drain 功能，输出 slew rate 高或低（此设置仅限 SWD 管脚和系统时钟输出管脚）。

下表是引脚复用表：

表 1-4 引脚定义表

管脚编号					名称	类型	默认功能	功能描述
LQFP 100	LQFP 80	LQFP 64	QFN 48	QFN 32				
1	1	1	1	32	OSCI	AI		晶振输入
2					PD14	MIO	GPIO	GPIO: PD14 模拟: 无 复用外设功能: 无
3					PD13	MIO	GPIO	GPIO: PD13 模拟: CMP1N: 比较器 1 输入 N 端 复用外设功能: 无
4					PD12	MIO	GPIO	GPIO: PD12 模拟: 无 复用外设功能: AF15: CMP10: 比较器 1 输出
5					PD11	MIO	GPIO	GPIO: PD11 模拟: CMP0P1: 比较器 0 输入 P 端 1 复用外设功能: 无
6	2	2	2		PD1	MIO	GPIO	GPIO: PD1 模拟: CMP1P: 比较器 1 输入 P 端 ADCIN1: ADC 输入通道 1 复用外设功能: 无
7	3	3	3		PD2	MIO	GPIO	GPIO: PD2 模拟: ADCIN2: ADC 输入通道 2 复用外设功能: 无
8	4	4	4	1	PD3	MIO	GPIO	GPIO: PD3 模拟: 无 复用外设功能: AF0: CLK_OUT: 系统时钟输出

								AF13: PFOUT: 有功功率脉冲输出
9	5	5			PD4	MIO	GPIO	GPIO: PD4 模拟: 无 复用外设功能: AF13: QFOUT: 无功功率脉冲输出
10	6				PD5	MIO	GPIO	GPIO: PD5 模拟: 无 复用外设功能: AF13: SFOUT: 视在功率脉冲输出
11	7				PD6	MIO	GPIO	GPIO: PD6 模拟: 无 复用外设功能: 无
12	8				PD7	MIO	GPIO	GPIO: PD7 模拟: 无 复用外设功能: 无
13					PD15	MIO	GPIO	GPIO: PD15 模拟: 无 复用外设功能: 无
14	9	6	5	2	VREF	AIO		EMU 内部 2.5V 参考输出
15	10	7	6	3	AVDD	模拟电源		EMU 电源
16	11	8	7	4	V3P	AI		EMU ch3 电流输入正
17	12	9			V3N	AI		EMU ch3 电流输入负
18	13	10	8	5	V2P	AI		EMU ch2 电流输入正
19	14	11	9	6	V2N	AI		EMU ch2 电流输入负
20	15	12	10	7	V1P	AI		EMU ch1 电流输入正
21	16	13	11	8	V1N	AI		EMU ch1 电流输入负
22	17	14	12	9	AVSS	模拟地		EMU 地
23	18	15			PC9	MIO 5VT	GPIO	GPIO: PC9 模拟: 无 复用外设功能: AF1: RX0: UART0 输入
24	19	16			PC10	MIO 5VT	GPIO	GPIO: PC10 模拟: 无 复用外设功能: AF1: TX0: UART0 输出
25	20				PC11	MIO 5VT	GPIO	GPIO: PC11 模拟: 无 复用外设功能: AF7: SPICS0: SPI0 输出输入
					GND	数字地		数字地
					VDD	数字电源		数字电源 5V
26					PC13	MIO	GPIO	GPIO: PC13

						5VT		模拟：无 复用外设功能： AF7: MIS00: SPI0 输出输入
27					PC14	MIO 5VT	GPIO	GPIO: PC14 模拟：无 复用外设功能： AF7: MOSI0: SPI0 输出输入
28					PC15	MIO 5VT	GPIO	GPIO: PC15 模拟：无 复用外设功能： AF7: SPICLK0: SPI0 输出输入
29	21	17	13	10	PC0	MIO 5VT	GPIO	GPIO: PC0 模拟：无 复用外设功能： AF2: TX1: UART1 输出
30	22	18	14	11	PC1	MIO 5VT	GPIO	GPIO: PC1 模拟：无 复用外设功能： AF2: RX1: UART1 输入
31	23	19	15	12	PC2	MIO 5VT	GPIO	GPIO: PC2 模拟：无 复用外设功能： AF6: SDA: I ² C 输出输入
32	24	20	16	13	PC3	MIO 5VT	GPIO	GPIO: PC3 模拟：无 复用外设功能： AF6: SCL: I ² C 输出输入
33	25	21	17		PA4	MIO	GPIO	GPIO: PA4 模拟： SEG20: LCD 驱动输出 无 AD 输入功能 复用外设功能：无
34	26	22	18		PA5	MIO	GPIO	GPIO: PA5 模拟： SEG21: LCD 驱动输出 无 AD 输入功能 复用外设功能：无
35	27	23	19		PA6	MIO	GPIO	GPIO: PA6 模拟： SEG22: LCD 驱动输出 无 AD 输入功能 复用外设功能：无

36	28	24			PA7	MIO	GPIO	GPIO: PA7 模拟: 无 复用外设功能: 无
37	29	25	20		PA8	MIO	GPIO	GPIO: PA8 模拟: SEG16: LCD 驱动输出 复用外设功能: AF11: T1_PWM1: TIMER1 输出
38	30	26	21		PA9	MIO	GPIO	GPIO: PA9 模拟: SEG17: LCD 驱动输出 复用外设功能: AF11: T1_PWM0: TIMER1 输出
39	31				PA10	MIO	GPIO	GPIO: PA10 模拟: SEG18: LCD 驱动输出 复用外设功能: AF11: T1_IC1: TIMER1 输入捕获
40	32				PA11	MIO	GPIO	GPIO: PA11 模拟: SEG19: LCD 驱动输出 复用外设功能: AF11: T1_IC0: TIMER1 输出捕获
41	33	27			GND	数字地		数字地
42	34	28			VDD	数字电源		数字电源 5V
43	35	29	22		PC4	MIO 5VT	GPIO	GPIO: PC4 模拟: 无 复用外设功能: AF14: TOUT: RTC 秒脉冲输出
44	36	30	23	14	RSTN	DI		外部复位专用管脚
45	37	31	24	15	PC5	MIO 5VT	SWDIO	GPIO: PC5 模拟: SEG39 复用外设功能: AF0: SWDIO: 调试口数据
46	38	32	25	16	PC6	MIO 5VT	SWCLK	GPIO: PC6 模拟: SEG38 复用外设功能: AF0: SWCLK: 调试口时钟
47					PA12	MIO	GPIO	GPIO: PA12 模拟: SEG28 复用外设功能: 无
48					PA13	MIO	GPIO	GPIO: PA13

								模拟: SEG29 复用外设功能: 无
49	39				PB12	MIO	GPIO	GPIO: PB12 模拟: SEG12 复用外设功能: 无
50	40				PB13	MIO	GPIO	GPIO: PB13 模拟: SEG13 复用外设功能: 无
51					PB14	MIO	GPIO	GPIO: PB14 模拟: SEG14 复用外设功能: 无
52					PB15	MIO	GPIO	GPIO: PB15 模拟: SEG15 复用外设功能: 无
53	41	33	26	17	PC7	MIO 5VT	SWCLK	GPIO: PC7 模拟: 无 复用外设功能: AF4: RX3: UART3 输入
54	42	34	27	18	PC8	MIO 5VT	SWCLK	GPIO: PC8 模拟: 无 复用外设功能: AF4: TX3: UART3 输出
55					PC12	MIO 5VT	SWCLK	GPIO: PC12 模拟: 无 复用外设功能: 无
56	43	35	28	19	PB0	MIO	GPIO	GPIO: PB0 模拟: SEG0: LCD 驱动输出 复用外设功能: AF8: SPICS1: SPI1 输出输入
57	44	36	29	20	PB1	MIO	GPIO	GPIO: PB1 模拟: SEG1: LCD 驱动输出 复用外设功能: AF8: MIS01: SPI1 输出输入
58	45	37	30	21	PB2	MIO	GPIO	GPIO: PB2 模拟: SEG2: LCD 驱动输出 复用外设功能: AF8: MOSI1: SPI1 输出输入
59	46	38	31	22	PB3	MIO	GPIO	GPIO: PB3 模拟:

								SEG3: LCD 驱动输出 复用外设功能: AF8: SPICLK1: SPI1 输出输入
60	47	39	32	23	PB4	MIO	GPIO	GPIO: PB4 模拟: SEG4: LCD 驱动输出 复用外设功能: AF9: SPICS2: SPI2 输出输入
61	48	40	33		PB5	MIO	GPIO	GPIO: PB5 模拟: SEG5: LCD 驱动输出 复用外设功能: AF9: MIS02: SPI2 输出输入
62	49	41	34		PB6	MIO	GPIO	GPIO: PB6 模拟: SEG6: LCD 驱动输出 复用外设功能: AF9: MOSI2: SPI2 输出输入
63	50	42	35		PB7	MIO	GPIO	GPIO: PB7 模拟: SEG7: LCD 驱动输出 复用外设功能: AF9: SPICLK1: SPI1 输出输入
64	51	43			PB8	MIO	GPIO	GPIO: PB8 模拟: SEG8: LCD 驱动输出 复用外设功能: AF10: TO_TC1:TIMER0 输入捕获
65	52	44			PB9	MIO	GPIO	GPIO: PB9 模拟: SEG9: LCD 驱动输出 复用外设功能: AF10: TO_IC0:TIMER0 输入捕获
66	53				PB10	MIO	GPIO	GPIO: PB10 模拟: SEG10: LCD 驱动输出 复用外设功能: AF10: TO_PWM1: TIMER0 输出
67	54				PB11	MIO	GPIO	GPIO: PB11 模拟: SEG11: LCD 驱动输出 复用外设功能:

								AF10: TO_PWM0: TIMERO 输出
68	55				PE9	MIO	GPIO	GPIO: PE9 模拟: SEG36: LCD 驱动输出 复用外设功能: 无
69	56				PE8	MIO	GPIO	GPIO: PE8 模拟: SEG37: LCD 驱动输出 复用外设功能: 无
70	57	45			PE7	MIO	GPIO	GPIO: PE6 模拟: SEG32: LCD 驱动输出 复用外设功能: 无
71	58	46			PE6	MIO	GPIO	GPIO: PE6 模拟: SEG33: LCD 驱动输出 复用外设功能: 无
72	59	47	36	24	PE5	MIO	GPIO	GPIO: PE5 模拟: SEG34: LCD 驱动输出 复用外设功能: 无
73	60	48	37		PE4	MIO	GPIO	GPIO: PE4 模拟: SEG35: LCD 驱动输出 复用外设功能: 无
74					PE14	MIO	GPIO	GPIO: PE14 模拟: SEG33: 无 复用外设功能: 无
75					PE15	MIO	GPIO	GPIO: PE15 模拟: SEG33: 无 复用外设功能: 无
76	61	49	38		PE3	MIO	GPIO	GPIO: PE3 模拟: COM0: LCD 驱动输出 复用外设功能: 无
77	62	50	39		PE2	MIO	GPIO	GPIO: PE2 模拟: COM1: LCD 驱动输出 复用外设功能: 无
78	63	51	40		PE1	MIO	GPIO	GPIO: PE1

								模拟： COM2: LCD 驱动输出 复用外设功能：无
79	64	52	41		PE0	MIO	GPIO	GPIO: PE0 模拟： COM3: LCD 驱动输出 复用外设功能：无
80	65				PA14	MIO	GPIO	GPIO: PA14 模拟： SEG30: LCD 驱动输出 复用外设功能： AF12: CLK_7816: 7816 时钟输出
81	66				PA15	MIO	GPIO	GPIO: PA15 模拟： SEG31: LCD 驱动输出 复用外设功能： AF12: IO_7816: 7816 输出输入
82	67	53			PA0	MIO	GPIO	GPIO: PA0 模拟： COM4: LCD 驱动输出 SEG27: LCD 驱动输出 复用外设功能：无
83	68	54			PA1	MIO	GPIO	GPIO: PA1 模拟： COM5: LCD 驱动输出 SEG26: LCD 驱动输出 复用外设功能：无
84	69	55	42	25	PA2	MIO	GPIO	GPIO: PA2 模拟： COM6: LCD 驱动输出 SEG25: LCD 驱动输出 复用外设功能： TX2: UART2 输出
85	70	56	43	26	PA3	MIO	GPIO	GPIO: PA3 模拟： COM7: LCD 驱动输出 SEG24: LCD 驱动输出 复用外设功能： RX2: UART2 输入
86					PE10	MIO	GPIO	GPIO: PE10 模拟：无 复用外设功能：无

87					PE11	MIO	GPIO	GPIO: PE11 模拟: COM3: 无 复用外设功能: 无
88					PE12	MIO	GPIO	GPIO: PE12 模拟: 无 复用外设功能: 无
89					PE13	MIO	GPIO	GPIO: PE13 模拟: 无 复用外设功能: 无
90	71	57	44	27	PD0	MIO	GPIO	GPIO: PD0 模拟: CMP0P0: 比较器 0 正端输入 0 ADCIN0: ADC 输入通道 0 复用外设功能: 无
91	72				PD8	MIO	GPIO	GPIO: PD8 模拟: 无 复用外设功能: TX4: UART4 输出
92	73				PD9	MIO	GPIO	GPIO: PD9 模拟: 无 复用外设功能: RX4: UART4 输入
93					PD10	MIO	GPIO	GPIO: PD10 模拟: 无 复用外设功能: 无
94	74	58	45	28	VDD1P5	数字电源		数字电源 1.5V 输出
95	75	59	46	29	GND	数字地		数字地
96	76	60	47	30	VSYS	市电供电		数字电源 5V
97	77	61			VBAT	备用电源		数字电源 5V
98	78	62			VDD	数字电源		VSYS 与 VBAT 切换后的电源输出
99	79	63			VRTC	RTC 电源		RTC 专用电源
100	80	64	48	31	OSCO	AO		晶振输出

注:

(1) 管脚类型里, AIO 代表模拟专用脚, DIO 代表数字专用脚, DI 代表数字专用输入, MIO 代表模拟数字多用途脚, 5VT 代表支持 5V 兼容功能。

(2) AFx: 管脚复用功能序号, 详细描述见 IO 口一章。

2 FLASH 存储器

2.1 概述

BL66A02XX 内置嵌入式闪存（eFlash）。其中包括 256KB 的主存储区，另外还附带一块 NVR 信息区，用以存储用户配置或掉电保存数据。Flash 具有读保护功能，可进行读、写、扇区擦除和全片擦除操作。Flash 的特性如下：

- 支持 Flash 读、编程、擦除
- 用户可配置的数据保护（读保护）
- Flash 可划分为程序区和数据区
- 物理地址空间可重映射，可实现安全固件升级功能
- 支持 0~7 个读等待周期
- 256K 程序 Flash 分为 512 个扇区，每个扇区 512 字节
- NVR 信息区分为 6 个扇区

2.2 功能描述

2.2.1 Flash 读

Flash 的读操作通过 AHB 总线协议实现。当总线时钟频率较低时，数据可以在一个周期内读出：

当总线时钟频率高于一定值时（一般为 20 MHz），Flash 数据不能在一个周期内读出，这时需要插入等待周期（等待周期可选范围是 0~7，由寄存器 FLS_RACC.wait_prd 决定，等待周期与系统时钟频率的关系见电学参数一章）：

当系统时钟高于 20MHz 时，由于 Flash 存储器的读取延时较大，芯片内嵌了一个数据缓存用以提高读取速度。每次 CPU 从 Flash 存储器里读出一个字（32 位）数据，读出的数据会同时存放到这个缓存里。如果下一次 Flash 读取（字节/半字/字）的地址等于缓存数据所在地址，或在其地址范围内，则不重新从 Flash 读取数据，而是将缓存的内容放到总线上。使用此功能前需要将寄存器 FLS_RACC.acc_en 置位。

在下列情况下 Flash 缓存内容将会失效，为防止 CPU 执行指令出错，需要禁止缓存功能存储器内容发生改变（编程或擦除）；Flash 存储器的权限变化；或者调试状态变化。在这些操作完成后根据需要重新使能缓存即可。

2.2.2 Flash 擦除

Flash 的擦除分为扇区擦除和全片擦除。扇区擦除一次擦除一个扇区 512 字节，全片擦除则将

所有扇区擦除（主区¹+NVR1）。

擦除完成后，如果使能了擦除数据校验，控制器将自动从 Flash 存储器中回读数据并进行校验。打开擦除的自动校验，会延长整个擦除操作的时间。如果校验失败会导致中断标志寄存器 FLS_IF.eerr_if 置位，如果使能了中断，还会产生相应的 CPU 中断。

擦除操作需要一定的时序参数来保证。此时序参数由 Flash 控制器根据系统时钟频率自动配置。为保证擦除成功，系统时钟频率不能低于 1MHz²。

Flash 扇区擦除和片擦除的操作流程见下图：

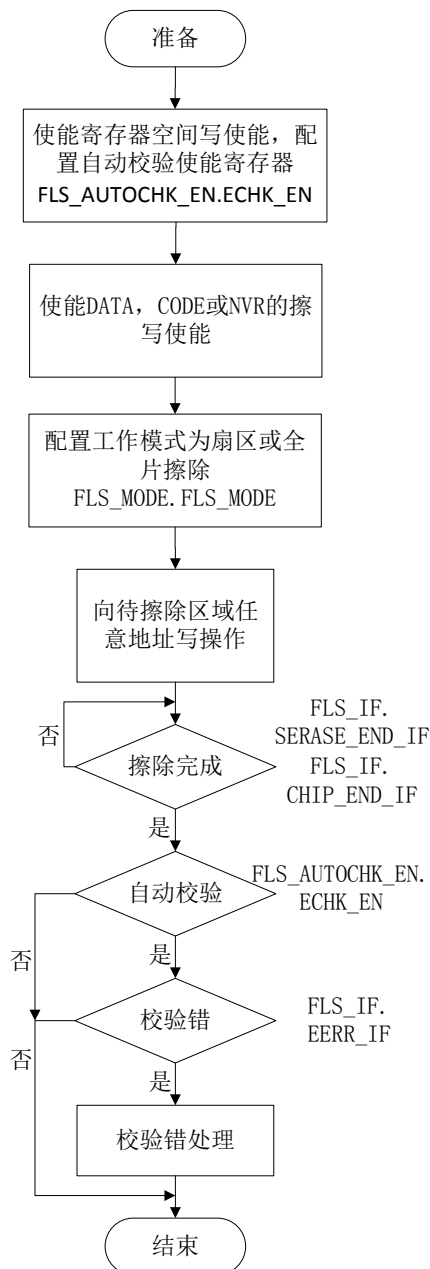


图 2-1 擦除操作流程

¹ 主区指 256kB 所在的存储区，区别于 NVR

² 低于 1MHz 的擦除或编程操作还会影响 Flash 寿命乃至损坏 Flash

在擦除过程中，CPU 应先查询 Flash 控制器的状态寄存器，等待控制器完成擦除操作，直到擦除完成，不可连续发送擦除请求。

在进行擦除操作之前，需要正确配置程序区编程/擦除保护码寄存器 FLS_MODE 以使能程序区擦除操作。

由于数据保护位位于 NVR1（详见 2.2.7 小节），擦除本扇区会导致数据保护失效，所以为了更好地保护用户程序，当试图擦除本扇区，当 NVR1 真正被擦除完成之前，将整个程序区（主存储区）片擦除；反过来，片擦除也会擦除数据保护位所在的扇区。

2.2.3 Flash 写（编程）

Flash 的编程可以通过 AHB 总线写来实现，可以按字节/半字/字编程。

编程操作需要一定的时序参数来保证。此时序参数由 Flash 控制器根据系统时钟频率自动配置。为保证编程成功，系统时钟频率不能低于 1MHz。

数据写入后，如果使能了写入数据校验，控制器将自动从 Flash 存储器中回读写入数据并进行校验。如果校验失败会导致中断标志寄存器 FLS_IF.prog_err 置位并产生中断通知 CPU。数据写入过程中，CPU 被挂起。

下图是编程的软件操作流程：

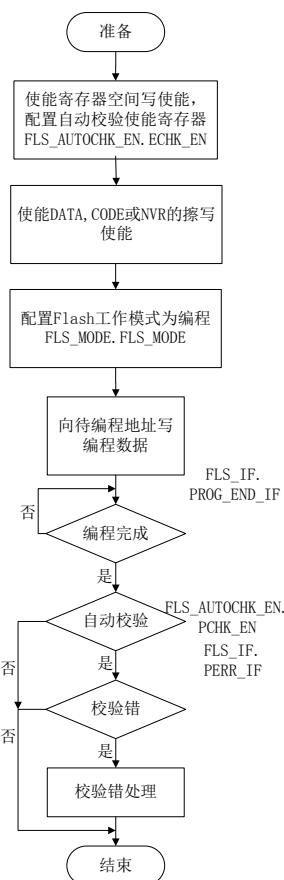


图 2-2 Flash 写操作流程

在进行编程操作之前，需要正确配置程序区编程/擦除保护码寄存器 FLS_MODE 以使能程序区写操作，并确认相关权限已使能。

2.2.4 Flash 数据保护和写使能

Flash 存储器中存储了具有商业价值的程序与数据，为保证这些内容不被非法读取，Flash 控制器提供了数据保护功能。通过将 NVR1 配置实现数据保护功能。数据保护生效时，在，整个程序区不能读取，也不能被编程。这保证了内部数据不能通过管脚被盗取。用户如果强行取消数据保护（即擦除 NVR1），Flash 控制器会自动擦除 Flash 程序区的所有数据，从而避免数据的泄露。数据保护的状态可以通过读取寄存器 FLS_STATE.stat_oprp 得到，1 代表数据保护生效。

程序区默认不可擦写。可以通过正确配置寄存器 FLS_MODE 来使能程序区的擦写操作。具体配置方法见寄存器描述。

2.2.5 修调参数加载功能

用户修调参数存储在 Flash 存储器中的 NVR5 扇区，保证掉电后不丢失。上电复位过程开始后，Flash 控制器会自动从 Flash 存储器中读取这些参数然后输出到相关模块对该模块进行修调。

2.2.6 Flash 存储器地址划分

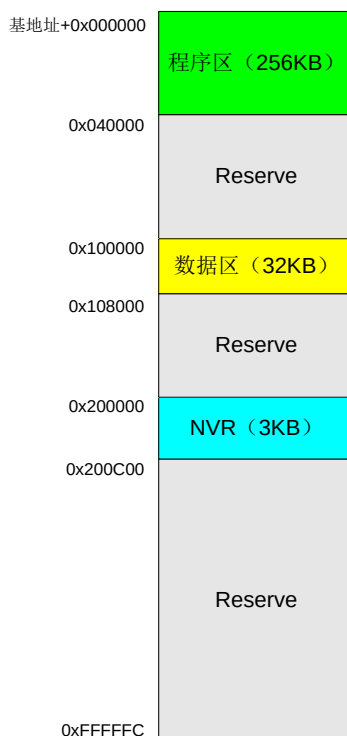


图 2-3 Flash 存储空间划分

为描述方便，定义以下名称：

程序（Code）区：指 0x000000~0x03FFFF 逻辑地址之间的存储区，映射到 Flash 的 Main 区。

数据（Data）区：指 0x100000~0x107FFF 逻辑地址之间的存储区，映射到 Flash 的 Main 区

主存储（Main）区：指 Flash 存储器物理上的主存储区，共 256KB，Main 区=程序区+数据区

信息（NVR）区：指 Flash 存储器物理上的 NVR0~5

Flash 存储器 IP 提供了 6 个可用的 NVR 扇区、一个 64k×32 Bit 的主存储区。主存储区用于存储程序与掉电不丢失的数据；NVR 区用于存储芯片运行所需的特殊参数。芯片为 Flash 存储器分配 256KB（主存储区）+3KB（NVR 区）空间，其余空间保留。

其中，程序区与数据区共用 Main 区域的物理空间。物理空间的分配情况受 NVR 区中重映射参数影响。

2.2.7 NVR 存储区内容

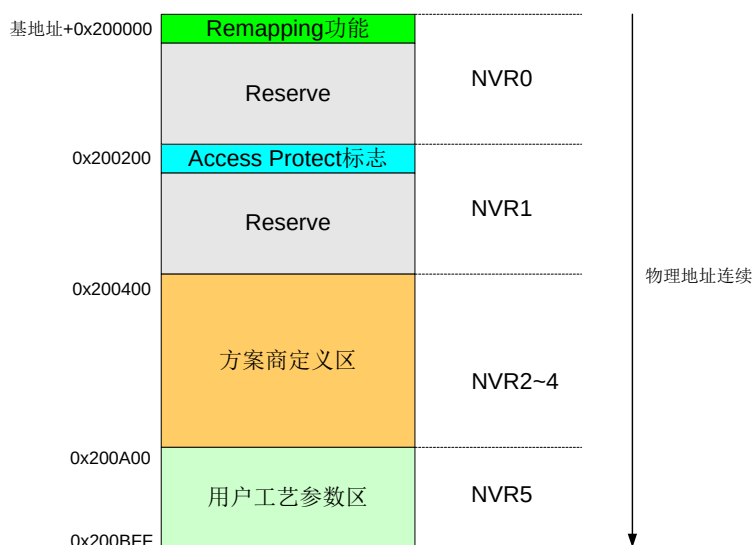


图 2-4 NVR 区存储内容

图 2-4 中，NVR0 和 NVR1 为厂商定义区，访问权限对所有用户开放，需要开放私有数据访问权限才能进行读、编程和擦除访问，否则只能进行读操作。用户定义区（NVR2~NVR5）用于存放用户的私有数据，需要开放私有数据访问权限才能进行读、编程和擦除访问，否则只能进行读操作，读权限受读保护控制。授权获得方式见寄存器一章对 NVR_WR_EN 的描述。

重映射使能域（在 NVR0，地址偏移 0x0000）影响 Main 区域物理空间的分配。该域包括三个有效位，如表 2-1 所示：

表 2-1 重映射使能位域

名称	位	说明
DATA_SPACE_ENAn	0	数据空间使能，0 有效。该位有效时，在数据区映射 32KB Flash 存储器

名称	位	说明
PROG_REMAP_ENAn	1	程序空间重映射使能，0 有效。使能后，程序空间分为上下两个半区（各 128KB）互为备份
MAIN_REMAP_ENAn	2	Main 区翻转使能，0 有效。使能后，程序空间上下两个半区对调
—	3-31	—

NVR 区中的读保护标志 Access Protect（在 NVR1，地址偏移 0x0000），定义如表 2-2 所示。

表 2-2 Access Protect 位域

名称	位	说明
fls_protect_storage	0	读保护，设置这位为 0 即启用读保护，不需要复位 CPU。读保护启用后，用户无法通过 SWD 读出 flash 中的任何内容。试图改变此位将导致全片（程序区+数据区，不包含 NVR 区）擦除，全片擦除后，NVR1 被擦除。
——	1-31	——

方案商定义区（NVR2~4）开放给用户自由定义。

用户工艺参数区（NVR5）中保存用户需要修改的工艺参数，扇区内存储的数据如表 2-3 所示：

表 2-3 用户工艺参数区内数据格式

偏移地址	名称	位	描述
0x000~1FC	trim_valid	31	修调参数有效标志，0 有效，1 无效
	trim_value	0-23	修调参数

每个修调参数对应一个影子寄存器，用户可读取，也可改写。但改写值在系统复位后丢失。若需要彻底改写寄存器内容，则需编程 NVR5 相应的偏移地址。参数修调寄存器的描述见第 4 章系统控制的芯片配置寄存器描述。

2.2.8 Main 区重映射

如表 2-1 所示，Flash 存储器 Main 区将根据重映射的不同配置分配到数据或程序区。

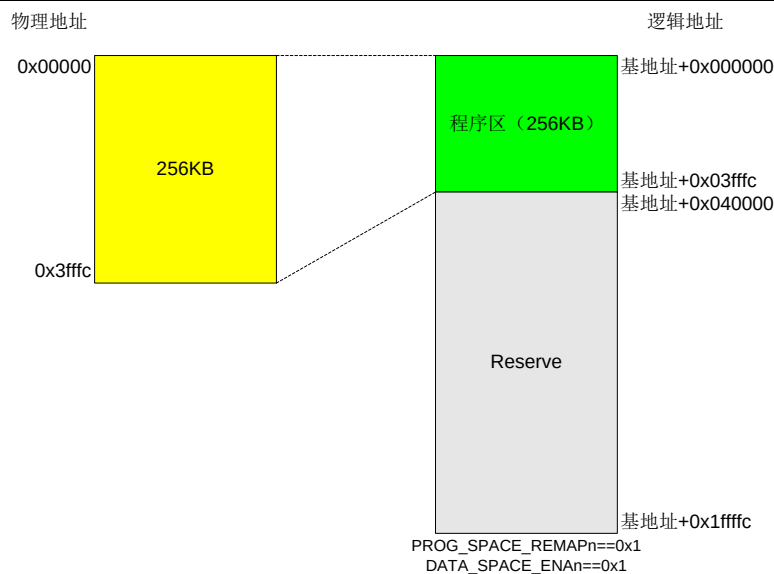


图 2-5 Flash Main 区域映射（程序区不重映射，数据区不使能）

如图 2-5，左边为 Flash 存储器的物理地址，右边是总线访问时的逻辑地址（下同）。256KB 存储器全部分配到程序区。此时，芯片不具备编程备份功能。

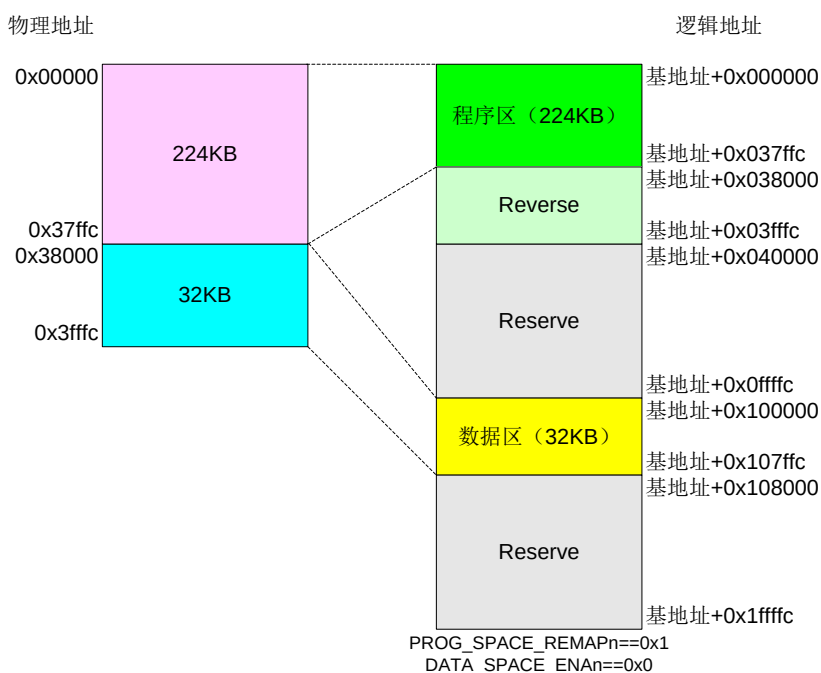


图 2-6 Flash Main 区域映射（程序区不重映射，数据区使能）

如图 2-6，当重映射无效且数据区使能时，程序区高 32KB 无效。芯片不具备编程备份功能，32KB 数据区也可以运行程序。

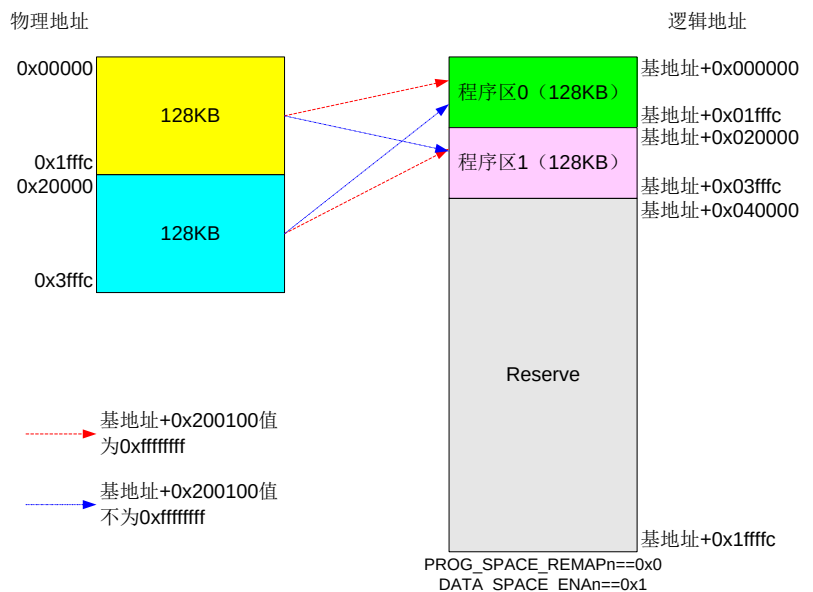


图 2-7 Flash Main 区域映射（程序区重映射，数据区不使能）

如图 2-7，当重映射有效且数据区不使能时，程序区被分为两个 128KB 的空间。芯片具备程序备份功能（高 128KB 程序为备份区），程序大小不能超过 128KB 限制，跨 128KB 边界的程序访问会导致无法预料的结果。

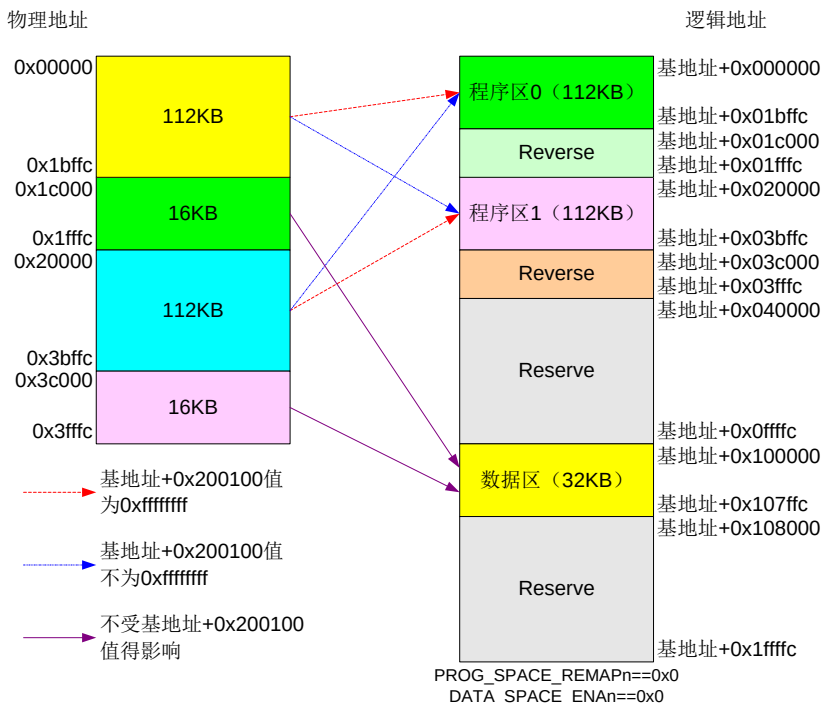


图 2-8 Flash Main 区域映射（程序区重映射有效，数据区使能）

如图 2-8，当重映射和数据区均使能时，程序区被分为两个不连续的 112KB 区域。芯片具备程序备份功能（高 112KB 程序为备份区），程序大小不能超过 112KB 限制，跨 112KB 边界的程序访问会导致无法预料的结果。32KB 数据区也可运行程序。

2.2.9 Flash 存储器访问权限

为保障 Flash 存储器中的程序/数据不被非法读取或修改，存储器的各个区域设置了不同的访问权限。程序区的访问权限如表 2-5 所示，红色（×）表示不允许操作，绿色（○）代表允许操作。读写擦操作受调试模式、读保护、程序区写权限三个控制位限制。其中调试模式代表 SWD 调试器已连接，读保护位来自 NVR1.flas_protect_storage，程序区写权限来自寄存器 CODE_WR_EN。

表 2-5 Flash 存储器程序区访问权限

	调试模式	读保护	Code 写权限	读	编程	扇擦
程序区	0	0	0	○	×	×
	0	0	1	○	○	○
	0	1	0	○	×	×
	0	1	1	○	○	○
	1	0	0	○	×	×
	1	0	1	○	○	○
	1	1	0	×	×	×
	1	1	1	×	×	○

数据区的访问权限如表 2-6 所示，红色表示不允许操作，绿色代表允许操作。读写擦操作受调试模式、读保护、数据区写权限三个控制位限制。其中调试模式代表 SWD 调试器已连接，读保护位来自 NVR1.flas_protect_storage，程序区写权限来自寄存器 DATA_WR_EN。

表 2-6 Flash 存储器数据区访问权限

	调试模式	读保护	Data 写权限	读	编程	扇擦
数据区	0	0	0	○	×	×
	0	0	1	○	○	○
	0	1	0	○	×	×
	0	1	1	○	○	○
	1	0	0	○	×	×
	1	0	1	○	○	○
	1	1	0	×	×	×
	1	1	1	×	×	○

Main 区（程序区+数据区）的（全）片擦除权限如表 2-7 所示，红色表示不允许操作，绿色代表允许操作。读写擦操作受程序区写权限、数据区写权限两个控制位限制。其中程序区写权限来自寄存器 CODE_WR_EN，数据区写权限来自寄存器 DATA_WR_EN。擦除 Main 区会导致 NVR1 区同时被擦除，顺序是先擦 Main 区，再擦 NVR1 区。

表 2-7 Flash 存储器 Main 区片擦除权限

	Code 写权限	Data 写权限	片擦	擦除联动
Main 区	0	0	×	无

	0	1	×	无
	1	0	×	无
	1	1	○	Main→NVR1

NVR0 区的访问权限如表 2-8 所示，红色表示不允许操作，绿色代表允许操作。读写擦操作受 NVR 写权限控制位限制。NVR 写权限来自寄存器 NVR_WR_EN。

表 2-8 Flash 存储器 NVR0 区访问权限

	NVR 写权限	读	编程	扇擦
NVR0	0	○	×	×
	1	○	○	○

NVR1 区的访问权限如表 2-9 所示，红色表示不允许操作，绿色代表允许操作。读写擦操作受 NVR 写权限控制位限制。NVR 写权限来自寄存器 NVR_WR_EN。擦除 NVR1 区会导致 Main 区同时被擦除，顺序是先擦 Main 区，再擦 NVR1 区。

表 2-9 Flash 存储器 NVR1 区访问权限

	NVR 写权限	读	编程	擦除联动	扇擦	擦除联动
NVR1	0	○	×	无	×	无
	1	○	○	FLS_STATE.stat_oprp=1	○	Main→NVR1, FLS_STATE.stat_oprp=0

NVR2~NVR5 区的访问权限如表 2-10 所示，红色表示不允许操作，绿色代表允许操作。读写擦操作受调试模式、读保护和 NVR 写权限三个控制位限制。其中调试模式代表 SWD 调试器已连接，读保护位来自 NVR1 的 NVR1.fl_s_protect_storage，NVR 写权限来自寄存器 NVR_WR_EN。

表 2-10 Flash 存储器 NVR2~NVR5 区访问权限

	调试模式	读保护	NVR 写权限	读	编程	扇擦
NVR2~NVR5 区	0	0	0	○	×	×
	0	0	1	○	○	○
	0	1	0	○	×	×
	0	1	1	○	○	○
	1	0	0	○	×	×
	1	0	1	○	○	○
	1	1	0	×	×	×
	1	1	1	×	×	○

2.2.10 Flash 固件安全升级

当 NVR 区中的 PROG_REMAP_ENAn 有效时，Flash Main 区域用作程序存储部分分为两个半区互为备份。此时，支持芯片固件安全升级。即升级过程中，如果发生异常掉电的情况，在重新上电后，芯片的 CPU 仍能正常运行程序。

2.2.11 Flash 固件安全升级过程

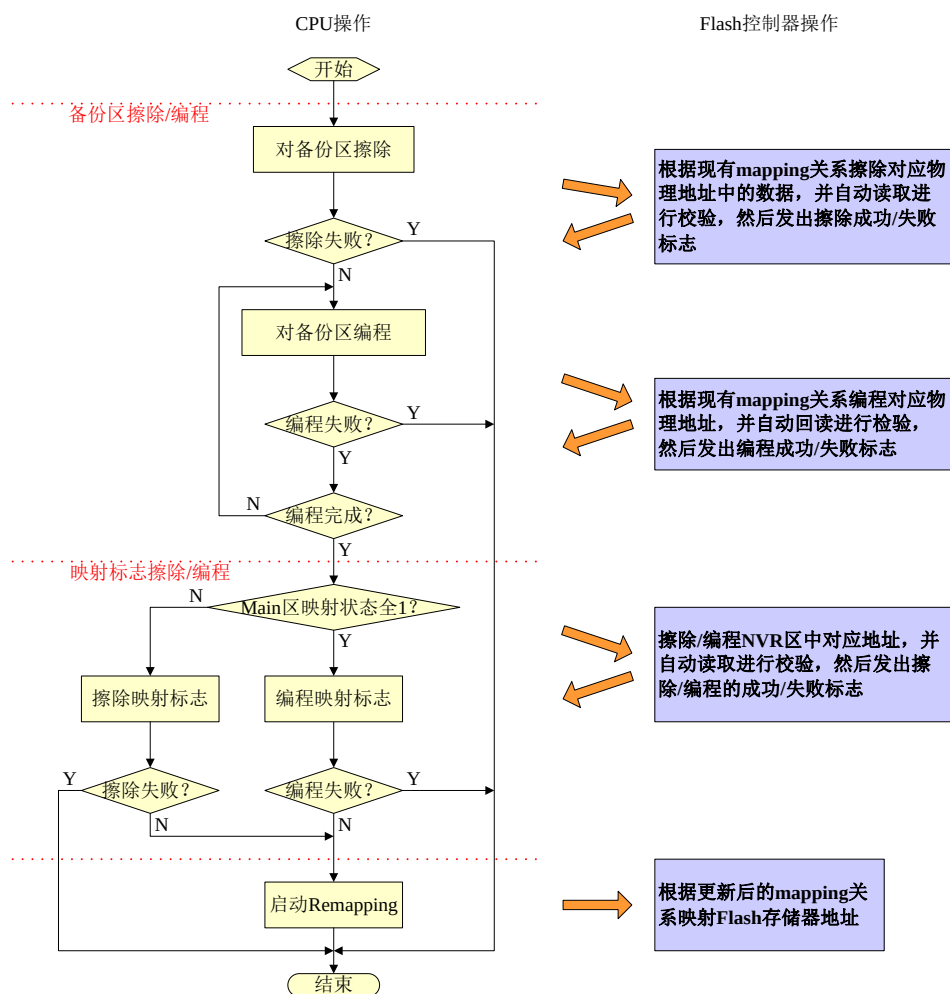


图 2-9 固件安全升级软硬件流程

如图 2-9 所示，软件控制整个升级流程。Flash 控制器响应软件发出的擦除/编程操作，根据当前的逻辑/物理地址映射关系，完成对 Flash 存储器中数据的修改。然后软件通过配置寄存器更新逻辑/物理地址映射关系，完成固件升级过程。或者通过复位完成重映射操作。

固件升级程序应尽量在 SRAM 中运行，以保证升级安全、可靠进行。

2.2.12 固件可靠性分析

可靠的固件升级机制应保证在任何时候都不会因为固件升级的原因导致芯片无法重新启动工作。在固件升级过程中，如果出现擦除/编程不成功的情况，软件都可以获得充足的信息判断出错状态，并灵活地进行后续操作，至少保证现有的程序正确运行。这里只讨论在固件升级过程中出现芯片完全断电（比如电源引脚接触不良、脱落）的极端情况。

2.2.13 备份区擦除/编程阶段断电

在此阶段掉电，备份区的重映射标志仍然处于无效状态（0），芯片重新上电自动重映射后，运行原来主存储区中的程序，但固件升级失败。

2.2.14 映射标志擦除/编程阶段断电

在此阶段掉电，需要更新的程序已写入备份区，但映射标志处于不确定状态（可能为 0～0xffffffff 中任意值）。芯片重新上电后自动重映射，主存储区是否切换均有可能，但此时两片区域中的程序均可执行，芯片仍能工作，只是需要其他方式判断固件升级是否成功（如读取固件版本号）。在其余情况下断电，由于不修改 Flash 存储器中的固件，都可以保证芯片重新上电后还能正常工作。

2.3 寄存器列表

表 2-41 寄存器列表

Name	Offset Address	Width	R/W	Default	Description
FLS_STATE	0x00	32	RO ³	0x0	Flash 访问和划分状态寄存器
FLS_RACC	0x04	32	RW ⁴	0x0	Flash 读加速配置寄存器
FLS_AUTOCHK_EN	0x08	32	RW	0x0	Flash 编程/擦除自动校验使能寄存器
FLS_MODE	0x0C	32	RW	0x0	Flash 访问模式寄存器
FLS_IF	0x20	32	R/WOC ⁵	0x0	Flash 存储器中断标志寄存器
FLS_IE	0x24	32	RW	0x0	Flash 存储器中断使能寄存器
FLS_CFG_EN	0x100	32	RW	0x0	Flash 寄存器空间配置使能寄存器
CODE_WR_EN	0x104	32	WO	0x0	程序区写使能寄存器
DATA_WR_EN	0x108	32	WO	0x0	数据区写使能寄存器
NVR_WR_EN	0x10C	32	WO	0x0	NVR 区（NVR0～5）写使能寄存器

³ 只读寄存器

⁴ 可读可写寄存器

⁵ 读/写 0 清 0 寄存器

2.4 寄存器描述

模块基地址是 0x40000000。

2.4.1 FLS_STATE（Flash 存储器状态寄存器）

偏移地址：0x000 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved	STAT_NVR_WR_EN	STAT_DATA_WR_EN	STAT_CODE_WR_EN	PSPACE_RMP	STAT_PSPACE_RMPEN	STAT_DSPACE_EN	STAT_OPRP

表 2-12 FLS_STATE 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:7]	——	保留位	0x0
STAT_NVR_WR_EN	[6]	RO	NVR 区（NVR0~5）写使能，为 1 时表示 NVR 允许写操作	0x0
STAT_DATA_WR_EN	[5]	RO	数据区写使能标志，为 1 时表示数据区允许写操作	0x0
STAT_CODE_WR_EN	[4]	RO	程序区写使能标志，为 1 时表示程序区允许写操作	0x0
PSPACE_RMP	[3]	RO	Flash 存储器程序空间重映射配置，仅当 STAT_PSPACE_RMPEN 有效时起作用。仅 256KB 版本可用。PSPACE_RMP 为 0x0 时，Flash 存储器程序空间不重映射；为 0x1 时，进行重映射，物理地址上下两个半区与逻辑地址的对应关系对调（见图 2-6）	0x0
STAT_PSPACE_RMPEN	[2]	RO	Flash 存储器程序空间重映射使能状态，为 1 时表示 Flash 存储器程序空间重映射使能。其取值反映表 2-1 中 PROG_REMAP_ENAn 的状态，STAT_PSPACE_RMPEN 为 PROG_REMAP_ENAn 取反	0x0
STAT_DSPACE_EN	[1]	RO	Flash 存储器数据空间使能状态，为 1 时表示 Flash 存储器中划分了数据空间。其取值反映表 2-1 中	0x0

Name	Bits	R/W	Description	Default
			DATA_SPACE_ENAn 的状态，STAT_DSPACE_EN 为 DATA_SPACE_ENAn 取反	
STAT_OPRP	[0]	RO	Flash 存储器访问保护状态，1 有效，有效时 CPU 不能访问 Flash 存储器中的数据（NVR0、1 除外）。调试模式下，其取值反映表 2-1 中 fls_protect_storage 的值确定，STAT_OPRP 为 fls_protect_storage 取反。功能模式下，该位为 0	0x0

2.4.2 FLS_RACC（Flash 存储器读加速配置寄存器）

偏移地址：0x004 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				WAIT_PRD			ACC_EN

表 2-14 FLS_RACC 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:4]	---	保留位	0x0
WAIT_PRD	[3:1]	RW	Flash 存储器读等待周期 N，范围从 0~7。在 Flash 片选/输出使能信号发出后，需要等待 N 个总线时钟周期才能从 Flash 存储器中获得数据。当 CPU 频率超过 20MHz，加一个等待周期。	0x0
ACC_EN	[0]	RW	读加速使能，为 1 时 Flash 存储器读加速功能使能。如果总线连续读 Flash 存储器同一地址时，则直接从缓存中取数，而不需要从 Flash 存储器中取数据。	0x0

2.4.3 FLS_AUTOCHK_EN (Flash 编程/擦除自动校验使能寄存器)

偏移地址: 0x008 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						PCHK_EN	ECHK_EN

表 2-15 FLS_AUTOCHK_EN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:2]	---	保留位	0x0
PCHK_EN	[1]	RW	编程自动校验使能。为 1 时有效, 控制器在对 Flash 存储器进行完编程操作后, 会自动回读被编程字并与写入值进行比较, 判断编程操作是否正确完成。如果发生数据比对错误, 则置编程错误标志。	0x0
ECHK_EN	[0]	RW	擦除自动校验使能。为 1 时有效, 控制器在对 Flash 存储器进行完擦除操作后, 会自动回读被擦除扇区或全片的数据, 并与 0xFFFFFFFF 进行比较, 判断擦除操作是否正确完成。如果发生数据比对错误, 则置擦除错误标志。	0x0

2.4.4 FLS_MODE (Flash 访问模式寄存器)

偏移地址: 0x00C 初始值: 0x00000000

31	30	29	28	27	26	25	24
FLS_MODE[31:24]							
23	22	21	20	19	18	17	16
FLS_MODE[23:16]							
15	14	13	12	11	10	9	8
FLS_MODE[15:8]							
7	6	5	4	3	2	1	0
FLS_MODE[7:0]							

表 2-16 FLS_MODE 寄存器描述

Name	Bits	R/W	Description	Default
FLS_MODE	[31:0]	RW	Flash 访问模式寄存器，写 0xF0AA1234 为切换到编程模式，写 0xF055ABCD 为切换到扇区擦除模式，写 0xF0CC5678 为切换到全片擦除模式，写其它值回到读模式。读该寄存器 0 为读模式，1 为编程模式，2 为扇区擦除模式，3 为全片擦除模式。	0x0

2.4.5 FLS_IF (Flash 存储器中断标志寄存器)

偏移地址：0x020 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved			PROG_CLK_ERR_IF	ERASE_CLK_ERR_IF	READ_AUTH_ERR_IF	PROG_AUTH_ERR_IF	ERASE_AUTH_ERR_IF
7	6	5	4	3	2	1	0
PER_R_IF	EER_R_IF	RADDR_IN_VLD_IF	PADDR_INV_LD_IF	EADDR_INVLD_IF	PROG_END_IF	SERASE_EN_D_IF	CHIP_END_IF

表 2-17 FLS_IF 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:13]	——	保留位	0x0
PROG_CLK_ERR_IF	[12]	R/WOC ⁶	编程时钟错误，为 1 时表示在编时选择低于 0.9216MHz 的时钟。写 0 清除该寄存器，写 1 不影响状态	0x0
ERASE_CLK_ERR_IF	[11]	R/WOC	擦除时钟错误，为 1 时表示在擦除时选择低于 0.9216MHz 的时钟。写 0 清除该寄存器，写 1 不影响状态	0x0
READ_AUTH_ERR_IF	[10]	R/WOC	读访问权限错误，如果总线试图访问读保护的区域，该位置 1。写 0 清除该寄存器，写 1 不影响状态	0x0

⁶ 写 0 清零

Name	Bits	R/W	Description	Default
			态	
PROG_AUTH_ERR_IF	[9]	R/WOC	访问权限错误，如果 Main 区和可见 NVR 区写权限未打开时候进行编程操作，该位置 1。写 0 清除该寄存器，写 1 不影响状态	0x0
ERASE_AUTH_ERR_IF	[8]	R/WOC	访问权限错误，如果 Main 区和可见 NVR 区写权限未打开时候进行擦除操作，该位置 1。写 0 清除该寄存器，写 1 不影响状态	0x0
PERR_IF	[7]	R/WOC	Flash 编程校验错误寄存器，为 1 时表示编程出现校验错误。写 0 清除该寄存器，写 1 不影响状态	0x0
EERR_IF	[6]	R/WOC	Flash 擦除校验错误寄存器，为 1 时表示擦除出现校验错误。写 0 清除该寄存器，写 1 不影响状态	0x0
RADDR_INVLD_IF	[5]	R/WOC	Flash 存储器读地址非法状态寄存器，为 1 时表明 Flash 读逻辑地址非法。写 0 清除该寄存器，写 1 不影响状态	0x0
PADDR_INVLD_IF	[4]	R/WOC	Flash 存储器编程地址非法状态寄存器，为 1 时表明 Flash 编程逻辑地址非法。写 0 清除该寄存器，写 1 不影响状态	0x0
EADDR_INVLD_IF	[3]	R/WOC	Flash 存储器擦除地址非法状态寄存器，为 1 时表明 Flash 扇区擦除逻辑地址非法。写 0 清除该寄存器，写 1 不影响状态	0x0
PROG_END_IF	[2]	R/WOC	Flash 存储器编程完成状态寄存器，为 1 时表明 Flash 编程完成。写 0 清除该寄存器，写 1 不影响状态	0x0
SERASE_END_IF	[1]	R/WOC	Flash 存储器扇区擦除完成状态寄存器，为 1 时表明 Flash 扇区擦除完成。写 0 清除该寄存器，写 1 不影响状态	0x0
CHIP_END_IF	[0]	R/WOC	Flash 存储器全片擦除完成状态寄存器，为 1 时表明 Flash 全片擦除完成。该位不会引发 CPU 中断请求。写 0 清除该寄存器，写 1 不影响状态	0x0

2.4.6 FLS_IE (Flash 存储器中断使能寄存器)

偏移地址：0x024 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved			PROG_CLK_ERR_IE	ERASE_CLK_ERR_IE	READ_AUTH_ERR_IE	PROG_AUTH_ERR_IE	ERASE_AUTH_ERR_IE
7	6	5	4	3	2	1	0
PERR_IE	EERR_IE	RADDR_INVL IE	PADDR_INVL IE	EADDR_INVL IE	PROG_END_IE	SERASE_EN IE	Reserved

表 2-18 FLS_IE 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:13]	——	保留位	0x0
PROG_CLK_ERR_IE	[12]	R/W	Flash 编程时钟选择错误中断使能寄存器，为 1 时使能中断。	0x0
ERASE_CLK_ERR_IE	[11]	R/W	Flash 擦除时钟选择错误中断使能寄存器，为 1 时使能中断。	0x0
READ_AUTH_ERR_IE	[10]	R/W	读权限错误中断使能寄存器，为 1 时使能中断。	0x0
PROG_AUTH_ERR_IE	[9]	R/W	编程权限错误中断使能寄存器，为 1 时使能中断。	0x0
ERASE_AUTH_ERR_IE	[8]	R/W	擦除权限错误中断使能寄存器，为 1 时使能中断。	0x0
PERR_IE	[7]	R/W	Flash 编程校验错误中断使能寄存器，为 1 时使能中断。	0x0
EERR_IE	[6]	R/W	Flash 擦除校验错误中断使能寄存器，为 1 时使能中断。	0x0
RADDR_INVL IE	[5]	R/W	Flash 存储器读地址非法中断使能寄存器，为 1 时使能中断。	0x0
PADDR_INVL IE	[4]	R/W	Flash 存储器编程地址非法中断使能寄存器，为 1	0x0

Name	Bits	R/W	Description	Default
			时使能中断。	
EADDR_INVLD_IE	[3]	R/W	Flash 存储器擦除地址非法中断使能寄存器，为 1 时使能中断。	0x0
PROG_END_IE	[2]	R/W	Flash 存储器编程完成中断使能寄存器，为 1 时使能中断。	0x0
SERASE_END_IE	[1]	R/W	Flash 存储器扇区擦除完成中断使能寄存器，为 1 时使能中断。	0x0
——	[0]	——	保留位	0x0

2.4.7 FLS_CFG_EN (Flash 寄存器空间配置使能寄存器)

偏移地址：0x100 初始值：0x00000000

31	30	29	28	27	26	25	24
FLS_CFG_EN[31:24]							
23	22	21	20	19	18	17	16
FLS_CFG_EN[23:16]							
15	14	13	12	11	10	9	8
FLS_CFG_EN[15:8]							
7	6	5	4	3	2	1	0
FLS_CFG_EN[7:0]							

表 2-19 FLS_CFG_EN 寄存器描述

Name	Bits	R/W	Description	Default
FLS_CFG_EN	[31:0]	RW	Flash 寄存器空间配置使能寄存器，写 0xbadbee 使能 Flash 寄存器空间写操作，写其他值 Flash 寄存器空间只读。读该寄存器返回 Flash 寄存器空间写使能状态，0x0 为只读；0x1 为可写可读；其他值无效。	0x0

2.4.8 CODE_WR_EN (程序区写使能寄存器)

偏移地址：0x104 初始值：0x00000000

31	30	29	28	27	26	25	24
CODE_WR_EN[31:24]							
23	22	21	20	19	18	17	16
CODE_WR_EN[23:16]							
15	14	13	12	11	10	9	8
CODE_WR_EN[15:8]							
7	6	5	4	3	2	1	0
CODE_WR_EN[7:0]							

表 2-20 CODE_WR_EN 寄存器描述

Name	Bits	R/W	Description	Default
CODE_WR_EN	[31:0]	WO	程序区写使能寄存器，写入 0x22badbee 使能程序区写操作，其他值无效。读该寄存器永远为 0。	0x0

2.4.9 DATA_WR_EN（数据区写使能寄存器）

偏移地址：0x108 初始值：0x00000000

31	30	29	28	27	26	25	24
DATA_WR_EN[31:24]							
23	22	21	20	19	18	17	16
DATA_WR_EN[23:16]							
15	14	13	12	11	10	9	8
DATA_WR_EN[15:8]							
7	6	5	4	3	2	1	0
DATA_WR_EN[7:0]							

表 2-25 DATA_WR_EN 寄存器描述

Name	Bits	R/W	Description	Default
DATA_WR_EN	[31:0]	WO	数据区写使能寄存器，写入 0x33badbee 使能数据写操作，其他值无效。读该寄存器永远为 0。	0x0

2.4.10 NVR_WR_EN（NVR 区写使能寄存器）

偏移地址：0x10C 初始值：0x00000000

31	30	29	28	27	26	25	24
NVR_WR_EN[31:24]							
23	22	21	20	19	18	17	16
NVR_WR_EN[23:16]							
15	14	13	12	11	10	9	8
NVR_WR_EN[15:8]							
7	6	5	4	3	2	1	0
NVR_WR_EN[7:0]							

表 2-22 NVR_WR_EN 寄存器描述

Name	Bits	R/W	Description	Default
NVR_WR_EN	[31:0]	WO	NVR 区写使能，写入 0x44badbee 使能 NVR 区写操作，其他值无效。读该寄存器永远为 0	0x0

3 系统控制

3.1 系统时钟

芯片时钟的管理由时钟控制模块完成。此模块主要负责对不同的时钟源进行选择来产生系统时钟（系统时钟频率可调），并对各功能模块的时钟进行门控控制以降低动态功耗。

芯片有如下时钟源：

- 内部高速内置振荡器（HRC），7.3728MHz
- 内部低速内置振荡器（LRC），32.768kHz
- 外部晶振（XTAL），32.768kHz
- 锁相环（PLL），输出频率29.49MHz

以下是芯片时钟构架示意图：

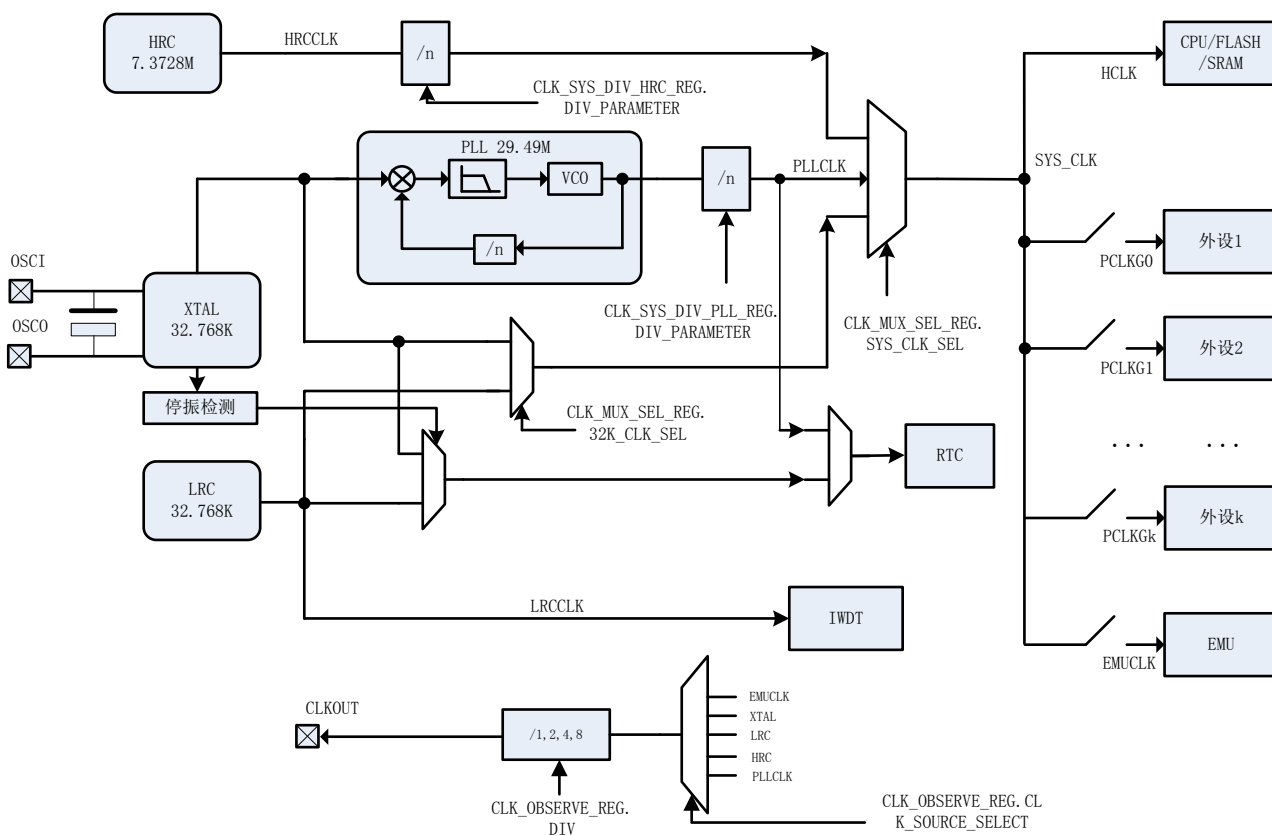


图 3-1 系统时钟分配

芯片复位后默认系统时钟（SYS_CLK）是HRC 2分频后的时钟。用户程序可通过配置寄存器

CLK_MUX_SEL_REG和SYS_CLK_SEL来选择PLL作为系统时钟。PLL的参考时钟是XTAL。系统时钟由HRC切到PLL时，需先需使能PLL并等寄存器CLK_STATUS_REG.PLL_STOP_FLAG标志位清零再切换。

系统时钟（SYS_CLK）通过门控再送到各外设，以最大程度的降低动态功耗。

WDT使用LRC作为时钟，以提高可靠性。

RTC的时钟可以选择PLL或XTAL。

XTAL具有停振检测功能。当系统时钟CLK_SYS和RTC时钟选择了XTAL作为时钟源时，若晶振停振，时钟源会自动切换到LRC，以保证芯片的可靠运行。同时产生中断。

PLL也具有停振检测功能。当系统时钟CLK_SYS选择PLL作为时钟源时，若PLL停振，系统时钟会自动切换到LRC。以保证芯片继续运行。

各时钟源可经过分频输出到管脚，以便进行监控。

3.2 电源单元

芯片供电示意图如下：

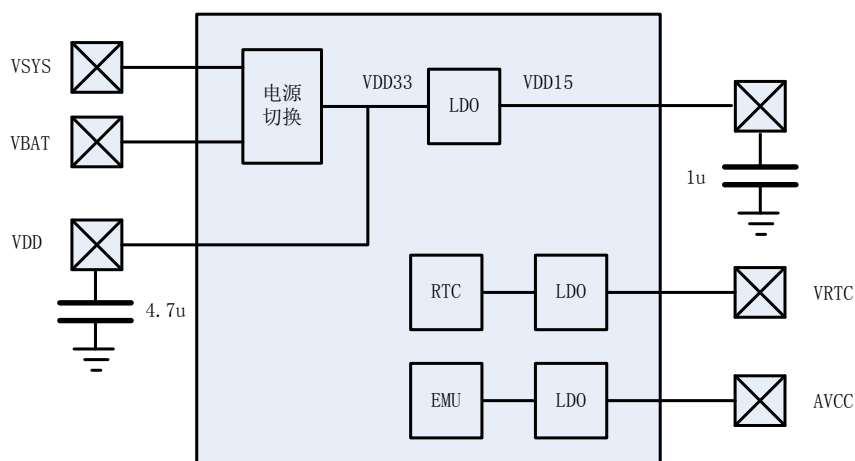


图 3-2 系统供电示意图

芯片分为3个主要电源域：主电源域，RTC电源域和EMU电源域。VSYS和VBAT经电源切换给主域供电（数字部分由LDO输出供电）。VRTC给RTC域供电。AVCC给EMU域（计量单元）供电。上电时，VRTC必须保证最先上电。

3.2.1 电源切换

芯片主电源域有两个供电电源：市电VSYS和备用电源VBAT。电源切换单元负责这两个电源间的切换，来保证在各种情况下给芯片提供正确的供电。电源切换原理如下图所示：

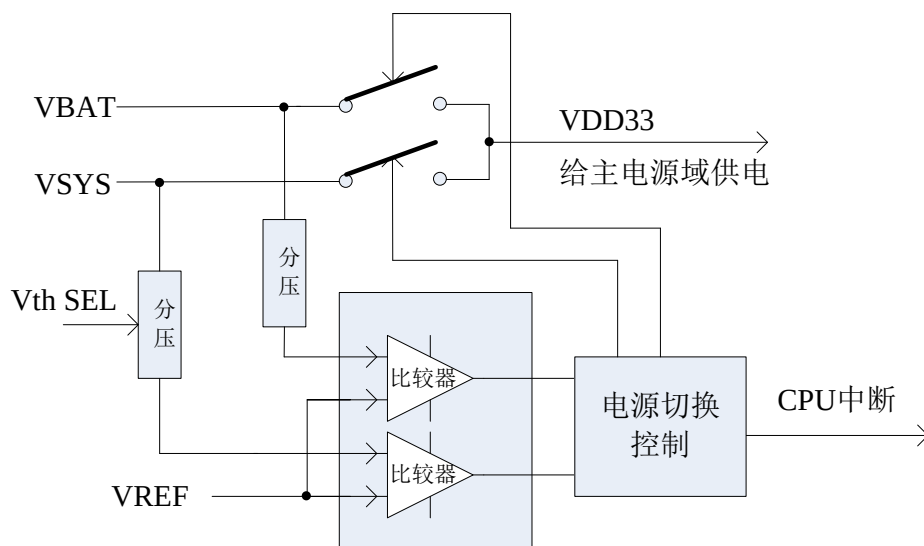


图 3-3 电源切换示意图

VREF 通过两个比较器分别与 VSYS 和 VBAT 比较。根据两个比较器的结果，电源切换控制逻辑控制两个电源的切换。VDD33 是切换后的电源，给芯片主电源域供电。电源发生切换时，会产生 CPU 中断，并有标志位（PWR_STATUS_REG.VDD_STATUS）指示当前给芯片供电的电源是 VSYS 还是 VBAT。此标志位为 1 时表示当前电源是 VSYS，反之当前电源是 VBAT。

芯片供电电源选择的原则是：当 VSYS 高于 VSYS 的阈值，则由 VSYS 给芯片供电；当 VSYS 低于 VSYS 阈值时，如果 VBAT 高于 VBAT 阈值则由 VBAT 供电，如果 VBAT 也低于 VBAT 阈值，则由 VSYS 继续供电。

下表是不同的情况下的芯片供电电源：

表 3-1 电源切换条件

VSYS	VBAT	市电开关	电池开关	VDD33 来源
VSYS > 阈值	——	连通	断开	VSYS
VSYS < 阈值	VBAT < 阈值	连通	断开	VSYS
VSYS < 阈值	VBAT > 阈值	断开	连通	VBAT

VBAT 的阈值固定。VSYS 则设置了若干阈值。为了避免震荡，VSYS 阈值又分为上升阈值和下降阈值，用户程序设置阈值时一定得保证上升阈值大于下降阈值。VSYS 的阈值在系统 reset 结束时从 NVR 加载，也可以通过用户程序修改系统配置寄存器来改变（系统复位时恢复 NVR 值）。上电时默认上升阈值是 2.7V，下降阈值是 2.2V。

VSYS 的阈值如下表：

表 3-2 电源切换 V_{SY} 阈值

市电上电阈值			
THR_SYS_TRIM<1>	THR_SYS_TRIM<0>	阈值	备注
1	1	3.1V	
1	0	2.9V	
0	1	2.7V	Default
0	0	2.4V	
市电下电阈值			
THR_SYS_TRIM<3>	THR_SYS_TRIM<2>	阈值	备注
0	0	2.2V	Default
0	1	2.4V	
1	0	2.7V	
1	1	2.9V	

下图是当 V_{SY}=3.6V, V_{BAT}=3.0V 时在各种情况下 V_{D33} 的跟随情况:

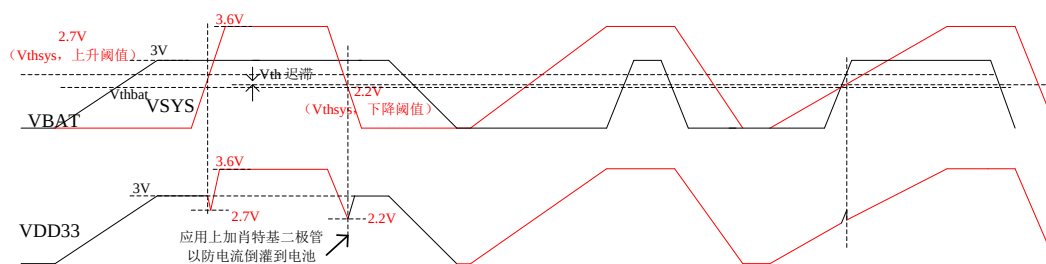


图 3-4 电源切换场景示意图 1 (红色为 V_{SY})

下图是当 V_{SY}=3.0V, V_{BAT}=3.6V 时在各种情况下 V_{D33} 的跟随情况:

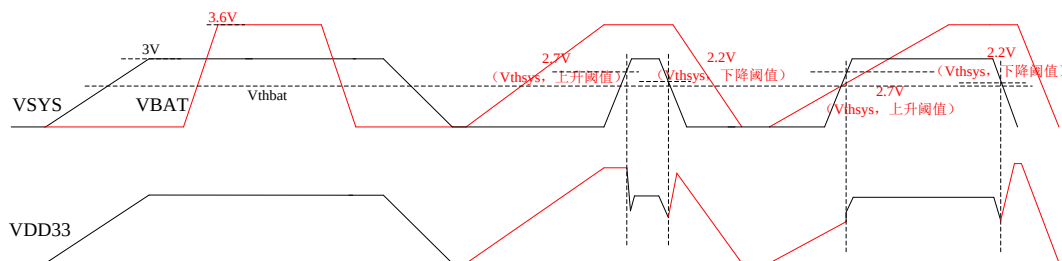


图 3-5 电源切换场景示意图 2 (红色为 V_{BAT})

注意: 电源切换会产生中断, 但中断会不会被 CPU 响应, 一是取决于中断源是否被使能, 另外, 如果 BOR 阈值设的高于 V_{SY} 阈值, 也不会响应, 因为在电源切换时产生了 BOR reset。见上图 V_{D33} 跟随 V_{SY}/V_{BAT} 的情况, 当电源发生切换时, 新旧电源间会有低至 V_{SY} 阈值的负脉冲。这时如果

BOR 使能且阈值高于 VSYS 阈值，就会发生 BOR reset。

3.2.2 电源监控 (BOR)

BOR 用来监测主电源域以提供低电压复位。BOR 上电默认使能，用户可以通过程序关掉 BOR，也可以通过 NVR 来修调复位阈值。BOR 的输出上有一个 100us 的滤波器来过滤短电源瞬时波动。

BOR 的阈值如下表：

表 3-3 BOR 阈值表

阈值选择	阈值 (典型值)
0000	1.6V
0001	1.8V
0010	2.0V
0011	2.2V (默认)
0100	2.4V
0101	2.6V
0110	2.8V
0111	3.0V
1000	3.2V
1001	3.4V
1010	3.6V
1011	3.8V
1100	4.0V
1101	4.2V
1110	—
1111	—

BOR 有一定功耗 (0.5uA) 左右，在低功耗模式如环境允许可以关闭 BOR 以节省功耗。

3.3 低功耗模式

芯片除了正常的工作模式，还设置了三个低功耗模式：Sleep 模式, Stop 模式和 Standby 模式。当芯片需要降低功耗时用户可以通过用户程序将芯片配置成相应的低功耗模式。

3.3.1 Sleep 模式

芯片在正常工作模式下，CPU 可通过执行 WFI 指令进入 Sleep 模式，此时仅 CPU 自身停止运行，

外设仍保持工作。如果需要尽可能降低芯片功耗,软件在执行 WFI 之前,可进行部分模块时钟 gating、以及系统总线降频、时钟切换并关闭 RC 和 PLL 模块。

3.3.2 Stop 模式

此模式相对于 Sleep 低功耗模式,硬件将自动进行一系列的低功耗处理。当软件将 LP_EN_REG.LP_EN 置 1,且当 CPU 执行 WFI 指令后,芯片进入 Stop 模式,如果之前已经设置在 Stop 模式下关闭 HRC/PLL 模块,此时也将把 HRC/PLL 模块关闭,然后强制切换系统时钟到 32kHz 的 LRC 时钟并关闭 CPU 的时钟,同时硬件也将设置 FLASH 进入超低功耗状态。同时此时 WDT 是否启用将由 WDT 内的使能寄存器决定,硬件将不再强制要求 WDT 运行。但即使软件决定 WDT 在 Stop 状态下保持运行,硬件也将在这—处理过程中对 WDT 的计数值进行清零重加载操作,以保证 WDT 的完整计时。如果用户想进一步降低功耗,可将主 LDO 关掉,由低功耗 LDO 供电。但前提是主电源域内的大功耗模块都停止工作。

当 NVIC 模块中的 ISER 中断使能寄存器所使能的中断源和 NMI 中断源 (XTAL 停振中断) 发生中断事件后,芯片将开始启动唤醒操作,恢复 HRC 和 PLL 时钟,强制启动 WDT 运行、恢复 FLASH 进入正常工作状态,然后再恢复 CPU 时钟,确保 CPU 运行起来后系统的时钟和模块工作状态与进入 Stop 前的状态一致。

3.3.3 Standby 模式

设置 CPU 内部系统控制寄存器 SCR 的值为 0x4,同时设置 SCU 的 LP_EN 寄存器置为 1,当 CPU 执行 WFI 指令后,系统进入 Standby 模式。主电源域电源将被关闭,位于此电源域的 MO CPU、EMU、eflash 和大部分外设模块的电源被关闭,并在将系统时钟 CLK_SYS 切换到 32kHz RC 时钟之后将 HRC 和 PLL 模块关闭,以最大程度降低芯片整体功耗。在进入 Standby 模式后,硬件不再强制使能 WDT 工作,此时是否使能 WDT 由其内部的使能寄存器控制。但硬件此时将强制开启 WDT 模块的中断功能,以便软件使能 WDT 模块后,WDT 会首先产生中断信号以作为芯片的唤醒源。

当 SCU 中的唤醒源选择寄存器中所选择的唤醒源变为有效后,将会启动唤醒处理流程,恢复 CPU 等掉电模块的电源、时钟,并复位 CPU,将系统时钟 CLK_SYS 恢复为 HRC 的默认时钟频率。其他未掉电模块的时钟等仍保持不变,确保其可继续正常工作。

3.3.4 低功耗模式芯片工作状态

下表是各功耗模式的进入方法,唤醒源及各关键模块/电源域在不同模式下的工作状态:

表格 3-4 模式进入方法，唤醒源及模块和各电源域在各模式下的工作状态

	正常模式	Sleep 模式	Stop 模式	Standby 模式
进入方法	——	WFI	LP_EN_REG→LP_EN=1 WFI	LP_EN_REG→LP_EN=1 SCB→SCR=0x4 WFI
CPU 工作状态	工作	停止	停止	断电
XTAL	工作	工作	工作	工作
LRC	工作	工作	工作	工作
HRC	默认使能，用户可配	可配置	可配置	停止，退出后强制使能
PLL	可配置	可配置	可配置	停止
SRAM	工作	状态保持	状态保持	断电
FLASH	工作	状态保持	状态保持	断电
WDT	强制工作	可配置， 退出后强制工作	可配置， 退出后强制工作	可配置， 退出后强制工作
EMU	默认断电， 用户可配	可配置是否断电和使能	可配置是否断电和使能	断电
RTC	工作	工作	工作	工作
LCD	可配置	可配置， 可以静态显示	可配置，可以静态显示	可配置， 可以静态显示
BOR	默认使能， 可配置	可配置	可配置	可配置
其他外设 (UART, SPI, I ² C 等)	可配置	可配置	停止工作	断电
中断唤醒源	-	所有使能的中断	所有使能的中断	RTC，外部引脚中断，比较器中断，VSYSD 检测 (12V)，电源切换中断

3.3.5 低功耗模式的唤醒

下表列出了可以将芯片从 Stop/Standby 模式下唤醒的中断源：

表格 3-5 唤醒中断源列表

唤醒源	中断号	说明	说明
OSC_STOP_INT	NMI	晶振停振检测	不可屏蔽
PWR_SW_INT	0	主电源/备用电源切换开关	
LVD_SYS_INT	1	LVDIN 电源监测模块中断	
LVD_VDD_INT	2	VDD33 电源监测模块中断	
RTC_INT	15	RTC 实时时钟模块中断	

WDT_INT	16	Watchdog 模块溢出中断	
EXT_INT0	24	外部中断#0	
EXT_INT1	25	外部中断#1	
EXT_INT2	26	外部中断#2	
EXT_INT3	27	外部中断#3	
EXT_INT4	28	外部中断#4	
EXT_INT5	29	外部中断#5	
EXT_INT6	30	外部中断#6	
EXT_INT7	31	外部中断#7	

CPU 从 Stop 状态下唤醒时，根据唤醒源进入相应中断向量。

CPU 从 Standby 状态下唤醒等同复位，因此不进入中断向量，不会执行中断服务程序，程序从复位地址 0000H 开始执行。

在 Standby 模式下，Reset 复位信号是不可被屏蔽的，包括 POR，BOR，外部 RESET PIN 上产生的外部复位信号。当系统进入 Standby 模式后，如果以上复位信号产生，能够使芯片复位，程序从复位地址 0000H 开始执行。

要实现从低功耗模式下的唤醒功能，进入低功耗模式前需进行唤醒源使能设置，其中 PWR_SW_INT 为不可屏蔽唤醒源。

3.4 复位

3.4.1 复位源

芯片共有 8 种复位源，可分四种复位优先级。

复位源包括：系统上电复位、低电压检测复位（BOR）、外部引脚复位信号、软件复位、看门狗复位、调试复位、Standby 唤醒复位和程序执行异常复位。

用户可通过复位状态寄存器 RST_STATUS_REG 知道芯片曾经发生了何种复位。

此外，软件可根据需求对 RTC、EMU，UART，SPI 等外设进行单独复位，实现方式为软件写相关模块的复位寄存器。

3.4.2 复位说明

各复位源说明如下：

表 3-6 复位信号列表

序号	复位源	复位优先级	复位范围	例外	系统控制操作
1	RTC 域上电复位	一级	RTC 电源域		
2	主域上电复位		主电源域、EMU 电源域		自动加载 NVR 区配置参数
3	外部引脚复位		主电源域、EMU 电源域	1, 不能复位复位状态寄存器 RRST_STATUS_REG 2, 不能复位 BOR 阈值	自动加载 NVR 区配置参数
4	掉电复位 BOR		主电源域、EMU 电源域	1, 不能复位复位状态寄存器 RRST_STATUS_REG 2, 不能复位 BOR 阈值	自动加载 NVR 区配置参数
5	看门狗复位	二级	主电源域、EMU 电源域	1, 不能复位复位状态寄存器 RRST_STATUS_REG 2, 不能复位 BOR 阈值	自动加载 NVR 区配置参数
6	软件系统复位		主电源域、EMU 电源域	1, 不能复位复位状态寄存器 RRST_STATUS_REG 2, 不能复位 BOR 阈值	不加载 NVR 区配置参数, 但加载 remapping 和读保护设置
7	唤醒复位	三级	主电源域掉电部分的电路、EMU 电源域		不加载 NVR 区配置参数, 但加载 remapping 和读保护设置
8	软件 CPU 复位	四级	CPU, WDT 计数值重加载		
9	外设单独复位	五级	相应外设		

3.5 寄存器列表

表 3-7 系统控制寄存器

基地址：0x48005000

Name	Offset Address	Width	R/W	Default	Description
SCU_PROTECT_REG	0x00	32	R/W	0x00000000	SCU 寄存器写保护寄存器
CLK_MUX_SEL_REG	0x04	32	R/W	0x00000002	系统时钟源选择寄存器
CLK_SYS_DIV_PLL_REG	0x08	32	R/W	0x00000002	时钟分频 PLL 参数寄存器
CLK_SYS_DIV_PLL_REG	0x0C	32	R/W	0x00000001	时钟分频 HRC 参数寄存器
	0x10~0x14	32			Reserved
CLK_DRV_REG	0x18	32	R/W	0x00000000	模块时钟门控寄存器
CLK_GEN_EN_REG	0x1C	32	R/W	0x00000002	时钟源使能寄存器
CLK_DET_EN_REG	0x20	32	R/W	0x00000000	晶振停振检测使能寄存器
CLK_LOAD_STATUS_REG	0x24	32	R/W	0x00000000	系统时钟分频参数状态寄存器
	0x28~0x30	32	R	0x0	Reserved
CLK_STATUS_REG	0x34	32	R	0x00000002	系统时钟源状态寄存器
SOFT_RESET_REG	0x38	32	R/W	0x00000000	软件复位特征值寄存器
SUB_RESET_REG	0x3C	32	R/W	0x008f_ffff	外设单独复位寄存器
RST_STATUS_REG	0x40	32	R	0x00000001	复位源状态寄存器
PWR_EN_REG	0x44	32	R/W	0x00000001	BOR 使能寄存器
	0x48	32			Reserved
PWR_STATUS_REG	0x4C	32	R	0x0000000x	电源状态寄存器
LP_EN_REG	0x50	32	R/W	0x00000000	低功耗模式使能寄存器
HOLD_IP_EN_REG	0x54	32	R/W	0x00000000	Stop 模式下 HRC 使能寄存器
WKUP_SEL_REG	0x58	32	R/W	0x00000000	STANDBY 唤醒控制寄存器
WKUP_FLG_REG	0x5c	32	R	0x00000000	STANDBY 唤醒源标志寄存器
SCU_INT_MASK_REG	0x60	32	R/W	0x00000001	SCU 中断屏蔽寄存器
SCU_INT_STATUS_REG	0x64	32	R	0x0	SCU 中断状态寄存器
	0x68	32			Reserved
CPU_SYSTICK_REG	0x6c	32	R/W	0x1000147	Systick 时钟校准值寄存器
	0x70~0x7C	32			Reserved
BOOT_SEL_REG	0x80	32	R/W	0x0	Boot select 寄存器
CLK_OBSERVE_REG	0x84	32	R/W	0x3	时钟监控寄存器

表 3-8 芯片配置寄存器

Name	Offset Address	Width	R/W	Default	Description
基地址：0x48000000					
RTC_GAMMA	0x44	32	R/W	0x00000000	RTC Gamma 参数寄存器
RTC_BETA	0x48	32	R/W	0x00000000	RTC Beta 参数寄存器
RTC_T0	0x4C	32	R/W	0x00000000	RTC T0 寄存器
RTC_S0	0x50	32	R/W	0x00000000	RTC S0 寄存器
XTAL_CLB	0x64	32	R/W	0x00006780	XTAL calibration 寄存器
RTC_A	0x70	32	R/W	0x00001000	RTC A 寄存器
RTC_B	0x74	32	R/W	0x0000FC00	RTC B 寄存器
RTC_SENSOR	0x7C	32	R/W	0x000001FA	RTC 温度传感器 trim 寄存器
RTC_LDO_CLB	0x80	32	R/W	0x00000170	RTC 电源域 LDO calibration 寄存器
基地址：0x4A000000					
EMU_SEL	0xD4	32	R/W	0x0005BE58	EMU 时钟时序调整寄存器
EMU_GR	0xD8	32	R/W	0x0008707F	EMU 基准调整寄存器
EMU_GAIN	0xDC	32	R/W	0x00000000	EMU 增益调整寄存器
基地址：0x4800F000					
BOR_CLB	0x30	32	R/W	0x00000010	BOR 阈值电压选择
HRC_CLB	0x84	32	R/W		HRC Calibration 寄存器
LRC_CLB	0x88	32	R/W		LRC Calibration 寄存器
PLL_CLB	0x8C	32	R/W		PLL Calibration 寄存器
ADC_CLB	0x90	32	R/W		ADC Calibration 寄存器
COMP_CLB	0x94	32	R/W		COMP Calibration 寄存器
BANDGAP_CLB	0x98	32	R/W		BANDGAP Calibration 寄存器
POWER_SWITCH	0x9C	32	R/W		POWER SWITCH Calibration 寄存器
LCD_CLB	0xA0	32	R/W		LCD Calibration 寄存器
DIE_ID0	0xAC	32	R/W		DIE 标识寄存器 0
DIE_ID1	0xB0	32	R/W		DIE 标识寄存器 1
DIE_ID2	0xB4	32	R/W		DIE 标识寄存器 2

3.6 寄存器描述

3.6.1 SCU_PROTECT_REG（写保护寄存器）

偏移地址：0x00 初始值：0x0000 0000

表 3-9 写保护寄存器

Name	Bits	R/W	Description	Default
PROTECT_VALUE	[31:0]	R/W	当该寄存器写入特征值 32' hbadbee 后，将关闭写保护功能，可对写保护的寄存器进行写操作，否则将无法进行写操作； 当该寄存器写入 0xbadbee 后，读该寄存器将返回 1，表示写保护关闭，否则返回 0，表示写保护开启	0x0

3.6.2 CLK_MUX_SEL_REG（时钟选择寄存器）

偏移地址：0x04 初始值：0x0000 0002

表 3-10 时钟选择寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:3]	R	保留	0x0
SYS_CLK_SEL	[2:1]	R/W	CLK_SYS 系统时钟选择 2' b00: 32K 时钟 2' b01: HRC 时钟 2' b1x: PLL 时钟 - 当 CLK_GEN_EN_REG 寄存器内已经关闭 HRC 或者 PLL 模块时，将无法将系统时钟切换到 HRC 或者 PLL - 系统时钟选择 XTAL 或 PLL 时，XTAL 停振时会自动切换为 LRC，SYS_CLK_SEL 变为 2' b00，32K_CLK_SEL 变为 1' b0，XTAL 恢复后不会自动切回 XTAL 或 PLL - 系统时钟选择 HRC 时不受 XTAL 停振影响	0x1
32K_CLK_SEL	[0]	R/W	32K 时钟选择 1' b0: 32kHz LRC 时钟 1' b1: 32kHz 晶振时钟	0x0

Name	Bits	R/W	Description	Default
			- 此 MUX 的输出同时作为 LCD/ADC 时钟源 - 系统时钟选择 HRC 且 32K 时钟选择 XTAL 时, XTAL 停振会自动切换为 LRC, XTAL 恢复后自动切回 XTAL, 32K_CLK_SEL 始终为 1' b1 - 系统时钟选择 LRC 时, 不受 XTAL 停振影响	

3.6.3 CLK_SYS_DIV_PLL_REG (时钟分频 PLL 寄存器)

偏移地址: 0x08 初始值: 0x0000 0002

表 3-11 系统时钟分频 PLL 寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:3]	R	保留	0x0
DIV_PARAMETER	[2:0]	R/W	CLK_SYS 系统时钟分频参数: 3' b000: PLL 时钟 3' b001: PLL/2 时钟 3' b010: PLL/4 时钟(Default) 3' b011: PLL/8 时钟 3' b100: PLL/16 时钟 3' b101: PLL/32 时钟 3' b110: PLL/64 时钟 3' b111: PLL/128 时钟 注意: 参数加载未完成时, 即 CLK_LOAD_STATUS_REG 对应状态位为 1 时, 此分频参数寄存器无法写入新的分频参数	0x2

3.6.4 CLK_SYS_DIV_HRC_REG (时钟分频 HRC 寄存器)

偏移地址: 0x0C 初始值: 0x0000 0001

表 3-12 系统时钟分频 HRC 寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:3]	R/W	保留	0x0
DIV_PARAMETER	[2:0]	R/W	CLK_SYS 系统时钟分频参数 n1 3' b000: HRC 时钟(Default) 3' b001: HRC/2 时钟 3' b010: HRC/4 时钟 3' b011: HRC/8 时钟 3' b100: HRC /16 时钟 3' b101: HRC /32 时钟	0x1

Name	Bits	R/W	Description	Default
			3' b110: HRC /64 时钟 3' b111: HRC /128 时钟 注意：参数加载未完成时，即 CLK_LOAD_STATUS_REG 对应状态位为 1 时，此分频参数寄存器无法写入新的分频参数	

3.6.5 CLK_DRV_REG (模块时钟门控寄存器)

偏移地址：0x18 初始值：0x0

表 3-13 模块时钟门控使能寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:27]	R	保留	0x0
SPI2_CLKEN	[26]	R/W	SPI2 模块时钟使能信号 1' b1: 模块时钟打开 1' b0: 模块时钟关闭	0x0
SPI1_CLKEN	[25]	R/W	SPI1 模块时钟使能信号 1' b1: 模块时钟打开 1' b0: 模块时钟关闭	0x0
DMA_CLKEN	[24]	R/W	DMA 模块总线时钟使能信号	0x0
GPIOE_CLKEN	[23]	R/W	gpioE core 模块时钟输出使能信号	0x0
RMU_CLKEN	[22]	R/W	RMU 模块总线时钟使能信号	0x0
RTC_PLL_CLKEN	[21]	R/W	RTC 模块 PLL 时钟使能信号	0x0
RTC_CLKEN	[20]	R/W	RTC 模块总线时钟使能信号 注：RTC 模块访问还需要配置 RMU_CLKEN	0x0
GPIOD_CLKEN	[19]	R/W	gpioD core 模块时钟使能信号	0x0
TIMER2_CLKEN	[18]	R/W	Timer2 模块时钟使能信号	0x0
LCDC_CLKEN	[17]	R/W	LCDC 模块时钟使能信号	0x0
GPIOC_CLKEN	[16]	R/W	GPIOC core 模块时钟使能信号	0x0
EMU_CLKEN	[15]	R/W	EMU 模块时钟使能信号	0x0
ADC_CLKEN	[14]	R/W	ADC 模块时钟使能信号 (使能 32k 时钟)	0x0
GPIOB_CLKEN	[13]	R/W	gpioB core 模块时钟使能信号	0x0
7816_CLKEN	[12]	R/W	7816_0 模块时钟使能信号	0x0
GPIOA_CLKEN	[11]	R/W	gpioA core 模块时钟使能信号	0x0
I ² C0_CLKEN	[10]	R/W	I ² C0 模块时钟使能信号	0x0

Name	Bits	R/W	Description	Default
EXT_INT_CLKEN	[9]	R/W	Gpio EXT_INT 模块时钟使能信号	0x0
UART4_CLKEN	[8]	R/W	Uart4 模块时钟使能信号	0x0
UART3_CLKEN	[7]	R/W	Uart3 模块时钟使能信号	0x0
UART2_CLKEN	[6]	R/W	Uart2 模块时钟使能信号	0x0
UART1_CLKEN	[5]	R/W	Uart1 模块时钟使能信号	0x0
UART0_CLKEN	[4]	R/W	Uart0 模块时钟使能信号	0x0
TIMER1_CLKEN	[3]	R/W	Timer1 模块时钟使能信号	0x0
TIMER0_CLKEN	[2]	R/W	Timer0 模块时钟使能信号	0x0
AES_CLKEN	[1]	R/W	AES 模块时钟使能信号	0x0
SPI0_CLKEN	[0]	R/W	SPI0 模块时钟使能信号 1' b1: 模块时钟打开 1' b0: 模块时钟关闭	0x0

3.6.6 CLK_GEN_EN_REG (时钟源使能寄存器)

偏移地址: 0x1C 初始值: 0x2

表 3-14 时钟模块使能寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:2]	R	保留	0x0
HRC_EN	[1]	R/W	7.38MHz HRC 时钟模块使能信号 注意: 当 CLK_MUX_SEL_REG 寄存器内已经将系统时钟切换到 HRC 时, 此位将无法写为 0	0x1
PLL_EN	[0]	R/W	PLL 模块使能信号 PLL 默认关闭。使能后要先轮询 CLK_STATUS_REG.PLL_STOP_FLAG 确保 PLL 正常工作, 然后才能将系统时钟切换到 PLL 注意: 当 CLK_MUX_SEL_REG 寄存器内已经将系统时钟切换到 PLL 时, 此位将无法写为 0	0x0

3.6.7 CLK_DET_EN_REG (时钟停振检测使能寄存器)

偏移地址: 0x20 初始值: 0x0

表 3-15 时钟停振检测寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:2]	R	保留	0x0

Name	Bits	R/W	Description	Default
PLL_DET_EN	[1]	R/W	检测 PLL 时钟的检测模块使能信号	0x0
OSC_DET_EN	[0]	R/W	检测 OSC 时钟的检测模块使能信号	0x0

3.6.8 CLK_LOAD_STATUS_REG (时钟分频参数状态寄存器)

偏移地址: 0x24 初始值: 0x0

表 3-26 时钟分频参数加载状态寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:2]	R	保留	0x0
CLK_SYS_HRC_LOAD	[1]	R	系统总线时钟 HRC 分频参数加载状态 1' b1: 分频参数正在加载中 1' b0: 分频参数加载已经完成 注意: 参数加载未完成时, 无法写入新的分频参数到其对应的分频参数寄存器内	0x0
CLK_SYS_PLL_LOAD	[0]	R	系统总线时钟 PLL 分频参数加载状态 1' b1: 分频参数正在加载中 1' b0: 分频参数加载已经完成 注意: 参数加载未完成时, 无法写入新的分频参数到其对应的分频参数寄存器内	0x0

3.6.9 CLK_STATUS_REG (系统时钟源状态寄存器)

偏移地址: 0x34 初始值: 0x2

表 3-37 时钟模块状态寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:2]	R	保留	0x0
PLL_STOP_FLAG	[1]	R	PLL 时钟模块的状态 1' b0: PLL 模块工作正常 1' b1: PLL 模块工作异常	0x1
XTAL_STOP_FLAG	[0]	R	XTAL 晶振模块的状态 1' b0: OSC 模块工作正常 1' b1: OSC 模块工作异常	0x0

3.6.10 SOFT_RESET_REG (软件复位特征值寄存器)

偏移地址: 0x38 初始值: 0x0

表 3-48 软件复位特征值寄存器

Name	Bits	R/W	Description	Default
RESET_VALUE	[31:0]	R/W	当写入复位特征值 32' hdeadbeef 时, 系统将进行复位; 当写入其他值时, 系统将不进行任何处理。	0x0

3.6.11 SUB_RESET_REG (模块单独复位寄存器)

偏移地址: 0x3C 初始值: 0x008f_ffff

表 3-59 模块单独复位寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:27]	R	保留	0x0
SPI2_RSTN	[26]	R/W	1' b0: SPI2 模块进行复位 1' b1: SPI2 模块复位释放	0x1
SPI1_RSTN	[25]	R/W	1' b0: SPI1 模块进行复位 1' b1: SPI1 模块复位释放	0x1
DMA_RSTN	[24]	R/W	1' b0: DMA 模块进行复位 1' b1: DMA 模块复位释放	0x1
GPIOE_RSTN	[23]	R/W	1' b0: GPIO_E 模块进行复位 1' b1: GPIO_E 模块复位释放	0x1
Reserved	[22:20]	R	保留	0x0
GPIOD_RSTN	[19]	R/W	1' b0: GPIO_D 模块进行复位 1' b1: GPIO_D 模块复位释放	0x1
TIMER2_RSTN	[18]	R/W	1' b0: timer2 模块进行复位 1' b1: timer2 模块复位释放	0x1
LCDC_RSTN	[17]	R/W	1' b0: LCDC 模块进行复位 1' b1: LCDC 模块复位释放	0x1
GPIOC_RSTN	[16]	R/W	1' b0: GPIO_C 模块进行复位 1' b1: GPIO_C 模块复位释放	0x1
EMU_RSTN	[15]	R/W	1' b0: EMU 模块进行复位 1' b1: EMU 模块复位释放	0x1
ADC_RSTN	[14]	R/W	1' b0: ADC 模块进行复位 1' b1: ADC 模块复位释放	0x1
GPIOB_RSTN	[13]	R/W	1' b0: GPIO_B 模块进行复位 1' b1: GPIO_B 模块复位释放	0x1
7816_RSTN	[12]	R/W	1' b0: 7816_0 模块进行复位 1' b1: 7816_0 模块复位释放	0x1
GPIOA_RSTN	[11]	R/W	1' b0: GPIO_A 模块进行复位 1' b1: GPIO_A 模块复位释放	0x1
I ² CO_RSTN	[10]	R/W	1' b0: I ² CO 模块进行复位 1' b1: I ² CO 模块复位释放	0x1

Name	Bits	R/W	Description	Default
EXT_INT_RSTN	[9]	R/W	1' b0: gpio EXT_INT 模块进行复位 1' b1: gpio EXT_INT 模块复位释放	0x1
UART4_RSTN	[8]	R/W	1' b0: UART4 模块进行复位 1' b1: UART4 模块复位释放	0x1
UART3_RSTN	[7]	R/W	1' b0: UART3 模块进行复位 1' b1: UART3 模块复位释放	0x1
UART2_RSTN	[6]	R/W	1' b0: UART2 模块进行复位 1' b1: UART2 模块复位释放	0x1
UART1_RSTN	[5]	R/W	1' b0: UART1 模块进行复位 1' b1: UART1 模块复位释放	0x1
UART0_RSTN	[4]	R/W	1' b0: UART0 模块进行复位 1' b1: UART0 模块复位释放	0x1
TIMER1_RSTN	[3]	R/W	1' b0: timer1 模块进行复位 1' b1: timer1 模块复位释放	0x1
TIMERO_RSTN	[2]	R/W	1' b0: timer0 模块进行复位 1' b1: timer0 模块复位释放	0x1
AES_RSTN	[1]	R/W	1' b0: AES 模块进行复位 1' b1: AES 模块复位释放	0x1
SPIO_RSTN	[0]	R/W	1' b0: SPIO 模块进行复位 1' b1: SPIO 模块复位释放	0x1

3.6.12 RST_STATUS_REG（复位源状态寄存器）

偏移地址：0x40 初始值：0x1

表 3-20 复位源状态寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:8]	R	保留	0x0
CPU_LOCKUP_FLG	[7]	R	程序执行异常复位标志位	0x0
UPDATE_RSTN_FLG	[6]	R	升级复位标志位	0x0
WKUP_RSTN_FLG	[5]	R	唤醒复位标志位	0x0
SOFT_RSTN_FLG	[4]	R	软件系统复位标志位	0x0
WDT_RSTN_FLG	[3]	R	Watchdog 复位标志位	0x0
KEY_RSTN_FLG	[2]	R	外部按键复位标志位	0x0
BOR_RSTN_FLG	[1]	R	掉电复位标志位	0x0
POR_RSTN_FLG	[0]	R	上电复位标志位	0x1

3.6.13 PWR_EN_REG（BOR 监测使能寄存器）

偏移地址：0x44 初始值：0x1

表 3-21 电源监测模块使能寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:1]	R/W	保留	0x0
VBOR_EN	[0]	R/W	1' b0: 关闭 BOR 电压监测模块 1' b1: 开启 BOR 电压监测模块	0x1

3.6.14 PWR_STATUS_REG (电源状态寄存器)

偏移地址: 0x4C 初始值: 0x0x

表 3-62 电源状态寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:2]	R	保留	0x0
VSYS_SW_FLAG	[1]	R/W0	1' b0: 未发生芯片电源切换中断 1' b1: 发生了芯片电源切换中断	0x0
VDD_STATUS	[0]	R	1' b0: 内部使用的 VBAT 供电 1' b1: 内部使用的是 VSYS 供电	0x?(取决于外部供电情况)

3.6.15 LP_EN_REG (低功耗模式使能寄存器)

偏移地址: 0x50 初始值: 0x0

表 3-73 低功耗模式使能寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:1]	R/W	保留	0x0
LP_EN	[0]	R/W	1' b0: 不允许进入 Stop 和 standby 低功耗模式 1' b1: 允许进入 Stop 和 standby 低功耗模式	0x0

3.6.16 HOLD_IP_EN_REG (Stop 模式下 IP 使能寄存器)

偏移地址: 0x54 初始值: 0x0

表 3-84 Stop 模式下 HRC 使能寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:2]	R/W	保留	0x0
HOLD_LDO_EN	[2]	R/W	1' b0: Stop 模式下关闭 LDO_main 电源模块 1' b1: Stop 模式下不关闭 LDO_main 电源模块	0x0

Name	Bits	R/W	Description	Default
HOLD_HRC_EN	[1]	R/W	1' b0: Stop 模式下强制关闭 HRC 时钟模块 1' b1: Stop 模式下不强制关闭 HRC 时钟模块,HRC 时钟模块是否关闭由 CLK_GEN_EN_REG 寄存器决定	0x0
HOLD_PLL_EN	[0]	R/W	1' b0: Stop 模式下强制关闭 PLL 时钟模块 1' b1: Stop 模式下不强制关闭 PLL 时钟模块,HRC 时钟模块是否关闭由 CLK_GEN_EN_REG 寄存器决定	0x0

3.6.17 WKUP_SEL_REG (STANDBY 唤醒控制寄存器)

偏移地址: 0x58

初始值: 0x1

表 3-95 STANDBY 唤醒控制寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:13]	R/W	保留	0x0
XTAL_STOP_WKUP	[12]	R/W	1' b0: 禁止晶振停振检测中断唤醒 1' b1: 允许晶振停振检测中断唤醒	0x0
LVDIN1_WKUP	[11]	R/W	1' b0: 禁止 lvdin_vdd 电源比较中断唤醒 1' b1: 允许 lvdin_vdd 电源比较中断唤醒	0x0
LVDIN0_WKUP	[10]	R/W	1' b0: 禁止 lvdin_vsys 电源比较中断唤醒 1' b1: 允许 lvdin_vsys 电源比较中断唤醒	0x0
EXT_INT7_WKUP	[9]	R/W	1' b0: 禁止外部中断 7 引脚唤醒 1' b1: 允许外部中断 7 引脚唤醒	0x0
EXT_INT6_WKUP	[8]	R/W	1' b0: 禁止外部中断 6 引脚唤醒 1' b1: 允许外部中断 6 引脚唤醒	0x0
EXT_INT5_WKUP	[7]	R/W	1' b0: 禁止外部中断 5 引脚唤醒 1' b1: 允许外部中断 5 引脚唤醒	0x0
EXT_INT4_WKUP	[6]	R/W	1' b0: 禁止外部中断 4 引脚唤醒 1' b1: 允许外部中断 4 引脚唤醒	0x0
EXT_INT3_WKUP	[5]	R/W	1' b0: 禁止外部中断 3 引脚唤醒 1' b1: 允许外部中断 3 引脚唤醒	0x0
EXT_INT2_WKUP	[4]	R/W	1' b0: 禁止外部中断 2 引脚唤醒 1' b1: 允许外部中断 2 引脚唤醒	0x0
EXT_INT1_WKUP	[3]	R/W	1' b0: 禁止外部中断 1 引脚唤醒 1' b1: 允许外部中断 1 引脚唤醒	0x0
EXT_INT0_WKUP	[2]	R/W	1' b0: 禁止外部中断 0 引脚唤醒 1' b1: 允许外部中断 0 引脚唤醒	0x0
RTC_WKUP	[1]	R/W	1' b0: 禁止 RTC 中断唤醒 1' b1: 允许 RTC 中断唤醒	0x0
WDT_CORE_CLK_EN	[0]	R/W	1' b0: Sleep/Stop/Standby 模式下禁止 WDT 时钟 1' b1: Sleep/Stop/Standby 模式下允许 WDT	0x1

Name	Bits	R/W	Description	Default
			时钟	

3.6.18 WKUP_FLG_REG (STANDBY 唤醒源标志寄存器)

偏移地址: 0x5c 初始值: 0x0

表 3-106 STANDBY 唤醒源标志寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:15]	R	保留	0x0
VSYS_SW_FLG	[14]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
WDT_FLG	[13]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
XTAL_STOP_FLG	[12]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
LVDIN1_FLG	[11]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
LVDIN0_FLG	[10]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
EXT_INT7_flg	[9]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
EXT_INT6_flg	[8]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
EXT_INT5_flg	[7]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
EXT_INT4_flg	[6]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
EXT_INT3_flg	[5]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
EXT_INT2_flg	[4]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
EXT_INT1_flg	[3]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
EXT_INT0_flg	[2]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
RTC_FLG	[1]	R	1' b0: 未产生唤醒中断 1' b1: 产生了唤醒中断	0x0
Reserved	[0]	R		0x0

3.6.19 SCU_INT_MASK_REG (SCU 中断屏蔽寄存器)

地址: 0x60 初始值: 0x1

表 3-117 SCU 中断屏蔽寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:1]	R/W	保留	0x0
XTAL_INT_MASK	[0]	R/W	1' b0: 不屏蔽 XTAL 状态改变中断 1' b1: 屏蔽 XTAL 状态改变中断	0x1

3.6.20 SCU_INT_STATUS_REG (SCU 中断状态寄存器)

偏移地址: 0x64 初始值: 0x0

表 3-128 SCU 中断状态寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:1]	R/W	保留	0x0
XTAL_STOP_STATUS	[0]	R/W	1' b0: 没有产生 XTAL 状态改变中断 1' b1: 产生了 XTAL 状态改变中断	0x0

3.6.21 CPU_SYSTICK_REG (CPU systick 校准值寄存器)

偏移地址: 0x6C 初始值: 0x01000147

表 3-13 CPU systick 校准值寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:26]	R	保留	0x0
NOREF	[25]	R/W	1' b0: 表示有参考备份时钟 1' b1: 表示无参考备份时钟 注: 与 CORE_SYSTICK->CTRL.CLKSOURCE 相或 决定 systick 时钟源, 参考备份时钟源为 LRC 与 XTAL MUX 过的 32K 时钟	0x0
SKEW	[24]	R/W	1' b0: 表示校准时钟频率是 10ms 整数倍 1' b1: 表示校准时钟频率无法实现精确 10ms 计数	0x1
TENMS	[23:0]	R/W	10ms 校准值 (默认基于 32K 时钟)	0x000147

3.6.22 BOOT_SEL_REG (boot select 寄存器)

偏移地址: 0x80 初始值: 0x0

表 3-140 boot select 寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:1]	R/W	保留	0x0
RAM_BOOT	[0]	R/W	0: boot from flash 1: boot from sram	0x0

3.6.23 CLK_OBSERVE_REG (时钟监控寄存器)

偏移地址: 0x84 初始值: 0x3

表 3-151 时钟监控寄存器

Name	Bits	R/W	Description	Default
Reserved	[31:6]	R	保留	0x0
CLK_GATE_CTRL	[5]	R/W	1' b0: no clock output 1' b1: clock output enable	0x0
CLK_SOURCE_SEL	[4:2]	R/W	时钟来源选择: 3' b000: LRC 32k 时钟 3' b001: XTAL 32k 时钟 3' b010: HRC 时钟 3' b011: PLL 时钟 3' b1xx: EMU 模拟时钟	0x0
DIV	[1:0]	R/W	时钟输出分频参数: 2' b00: 1 分频 2' b01: 2 分频 2' b10: 4 分频 2' b11: 8 分频 (Default)	0x3

3.6.24 芯片配置寄存器

芯片配置寄存器的功能包括 RTC 的校准, 模拟模块的校准, 电压阈值的设置以及 DIE ID 等。该类寄存器的特点是, 在上电过程中, 寄存器的默认值可以从 FLASH 的 NVR 区加载; 复位后软件可修改寄存器并立即生效, 但在复位后会恢复 NVR 值。以下是芯片配置寄存器的描述, 其中部分参数用户可通过 NVR 编程彻底更改, 此类参数在下表中标明了在 NVR5 中的地址偏移量。

RTC_GAMMA				NVR5 Address Offset: 0x00 Reg Address: 0x4800 0044
比特位	名称	属性	复位值	描述
31:10	N/A	R	'b0	保留
9:0	RTC_GAMMA[9:0]	-	10'h0	

RTC_BETA	NVR5 Address Offset: 0x04

				Reg Address: 0x4800 0048
比特位	名称	属性	复位值	描述
31:10	N/A	R	'b0	保留
9:0	RTC_BETA[9:0]	—	10'h0	

RTC_S0				NVR5 Address Offset: 0x08 Reg Address: 0x4800 0050
比特位	名称	属性	复位值	描述
31:10	N/A	R	'b0	保留
9:0	RTC_S0[9:0]	—	10'h0	

RTC_T0				NVR5 Address Offset: 0x0C Reg Address: 0x4800 004C
比特位	名称	属性	复位值	描述
31:10	N/A	R	'b0	保留
9:0	RTC_T0[9:0]	—	10'h0	

RTC_A				NVR5 Address Offset: 0x10 Reg Address: 0x4800 0070
比特位	名称	属性	复位值	描述
31:16	N/A	R	'b0	保留
15:0	RTC_A[15:0]	—	16'h1000	

RTC_B				NVR5 Address Offset: 0x14 Reg Address: 0x4800 0074
比特位	名称	属性	复位值	描述
31:16	N/A	R	'b0	保留
15:0	RTC_B[15:0]	—	16'hFC00	

RTC_LD0_CLB				NVR5 Address Offset: 0x18 Reg Address: 0x4800 0080
比特位	名称	属性	复位值	描述
31:10	N/A	R	'b0	保留
9:8	CUR_TRIM[1:0]	—	2'b01	

7:5	VREF_TRIM[2:0]	-	3'b011	
4:0	VLDO_TRIM[4:0]	-	5'b10000	

RTC_SENSOR				NVR5 Address Offset: 0x1C Reg Address: 0x4800 007C
比特位	名称	属性	复位值	描述
31:10	N/A	R	'b0	保留
9:0	SENSOR_TRIM[9:0]	-	10'h1FA	

XTAL_CLB				NVR5 Address Offset: 0x20 Reg Address: 0x4800 0064
比特位	名称	属性	复位值	描述
31:15	N/A	R	'b0	保留
14:13	CUR_TRIM[1:0]	-	2'b11	
12:8	CAP_C_TRIM[4:0]	-	5'b00111	
7:0	CAP_F_TRIM[7:0]	-	8'h80	

EMU_GR				NVR5 Address Offset: NA Reg Address: 0x4A00 00D8
比特位	名称	属性	复位值	描述
31:24	N/A	R	'b0	保留
23:0	GR[23:0]	-	24'h08707F	

EMU_GAIN				NVR5 Address Offset: NA Reg Address: 0x4A00 00DC
比特位	名称	属性	复位值	描述
31:12	N/A	R	'b0	保留
11:0	GAIN[11:0]	-	12'h0	

EMU_SEL				NVR5 Address Offset: NA Reg Address: 0x4A00 00D4
比特位	名称	属性	复位值	描述
31:24	N/A	R	'b0	保留

23:0	SEL[23:0]	-	24'h5BE58	

BOR_CLB				NVR5 Address Offset: 0x30 Reg Address: 0x4800 F030
比特位	名称	属性	复位值	描述
31:4	N/A	R	'b0	保留
3:0	THR_TRIM[3:0]	R/W	4'b0010	BOR 比较阈值电压选择

HRC_CLB				Reg Address: 0x4800 F084
比特位	名称	属性	复位值	描述
31:11	N/A	R	'b0	保留
10:6	HRC_CAP_TRIM[4:0]	R/W	5'b10000	
5:0	HRC_RES_TRIM[5:0]	R/W	6'b001010	

LRC_CLB				Reg Address: 0x4800 F088
比特位	名称	属性	复位值	描述
31:6	N/A	R	'b0	保留
5:0	LRC_CAP_TRIM[5:0]	R/W	6'b011000	

PLL_CLB				Reg Address: 0x4800 F08c
比特位	名称	属性	复位值	描述
31:4	N/A	R	'b0	保留
3:2	IBIAS_SEL[1:0]	R/W	2'b01	
1:0	DIV_TRIM[1:0]	R/W	2'b00	

ADC_CLB				Reg Address: 0x4800 F090
比特位	名称	属性	复位值	描述
31:5	N/A	R	'b0	保留
16:5	OFFSET_DATA	RW	12' b0	
4:0	VRH_TRIM[4:0]	R/W	5' b1_0000	

COMP_CLB				Reg Address: 0x4800 F094
比特位	名称	属性	复位值	描述

31:4	N/A	R	'b0	保留
3:2	IBIAS_TRIM[1:0]	R/W	2'b01	COMP 偏置电流选择
1:0	VTH_TRIM[1:0]	R/W	2'b01	COMP 阈值选择

BANDGAP_CLB				Reg Address: 0x4800 F098
比特位	名称	属性	复位值	描述
31:12	N/A	R	'b0	保留
11:8	VREF_PLL_BIAS_ADJ	R/W	4'b0110	
7	VREF_LP_MODE_EN	R/W	1'b0	
6:0	VREF_TRIM[6:0]	R/W	7'b1000000	

POWER_SWITCH				Reg Address: 0x4800 F09C
比特位	名称	属性	复位值	描述
31:8	N/A	R	'b0	保留
7:4	THR_SYS_SEL[3:0]	R/W	4'b0100	市电阈值选择
3:0	THR_BAT_SEL[3:0]	R/W	4'b0011	电池阈值选择

LCD_CLB				Reg Address: 0x4800 F0A0
比特位	名称	属性	复位值	描述
31:5	N/A	R	'b0	保留
4:2	LDO_VREF_TRIM[2:0]	R/W	3'b100	
1:0	VDD_TRIM[1:0]	R/W	2'b01	

DIE_ID0				Reg Address: 0x4800F0AC
比特位	名称	属性	复位值	描述
23:0	DIE_ID[23:0]	R	24'h?	die 唯一标识 0

DIE_ID1				Reg Address: 0x4800F0B0
比特位	名称	属性	复位值	描述

23:0	DIE_ID[23:0]	R	24' h?	die 唯一标识 1

DIE_ID2				Reg Address: 0x4800F0B4
比特位	名称	属性	复位值	描述
23:0	DIE_ID[23:0]	R	24' h?	die 唯一标识 2

4 GPIO 模块

4.1 功能与特性

本芯片最多可提供 80 个 IO 端口，每个 IO 端口都具有通用 IO 功能（GPIO），并可复用为其他外设功能。作为 GPIO，每个 IO 口都支持边沿触发中断（详见 EXTI 一章）。GPIO 支持推挽输出、开漏输出、上拉输入、下拉输入、浮空输入，输入带有施密特触发器滤波功能。

主要特性：

- 部分 I/O 可以设置电平翻转速率。
- 输出状态支持开漏输出、推挽输出。
- 输入状态支持浮空输入、上拉输入、下拉输入（部分端口）和模拟输入。
- 输出状态（输出高/低电平）可进行位操作，支持按位置位、清零和翻转等操作。
- 端口具有复用功能。
- 端口可复用的其它状态。
- 模拟输入，如 ADC 采样通道，比较器输入等。
- 数字模块的输入、输出功能。如外部中断输入、PWM 输出等。

4.2 IO 口功能

80 个 IO 端口分成 5 组，PA~PE。每组 IO 口都对应一套相关控制寄存器。其中 GPIOx_MODER(x=0~4) 寄存器用来配置 IO 的基本功能（GPIO 输入、GPIO 输出、复用数字功能、模拟功能）。复用数字功能由 GPIOx_AFRL/GPIOx_AFRH 用来配置。IO 口配置为模拟功能后，该端口数字功能会被屏蔽；除此之外，如果端口被配置为 GPIO 输入/输出或复用数字功能，还可以用以下寄存器来控制该端口：GPIOx_OD 用于选择输出类型（推挽或者开漏），GPIOx_SR 控制输出速率，GPIOx_IE 用于控制该端口是否强制作输入使能，GPIOx_PU/GPIOx_PD 寄存器配置为上拉或者下拉。在端口配置为 GPIO 输出功能时，可以通过配置 GPIOx_DOUT 配置该端口的输出值，通过 GPIOx_DOUT_SET/GPIOx_DOUT_RST/GPIOx_DOUT_FLP 来使该端口输出 1/0 或翻转。在端口配置为 GPIO 输入功能时，可以通过 GPIOx_DIN 来读取该端口的输入值。

端口可以配置为以下功能：

- 浮空输入
- 上拉输入
- 下拉输入
- 模拟功能
- 开漏输出带上拉或者下拉能力或者无上下拉
- 推挽输出带上拉或者下拉能力或者无上下拉
- 推挽式复用功能带上拉或者下拉能力或者无上下拉
- 开漏复用功能带上拉或者下拉能力或者无上下拉

复位后：

PC6：默认 SWCLK 功能，置于下拉模式

PC5：默认 SWDIO 功能，置于上拉模式

下表说明 IO 端口中的基本功能寄存器、输出类型寄存器和上下拉控制寄存器不同的配置对 IO 管脚状态的影响。

表 4-1 端口状态配置表

GPIOx_MODER. Py_MODER[1:0]	GPIOx_OD. Py_OD	GPIOx_PD. Py_PD/GPIOx_PU. Py_PU		I/O 状态	
01	0	0	0	GP output	PP
	0	0	1	GP output	PP+PU
	0	1	0	GP output	PP+PD
	0	1	1	禁止使用	
	1	0	0	GP output	OD
	1	0	1	GP output	OD +PU
	1	1	0	GP output	OD +PD
	1	1	1	禁止使用	
10	0	0	0	AF	PP
	0	0	1	AF	PP+PU
	0	1	0	AF	PP+PD
	0	1	1	禁止使用	
	1	0	0	AF	OD
	1	0	1	AF	OD +PU
	1	1	0	AF	OD +PD
	1	1	1	禁止使用	
00	X	0	0	Input	Floating
	X	0	1	Input	PU
	X	1	0	Input	PD
	X	1	1	Reserverd(input floating)	
11	X	0	0	Input/output	analog
	X	0	1	禁止使用	
	X	1	0		
	X	1	1		

注：

GP = general purpose, PP = push-pull, PU = pull-up, PD = pull-down, OD = open-drain,
AF: alternate function
y=0~16。

GPIO 输入数据可以通过读取 GPIOx_DIN 寄存器获得，GPIOx_DIN 是一个只读寄存器，每一个时钟周期都会更新 I/O 上的值到寄存器 GPIOx_DIN 中。GPIOx_DOUT 寄存器存储着要输出到 I/O 上的数据，它是一个可读可写的寄存器。

当对输出数据寄存器 GPIOx_DOUT 的个别位编程时，软件不需要禁止中断：在单次写操作里，可以只更改一个或多个位。这是通过对置位/复位寄存器 GPIOx_SET/GPIOx_RST 中想要更改的位写"1"来实现的，没被选择的位将不被更改，写"0"无效。

4.3 寄存器列表

表 4-2 寄存器列表

Name	Offset Address	Width	R/W	Default	Description
GPIO_MODER	0x00	32	RW	0x0 ⁷	GPIO 模式选择寄存器
GPIO_PU	0x04	16	RW	0x0 ⁸	GPIO 上拉配置寄存器
GPIO_PD	0x08	1 ⁹	RW	0x40	GPIO 下拉配置寄存器
GPIO_SR	0x10	2 or 1 ¹⁰	RW	0x0 ¹¹	GPIO 转化率配置寄存器
GPIO_OD	0x14	16	RW	0x0	GPIO 开漏配置寄存器
GPIO_AFRL	0x20	32	RW	0x0	GPIO 复用功能低位寄存器
GPIO_AFRH	0x24	32	RW	0x0	GPIO 复用功能高位寄存器
GPIO_DOUT	0x28	16	RW	0x0	GPIO 输出数据寄存器
GPIO_DOUT_SET	0x2C	16	WO	0x0	GPIO 输出数据置位寄存器
GPIO_DOUT_RST	0x30	16	WO	0x0	GPIO 输出数据清零寄存器
GPIO_DOUT_FLP	0x34	16	WO	0x0	GPIO 输出数据翻转寄存器
GPIO_DIN	0x38	16	RO	0x0	GPIO 输入数据寄存器

⁷ PA、PB、PD、PE 均为 0x0，PC 为 0x0000_2800

⁸ PA、PB、PD、PE 均为 0x0000，PC 为 0x0020

⁹ PC 含 1 Bit 该寄存器 PC[6]，PA、PB、PD、PE 均无此寄存器

¹⁰ PC 含 2 Bit 该寄存器 PC[5]、PC[6]，PD 含 1 Bit 该寄存器 PD[3]，PA、PB、PE 均无此寄存器

¹¹ 包含 SR 的位复位值都是 0

Name	Offset Address	Width	R/W	Default	Description
GPIO_IE	0x3C	16	RW	0x0	GPIO 输入使能寄存器

4.4 寄存器描述

4.4.1 GPIO_MODER（GPIO 模式选择寄存器）

偏移地址：0x00 初始值：PA、PB、PD、PE：0x0000_0000 PC：0x0000_2800

表 4-3 GPIO_MODER 寄存器描述

Name	Bits	R/W	Description	Default
P15_MODER	[31:30]	RW	P15 模式选择	0x0
P14_MODER	[29:28]	RW	P14 模式选择	0x0
P13_MODER	[27:26]	RW	P13 模式选择	0x0
P12_MODER	[25:24]	RW	P12 模式选择	0x0
P11_MODER	[23:22]	RW	P11 模式选择	0x0
P10_MODER	[21:20]	RW	P10 模式选择	0x0
P9_MODER	[19:18]	RW	P9 模式选择	0x0
P8_MODER	[17:16]	RW	P8 模式选择	0x0
P7_MODER	[15:14]	RW	P7 模式选择	0x0
P6_MODER	[13:12]	RW	P6 模式选择	0x012
P5_MODER	[11:10]	RW	P5 模式选择	0x06
P4_MODER	[9:8]	RW	P4 模式选择	0x0
P3_MODER	[7:6]	RW	P3 模式选择	0x0
P2_MODER	[5:4]	RW	P2 模式选择	0x0
P1_MODER	[3:2]	RW	P1 模式选择	0x0
P0_MODER	[1:0]	RW	P0 模式选择 00: 通用输入模式 01: 通用输出模式 10: 外设复用模式 11: 模拟功能模式	0x0

4.4.2 GPIO_PU（GPIO 上拉配置寄存器）

偏移地址：0x04 初始值：PA、PB、PD、PE：0x0000 0000，PC：0x0000 0028

¹²PC5、PC6 的复位值是 2b' 10

表 4-4 GPIO_PU 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
P15_PU	[15]	RW	P15 上拉配置	0x0
P14_PU	[14]	RW	P14 上拉配置	0x0
P13_PU	[13]	RW	P13 上拉配置	0x0
P12_PU	[12]	RW	P12 上拉配置	0x0
P11_PU	[11]	RW	P11 上拉配置	0x0
P10_PU	[10]	RW	P10 上拉配置	0x0
P9_PU	[9]	RW	P9 上拉配置	0x0
P8_PU	[8]	RW	P8 上拉配置	0x0
P7_PU	[7]	RW	P7 上拉配置	0x0
P6_PU	[6]	RW	P6 上拉配置	0x0
P5_PU	[5]	RW	P5 上拉配置	0x0 ¹³
P4_PU	[4]	RW	P4 上拉配置	0x0
P3_PU	[3]	RW	P3 上拉配置	0x0
P2_PU	[2]	RW	P2 上拉配置	0x0
P1_PU	[1]	RW	P1 上拉配置	0x0
P0_PU	[0]	RW	P0 上拉配置	0x0

4.4.3 GPIO_PD (GPIO 上拉配置寄存器)

偏移地址: 0x08 初始值: 0x0000 0040

表 4-5 GPIO_PD 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:7]	---	保留位	0x0
P6_PD ¹⁴	[6]	RW	P6 下拉配置	0x1
---	[0:5]	---	保留位	0x0

4.4.4 GPIO_SCR (GPIO 电平翻转速率配置寄存器)

地址: 0x10 初始值: 0x0000 0000

¹³PC5 复位值是 1

¹⁴仅 PC 含 PC6 1 位, PA、PB、PD、PE 均无此寄存器

表 4-6 GPIO_SCR 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:7]	---	保留位	0x0
P6_SR ¹⁵	[6]	RW	P6 电平翻转速率配置	0x1
P5_SR	[5]	RW	P5 电平翻转速率配置	0x1
---	[4]	---	保留位	0x0
P3_SR ¹⁶	[3]	RW	P3 电平翻转速率配置	0x1
---	[2:0]	---	保留位	0x0

4.4.5 GPIO_OD（GPIO 开漏配置寄存器）

地址：0x14 初始值：0x0000 0000

表 4-7 GPIO_OD 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
P15_OD	[15]	RW	P15 开漏配置	0x0
P14_OD	[14]	RW	P14 开漏配置	0x0
P13_OD	[13]	RW	P13 开漏配置	0x0
P12_OD	[12]	RW	P12 开漏配置	0x0
P11_OD	[11]	RW	P11 开漏配置	0x0
P10_OD	[10]	RW	P10 开漏配置	0x0
P9_OD	[9]	RW	P9 开漏配置	0x0
P8_OD	[8]	RW	P8 开漏配置	0x0
P7_OD	[7]	RW	P7 开漏配置	0x0
P6_OD	[6]	RW	P6 开漏配置	0x0
P5_OD	[5]	RW	P5 开漏配置	0x0
P4_OD	[4]	RW	P4 开漏配置	0x0
P3_OD	[3]	RW	P3 开漏配置	0x0
P2_OD	[2]	RW	P2 开漏配置	0x0
P1_OD	[1]	RW	P1 开漏配置	0x0
P0_OD	[0]	RW	P0 开漏配置	0x0

¹⁵仅 PC 含此寄存器 PC5、PC6 两位，PA、PB、PD 均不含此两位

¹⁶仅 PD 含此寄存器 PD3 一位，PA、PB、PC 均不含此位

4.4.6 GPIO_AFRL (GPIO 复用功能低位寄存器)

地址: 0x20 初始值: 0x0000 0000

表 4-8 GPIO_AFRL 寄存器描述

Name	Bits	R/W	Description	Default
P7_AF	[31:28]	RW	P7 外设复用功能配置	0x0
P6_AF	[27:24]	RW	P6 外设复用功能配置	0x0
P5_AF	[23:20]	RW	P5 外设复用功能配置	0x0
P4_AF	[19:16]	RW	P4 外设复用功能配置	0x0
P3_AF	[15:12]	RW	P3 外设复用功能配置	0x0
P2_AF	[11:8]	RW	P2 外设复用功能配置	0x0
P1_AF	[7:4]	RW	P1 外设复用功能配置	0x0
P0_AF	[3:0]	RW	P0 外设复用功能配置 0000: AF0: System 0001: AF1: UART0 0010: AF2: UART1 0011: AF3: UART2 0100: AF4: UART3 0101: AF5: UART4 0110: AF6: I ² C 0111: AF7: SPI0 1000: AF8: SPI1 1001: AF9: SPI2 1010: AF10: TIMER0 1011: AF11: TIMER1 1100: AF12: 7816 1101: AF13: EMU 1110: AF14: RTC 1111: AF15: COMP	0x0

4.4.7 GPIO_AFRH (GPIO 复用功能高位寄存器)

地址: 0x24 初始值: 0x0000 0000

表 4-9 GPIO_AFRH 寄存器描述

Name	Bits	R/W	Description	Default
P15_AF	[31:28]	RW	P15 外设复用功能配置	0x0
P14_AF	[27:24]	RW	P14 外设复用功能配置	0x0
P13_AF	[23:20]	RW	P13 外设复用功能配置	0x0
P12_AF	[19:16]	RW	P12 外设复用功能配置	0x0
P11_AF	[15:12]	RW	P11 外设复用功能配置	0x0
P10_AF	[11:8]	RW	P10 外设复用功能配置	0x0
P9_AF	[7:4]	RW	P9 外设复用功能配置	0x0
P8_AF	[3:0]	RW	P8 外设复用功能配置 同 GPIO_AFRH	0x0

4.4.8 GPIO_DOUT (GPIO 输出数据寄存器)

地址：0x28 初始值：0x0000 0000

表 4-10 GPIO_DOUT 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
P15_DOUT	[15]	RW	P15 输出数据	0x0
P14_DOUT	[14]	RW	P14 输出数据	0x0
P13_DOUT	[13]	RW	P13 输出数据	0x0
P12_DOUT	[12]	RW	P12 输出数据	0x0
P11_DOUT	[11]	RW	P11 输出数据	0x0
P10_DOUT	[10]	RW	P10 输出数据	0x0
P9_DOUT	[9]	RW	P9 输出数据	0x0
P8_DOUT	[8]	RW	P8 输出数据	0x0
P7_DOUT	[7]	RW	P7 输出数据	0x0
P6_DOUT	[6]	RW	P6 输出数据	0x0
P5_DOUT	[5]	RW	P5 输出数据	0x0
P4_DOUT	[4]	RW	P4 输出数据	0x0
P3_DOUT	[3]	RW	P3 输出数据	0x0
P2_DOUT	[2]	RW	P2 输出数据	0x0
P1_DOUT	[1]	RW	P1 输出数据	0x0
P0_DOUT	[0]	RW	P0 输出数据	0x0

4.4.9 GPIO_DOUT_SET (GPIO 输出数据置位寄存器)

地址：0x2C 初始值：0x0000 0000

表 4-11 GPIO_DOUT_SET 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
P15_DOUT_SET	[15]	WO	写 1 置位 P15 输出数据，写 0 保持	0x0
P14_DOUT_SET	[14]	WO	写 1 置位 P14 输出数据，写 0 保持	0x0
P13_DOUT_SET	[13]	WO	写 1 置位 P13 输出数据，写 0 保持	0x0
P12_DOUT_SET	[12]	WO	写 1 置位 P12 输出数据，写 0 保持	0x0
P11_DOUT_SET	[11]	WO	写 1 置位 P11 输出数据，写 0 保持	0x0
P10_DOUT_SET	[10]	WO	写 1 置位 P10 输出数据，写 0 保持	0x0
P9_DOUT_SET	[9]	WO	写 1 置位 P9 输出数据，写 0 保持	0x0

Name	Bits	R/W	Description	Default
P8_DOUT_SET	[8]	WO	写 1 置位 P8 输出数据, 写 0 保持	0x0
P7_DOUT_SET	[7]	WO	写 1 置位 P7 输出数据, 写 0 保持	0x0
P6_DOUT_SET	[6]	WO	写 1 置位 P6 输出数据, 写 0 保持	0x0
P5_DOUT_SET	[5]	WO	写 1 置位 P5 输出数据, 写 0 保持	0x0
P4_DOUT_SET	[4]	WO	写 1 置位 P4 输出数据, 写 0 保持	0x0
P3_DOUT_SET	[3]	WO	写 1 置位 P3 输出数据, 写 0 保持	0x0
P2_DOUT_SET	[2]	WO	写 1 置位 P2 输出数据, 写 0 保持	0x0
P1_DOUT_SET	[1]	WO	写 1 置位 P1 输出数据, 写 0 保持	0x0
P0_DOUT_SET	[0]	WO	写 1 置位 P0 输出数据, 写 0 保持	0x0

向该寄存器的对应位写 1, 可将 GPIO_DOUT 的对应位置 1。读该寄存器始终为 0x0。

4.4.10 GPIO_DOUT_RST (GPIO 输出数据清零寄存器)

地址: 0x30 初始值: 0x0000 0000

表 4-12 GPIO_DOUT_RST 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:16]	——	保留位	0x0
P15_DOUT_RST	[15]	WO	写 1 清零 P15 输出数据, 写 0 保持	0x0
P14_DOUT_RST	[14]	WO	写 1 清零 P14 输出数据, 写 0 保持	0x0
P13_DOUT_RST	[13]	WO	写 1 清零 P13 输出数据, 写 0 保持	0x0
P12_DOUT_RST	[12]	WO	写 1 清零 P12 输出数据, 写 0 保持	0x0
P11_DOUT_RST	[11]	WO	写 1 清零 P11 输出数据, 写 0 保持	0x0
P10_DOUT_RST	[10]	WO	写 1 清零 P10 输出数据, 写 0 保持	0x0
P9_DOUT_RST	[9]	WO	写 1 清零 P9 输出数据, 写 0 保持	0x0
P8_DOUT_RST	[8]	WO	写 1 清零 P8 输出数据, 写 0 保持	0x0
P7_DOUT_RST	[7]	WO	写 1 清零 P7 输出数据, 写 0 保持	0x0
P6_DOUT_RST	[6]	WO	写 1 清零 P6 输出数据, 写 0 保持	0x0
P5_DOUT_RST	[5]	WO	写 1 清零 P5 输出数据, 写 0 保持	0x0
P4_DOUT_RST	[4]	WO	写 1 清零 P4 输出数据, 写 0 保持	0x0
P3_DOUT_RST	[3]	WO	写 1 清零 P3 输出数据, 写 0 保持	0x0
P2_DOUT_RST	[2]	WO	写 1 清零 P2 输出数据, 写 0 保持	0x0
P1_DOUT_RST	[1]	WO	写 1 清零 P1 输出数据, 写 0 保持	0x0
P0_DOUT_RST	[0]	WO	写 1 清零 P0 输出数据, 写 0 保持	0x0

向该寄存器的对应位写 1, 可将 GPIO_DOUT 的对应位置 0。读该寄存器始终为 0x0。

4.4.11 GPIO_DOUT_FLP (GPIO 输出数据翻转寄存器)

地址：0x34 初始值：0x0000 0000

表 4-13 GPIO_DOUT_FLP 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:16]	——	保留位	0x0
P15_DOUT_FLP	[15]	WO	写 1 翻转 P15 输出数据，写 0 保持	0x0
P14_DOUT_FLP	[14]	WO	写 1 翻转 P14 输出数据，写 0 保持	0x0
P13_DOUT_FLP	[13]	WO	写 1 翻转 P13 输出数据，写 0 保持	0x0
P12_DOUT_FLP	[12]	WO	写 1 翻转 P12 输出数据，写 0 保持	0x0
P11_DOUT_FLP	[11]	WO	写 1 翻转 P11 输出数据，写 0 保持	0x0
P10_DOUT_FLP	[10]	WO	写 1 翻转 P10 输出数据，写 0 保持	0x0
P9_DOUT_FLP	[9]	WO	写 1 翻转 P9 输出数据，写 0 保持	0x0
P8_DOUT_FLP	[8]	WO	写 1 翻转 P8 输出数据，写 0 保持	0x0
P7_DOUT_FLP	[7]	WO	写 1 翻转 P7 输出数据，写 0 保持	0x0
P6_DOUT_FLP	[6]	WO	写 1 翻转 P6 输出数据，写 0 保持	0x0
P5_DOUT_FLP	[5]	WO	写 1 翻转 P5 输出数据，写 0 保持	0x0
P4_DOUT_FLP	[4]	WO	写 1 翻转 P4 输出数据，写 0 保持	0x0
P3_DOUT_FLP	[3]	WO	写 1 翻转 P3 输出数据，写 0 保持	0x0
P2_DOUT_FLP	[2]	WO	写 1 翻转 P2 输出数据，写 0 保持	0x0
P1_DOUT_FLP	[1]	WO	写 1 翻转 P1 输出数据，写 0 保持	0x0
P0_DOUT_FLP	[0]	WO	写 1 翻转 P0 输出数据，写 0 保持	0x0

向该寄存器的对应位写 1，可将 GPIO_DOUT 的对应位置反。读该寄存器始终为 0x0。

4.4.12 GPIO_DIN (GPIO 输入数据寄存器)

地址：0x38 初始值：0x0000 0000

表 4-14 GPIO_DIN 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:16]	——	保留位	0x0
P15_DIN	[15]	RO	P15 输入数据	0x0
P14_DIN	[14]	RO	P14 输入数据	0x0
P13_DIN	[13]	RO	P13 输入数据	0x0
P12_DIN	[12]	RO	P12 输入数据	0x0
P11_DIN	[11]	RO	P11 输入数据	0x0
P10_DIN	[10]	RO	P10 输入数据	0x0

Name	Bits	R/W	Description	Default
P9_DIN	[9]	RO	P9 输入数据	0x0
P8_DIN	[8]	RO	P8 输入数据	0x0
P7_DIN	[7]	RO	P7 输入数据	0x0
P6_DIN	[6]	RO	P6 输入数据	0x0
P5_DIN	[5]	RO	P5 输入数据	0x0
P4_DIN	[4]	RO	P4 输入数据	0x0
P3_DIN	[3]	RO	P3 输入数据	0x0
P2_DIN	[2]	RO	P2 输入数据	0x0
P1_DIN	[1]	RO	P1 输入数据	0x0
P0_DIN	[0]	RO	P0 输入数据	0x0

该寄存器只读。

4.4.13 GPIO_IE（GPIO 输入使能寄存器）

地址：0x3C 初始值：PA、PB、PD、PE：0x0000 0000， PC：0x0000 0068

表 4-15 GPIO_IE 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:16]	——	保留位	0x0
P15_IE	[15]	RW	P15 输入使能	0x0
P14_IE	[14]	RW	P14 输入使能	0x0
P13_IE	[13]	RW	P13 输入使能	0x0
P12_IE	[12]	RW	P12 输入使能	0x0
P11_IE	[11]	RW	P11 输入使能	0x0
P10_IE	[10]	RW	P10 输入使能	0x0
P9_IE	[9]	RW	P9 输入使能	0x0
P8_IE	[8]	RW	P8 输入使能	0x0
P7_IE	[7]	RW	P7 输入使能	0x0
P6_IE	[6]	RW	P6 输入使能	0x0
P5_IE	[5]	RW	P5 输入使能	0x0
P4_IE	[4]	RW	P4 输入使能	0x0
P3_IE	[3]	RW	P3 输入使能	0x0
P2_IE	[2]	RW	P2 输入使能	0x0
P1_IE	[1]	RW	P1 输入使能	0x0
P0_IE	[0]	RW	P0 输入使能	0x0

5 外部中断（EXTI）

5.1 功能与特性

外部中断模块主要功能是产生外部中断请求，外部中断请求的触发模式可配置（上升沿/下降沿）。

外部中断模块具有以下特点：

- 每一个 GPIO 端口都可以配置为中断触发源。
- 中断模块共产生 8 个外部中断请求。
- 支持上升沿检测、下降沿触发模式，二者可同时有效。
- 每一个中断都可以单独触发和屏蔽。

5.2 功能描述

来自管脚的外部电平变化通过外部中断模块来产生 CPU 中断请求。共有 8 个 CPU 中断分配给 EXTI，每个引脚都可以映射到任一路外部中断上产生中断请求。中断可以是来自管脚的上升沿、下降沿或双沿。如果要产生中断请求，则要先打开对应中断的屏蔽位，然后根据需要设置边沿检测的类型。当外部管脚上检测到需要的边沿时，中断模块将会向 CPU 产生一个中断请求，同时将内部中断的挂起标志位置位“1”。写 0 清除中断挂起标志位。

除了产生外部中断外，本模块控制 RTC 中断的产生。

EXTI IRQ 的产生如下图所示：

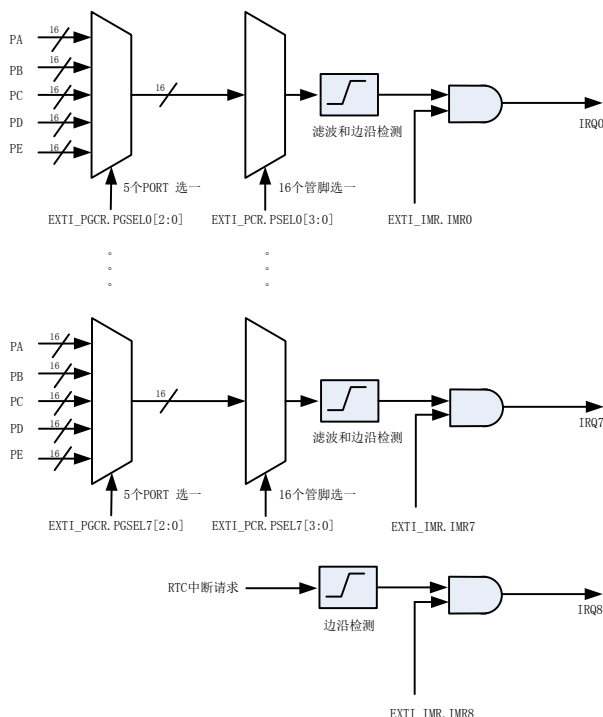


图 5-1 中断示意图

5.3 寄存器列表

表 5-2 寄存器列表

Name	Offset Address	R/W	Default	Description
EXTI_IMR	0x00	RW	0x0	中断屏蔽寄存器
EXTI_PGSEL	0x04	RW	0x0	中断端口选择寄存器，可选 PA、PB、PC、PD 和 PE
EXTI_PSEL	0x08	RW	0x0	中断管脚选择寄存器，可选择每个端口的 Bit0~15
EXTI_RTSTR	0x0C	RW	0x0	上升沿触发选择寄存器
EXTI_FTSR	0x10	RW	0x0	下降沿触发选择寄存器
EXTI_PR	0x14	WOC	0x0	中断挂起寄存器

5.4 寄存器描述

5.4.1 EXTI_IMR（中断屏蔽寄存器）

地址：0x00 初始值：0x0000 0000

表 5-2 EXTI_IMR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:9]	——	保留位	0x0
IMR8	[8]	RW	IMR8: RTC 中断屏蔽位 0: 屏蔽来自 RTC 的中断请求 1: 开放来自 RTC 的中断请求	0x0
IMR7	[7]	RW	IMR7: 中断屏蔽位 7 0: 屏蔽来自 GPIO 中断 7 的请求; 1: 开放来自 GPIO 中断 7 的请求;	0x0
IMR6	[6]	RW	IMR6: 中断屏蔽位 6 0: 屏蔽来自 GPIO 中断 6 的请求; 1: 开放来自 GPIO 中断 6 的请求;	0x0
IMR5	[5]	RW	IMR5: 中断屏蔽位 5 0: 屏蔽来自 GPIO 中断 5 的请求; 1: 开放来自 GPIO 中断 5 的请求;	0x0
IMR4	[4]	RW	IMR4: 中断屏蔽位 4 0: 屏蔽来自 GPIO 中断 4 的请求;	0x0

Name	Bits	R/W	Description	Default
			1: 开放来自 GPIO 中断 4 的请求;	
IMR3	[3]	RW	IMR3: 中断屏蔽位 3 0: 屏蔽来自 GPIO 中断 3 的请求; 1: 开放来自 GPIO 中断 3 的请求;	0x0
IMR2	[2]	RW	IMR2: 中断屏蔽位 2 0: 屏蔽来自 GPIO 中断 2 的请求; 1: 开放来自 GPIO 中断 2 的请求;	0x0
IMR1	[1]	RW	IMR1: 中断屏蔽位 1 0: 屏蔽来自 GPIO 中断 2 的请求; 1: 开放来自 GPIO 中断 1 的请求;	0x0
IMR0	[0]	RW	IMR0: 中断屏蔽位 0 0: 屏蔽来自 GPIO 中断 0 的请求; 1: 开放来自 GPIO 中断 0 的请求;	0x0

5.4.2 EXTI_PGCR (中断组选择寄存器)

地址: 0x04 初始值: 0x0000 0000

表 5-3 EXTI_PGCR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:24]	——	保留位	0x0
PGSEL7	[23:21]	RW	IRQ7 port group 选择	0x0
PGSEL6	[20:18]	RW	IRQ6 port group 选择	0x0
PGSEL5	[17:15]	RW	IRQ5 port group 选择	0x0
PGSEL4	[14:12]	RW	IRQ4 port group 选择	0x0
PGSEL3	[11:9]	RW	IRQ3 port group 选择	0x0
PGSEL2	[8:6]	RW	IRQ2 port group 选择	0x0
PGSEL1	[5:3]	RW	IRQ1 port group 选择	0x0
PGSEL0	[2:0]	RW	IRQ0 port group 选择: 000: 选择 PA 001: 选择 PB 010: 选择 PC 011: 选择 PD 100: 选择 PE	0x0

5.4.3 EXTI_PCR（中断引脚选择寄存器）

地址：0x08 初始值：0x0000 0000

表 5-4 EXTI_PCR 寄存器描述

Name	Bits	R/W	Description	Default
PSEL7	[31:28]	RW	IRQ7 pin 选择	0x0
PSEL6	[27:24]	RW	IRQ6 pin 选择	0x0
PSEL5	[23:20]	RW	IRQ5 pin 选择	0x0
PSEL4	[19:16]	RW	IRQ4 pin 选择	0x0
PSEL3	[15:12]	RW	IRQ3 pin 选择	0x0
PSEL2	[11:8]	RW	IRQ2 pin 选择	0x0
PSEL1	[7:4]	RW	IRQ1 pin 选择	0x0
PSEL0	[3:0]	RW	IRQ0 pin 选择： 0000：选择 Px00 0001：选择 Px01 0010：选择 Px02 1111：选择 Px15	0x0

5.4.4 EXTI_RECR（上升沿触发控制寄存器）

地址：0x0C 初始值：0x0000 0000

表 5-5 EXTI_RECR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:9]	——	保留位	0x0
RTSR8~RTSR0	[8: 0]	RW	RTSRx：上升沿触发配置位（x = 0..8） 0：禁止输入线上的上升沿触发（中断和事件） 1：允许输入线上的上升沿触发（中断和事件） 注：上升沿和下降沿可同时有效	0x0

5.4.5 EXTI_FECR（下降沿触发控制寄存器）

地址：0x10 初始值：0x0000 0000

表 5-6 EXTI_FECR 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:9]	---	保留位	0x0
FTSR8~FTSR0	[8: 0]	RW	FTSRx: 下降沿触发配置位 (x = 0..8) 0: 禁止输入线上的下降沿触发 (中断和事件) 1: 允许输入线上的下降沿触发 (中断和事件) 注: 上升沿和下降沿可同时有效	0x0

5.4.6 EXTI0_PSR- EXTI8_PSR (挂起寄存器)

地址: 0x14-0x34 初始值: 0x0000 0000

表 5-7 EXTI_PSR 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:1]	---	保留位	0x0
EXTI_PSR	[0]	R/WOC	0: 没有触发请求 1: 发生了选择的触发请求; 注: 该位可以写 0 清零, 也可以通过改变沿的触发方式清除	0x0

6 PDMA(外设数据直接存储)

6.1 概述

外设 DMA (PDMA, peripheral DMA) 控制器实现了指定片上外设与片上存储器之间的数据传输。本芯片 PDMA 共支持 10 个 APB 外设, 共有 20 个单工通道。

使用 PDMA 通过自主的数据传输, 减少了处理器对数据传输的必要干预, 减轻了处理器的负担, 提高了整个芯片的性能。

6.2 功能特性

- 支持 10 个指定 APB 外设和片上存储器间的传输;
- 共 20 个单工传输通道, 全双工传输通过 2 个单工通道实现;
- 所有通道可通过寄存器单独配置使能;
- 片上存储器的 32-Bit 地址指针;
- 16-Bit 的待传输数量计数器;
- 可预先设置下一步的地址指针和计数器;
- 支持数据传输完成后由对应外设产生中断

6.3 功能描述

PDMA 作为一个 AHB 总线上主机, 通过 AHB to APB 桥和指定的外设连接。

在处理 PDMA 和处理器在访问外设或片上存储器竞争/冲突时, BL66A02XX 采用固定优先级的处理方式, 处理器的优先等级高于 PDMA。

PDMA 共设有 15 个单工通道, 按方向不同分为 RX 和 TX 两类。RX 通道上 PDMA 可以实现数据由相应外设到片上存储器的传输。TX 通道上 PDMA 则可以实现数据由片上存储器到相应外设的传输。PDMA 通过成对使用单工通道实现外设的全双工数据传输。PDMA 只能同时处理单个通道, 同时发生的不同通道的数据传输优先级固定, 通道编号越小的通道优先级越高。各个通道传输的数据宽度或固定为相应外设数据的宽度, 或可由用户自定义。是以下是 BL66A02XX 所有通道基本信息:

表 6-1 通道基本信息列表

通道编号	通道名称	传输数据宽度
0	UART0_RX	字节 (8-Bit)
1	UART0_TX	字节 (8-Bit)
2	UART1_RX	字节 (8-Bit)
3	UART1_TX	字节 (8-Bit)
4	UART2_RX	字节 (8-Bit)
5	UART2_TX	字节 (8-Bit)

通道编号	通道名称	传输数据宽度
6	UART3_RX	字节 (8-Bit)
7	UART3_TX	字节 (8-Bit)
8	UART4_RX	字节 (8-Bit)
9	UART4_TX	字节 (8-Bit)
10	SPI0_RX	字节 (8-Bit)
11	SPI0_TX	字节 (8-Bit)
12	SPI1_RX	字节 (8-Bit)
13	SPI1_TX	字节 (8-Bit)
14	SPI2_RX	字节 (8-Bit)
15	SPI2_TX	字节 (8-Bit)
16	EMU_IA_RX	用户定义 (字节、半字、字)
17	EMU_IB_RX	用户定义 (字节、半字、字)
18	EMU_V_RX	用户定义 (字节、半字、字)
19	ADC_RX	半字 (16-Bit)

使用 PDMA 通过自主的数据传输，减少了处理器对数据传输的必要干预，减轻了处理器的负担，提高了整个芯片的性能。当 PDMA 数据传输完成后，如果相应外设使能了 PDMA 传输完成中断则由该外设触发该中断。

6.4 使用配置

PDMA 有独立的门控时钟与软件复位，使用 PDMA 前应先完成相关配置。

PDMA 主要通过配置各个通道的寄存器以使能通道及设定数据传输参数。之后单次数据传输将由相应外设请求，由 PDMA 完成数据传输，不再需要处理器干预。每个单工通道都包含 6 个基本寄存器。RX 通道包含 RX 通道控制寄存器 (RX Channel Control Register, RXCR)、RX 通道状态寄存器 (RX Channel Status Register, RXSR)、RX 通道存储器指针寄存器 (RX Channel Pointer Register, RPR)、RX 通道传输数量计数寄存器 (RX Channel Counter Register, RCR)、RX 通道下回存储器指针寄存器 (RX Channel Next Pointer Register, RNPR) 和 RX 通道下回传输数量计数寄存器 (RX Channel Next Counter Register, RCR)。TX 通道则包含 TX 通道控制寄存器 (TX Channel Control Register, TXCR)、TX 通道状态寄存器 (TX Channel Status Register, TXSR)、TX 通道存储器指针寄存器 (TX Channel Pointer Register, TPR)、TX 通道传输数量计数寄存器 (TX Channel Counter Register, TCR)、TX 通道下回存储器指针寄存器 (TX Channel Next Pointer Register, TNPR) 和 TX 通道下回传输数量计数寄存器 (TX Channel Next Counter Register, TCR)。PDMA 传输完成中断的配置和状态寄存器请参考各个相应外设的中断配置和状态寄存器。

通道存储器指针寄存器和通道传输数量计数寄存器都有对应的下回配置寄存器，可实现预设以减少处理器干预，实现芯片更高效流畅的运行。在通道传输数量寄存器减数至 0 后，通道存储器

指针寄存器和通道传输数量计数寄存器会被写入相应下回寄存器的值，下回寄存器归 0。一次配置 4 个寄存器就能实现两次传输。

各个通道在使能并配置了寄存器指针寄存器和传输数量计数寄存器时，传输条件和与传输数据相关的外设寄存器如下表：

表 6-2 通道触发数据传输信息列表

通道编号	通道名称	传输触发条件	相应外设寄存器
0	UART0_RX	UART0 数据接收完成	UART0 RDR
1	UART0_TX	UART0 数据发送空闲	UART0 TDR
2	UART1_RX	UART1 数据接收完成	UART1 RDR
3	UART1_TX	UART1 数据发送空闲	UART1 TDR
4	UART2_RX	UART2 数据接收完成	UART2 RDR
5	UART2_TX	UART2 数据发送空闲	UART2 TDR
6	UART3_RX	UART3 数据接收完成	UART3 RDR
7	UART3_TX	UART3 数据发送空闲	UART3 TDR
8	UART4_RX	UART4 数据接收完成	UART4 RDR
9	UART4_TX	UART4 数据发送空闲	UART4 TDR
10	SPI0_RX	SPI0 接收完成	SPI0 SPDAT
11	SPI0_TX	SPI0 数据发送空闲	SPI0 SPDAT
12	SPI1_RX	SPI1 接收完成	SPI1 SPDAT
13	SPI1_TX	SPI1 数据发送空闲	SPI1 SPDAT
14	SPI2_RX	SPI2 接收完成	SPI2 SPDAT
15	SPI2_TX	SPI2 数据发送空闲	SPI2 SPDAT
16	EMU_IA_RX	IA 波形数据刷新	EMU_IA_WAVE
17	EMU_IB_RX	IB 波形数据刷新	EMU_IB_WAVE
18	EMU_V_RX	V 波形数据刷新	EMU_V_WAVE
19	ADC_RX	ADC 一次数据转换结束	ADC_DR

6.5 寄存器列表

表 6-3 寄存器列表

Name	Offset Address	R/W	Default	Description
RXCR		RW	0x0	RX 通道控制寄存器
RXSR		R	0x0	RX 通道状态寄存器

Name	Offset Address	R/W	Default	Description
RPR		RW	0x0	RX 通道存储器指针寄存器
RCR		RW	0x0	RX 通道传输数量计数寄存器
RNPR		RW	0x0	RX 通道下回存储器指针寄存器
RNCR		RW	0x0	RX 通道下回传输数量计数寄存器
TXCR		WO	0x0	TX 通道控制寄存器
TXSR		RO	0x0	TX 通道状态寄存器
TPR		RW	0x0	TX 通道存储器指针寄存器
TCR		RW	0x0	TX 通道传输数量计数寄存器
TNPR		RW	0x0	TX 通道下回存储器指针寄存器
TNCR		RW	0x0	TX 通道下回传输数量计数寄存器

注：寄存器偏移地址见各相关外设 IP 的寄存器列表。

6.6 寄存器描述

6.6.1 RXCR（RX 通道控制寄存器）

初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						RXDIS	RXEN

表 6-4 RX 通道控制寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:2]	RO	保留	0x0
RXDIS	[1:1]	WO	写 1 取消使能 RX 通道，写 0 无效果。当 RXDIS 和 RXEN 同时写入 1 时，执行取消使能	0x0
RXEN	[0:0]	WO	写 1 使能 RX 通道，写 0 无效果	0x0

6.6.2 RXSR (RX 通道状态寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							RXEN

表 6-5 RX 通道状态寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:1]	RO	保留	0x0
RXEN	[0:0]	RO	RX 使能标志 0: 使能 1: 未使能	0x0

6.6.3 RPR (RX 通道存储器指针寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
RXPTR							
23	22	21	20	19	18	17	16
RXPTR							
15	14	13	12	11	10	9	8
RXPTR							
7	6	5	4	3	2	1	0
RXPTR							

表 6-6 RX 通道存储器指针寄存器描述

Name	Bits	R/W	Description	Default
RXPTR	[31:0]	RW	RX 通道存储器指针寄存器。表示 RX 通道下次数据传输至的存储器地址。随着一次传输完成, 该寄存器值会增加通道传输数据宽度字节数的量, 以对齐下次传输的地址。	0x0

6.6.4 RCR (RX 通道传输数量计数寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
RXCTR							
7	6	5	4	3	2	1	0
RXCTR							

表 6-7 RX 通道传输数量计数寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:16]	RO	保留	0x0
RXCTR	[15:0]	RW	待传输的字节数。随着一次传输完成, 该寄存器值会减 1	0x0

6.6.5 RNPR (RX 通道下回存储器指针寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
RXNPTR							
23	22	21	20	19	18	17	16
RXNPTR							
15	14	13	12	11	10	9	8
RXNPTR							
7	6	5	4	3	2	1	0
RXNPTR							

表 6-8 RX 通道下回存储器指针寄存器描述

Name	Bits	R/W	Description	Default
RXNPTR	[31:0]	RW	RX 通道下回存储器指针寄存器。当 RCR (RX 通道传输字节计数寄存器) 为 0 时, 该寄存器值会写入 RPR (RX 通道存储器指针寄存器), 之后该寄存器被置为 0	0x0

6.6.6 RNCR (RX 通道下回传输数量计数寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
RXNCTR							
7	6	5	4	3	2	1	0
RXNCTR							

表 6-9 RX 通道下回传输数量计数寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:16]	RO	保留	0x0
RXNCTR	[15:0]	RW	下回待传输的数量。当 RCR (RX 通道传输字节计数寄存器) 为 0 时, 该寄存器值会写入 RCR, 之后该寄存器被置为 0	0x0

6.6.7 TXCR (TX 通道控制寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved						TXDIS	TXEN
7	6	5	4	3	2	1	0
Reserved							

表 6-10 TX 通道控制寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:10]	RO	保留	0x0
TXDIS	[9:9]	WO	写 1 取消使能 TX 通道, 写 0 无效果。当 TXDIS 和 TXEN 同时写入 1 时, 执行取消使能	0x0
TXEN	[8:8]	WO	写 1 使能 TX 通道, 写 0 无效果	0x0
Reserved	[7:0]	RO	保留	0x0

6.6.8 TXSR (TX 通道状态寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							TXEN
7	6	5	4	3	2	1	0
Reserved							

表 6-11 TX 通道寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:1]	RO	保留	0x0
TXEN	[8:8]	RO	TX 使能标志 0: 使能 1: 未使能	0x0
Reserved	[7:0]	RO	保留	0x0

6.6.9 TPR (TX 通道存储器指针寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
TXPTR							
23	22	21	20	19	18	17	16
TXPTR							
15	14	13	12	11	10	9	8
TXPTR							
7	6	5	4	3	2	1	0
TXPTR							

表 6-12 TX 通道存储器指针寄存器描述

Name	Bits	R/W	Description	Default
TXPTR	[31:0]	RW	TX 通道存储器指针寄存器。表示 TX 通道下次数据传输至的存储器地址。随着一次传输完成, 该寄存器值会增加通道传输数据宽度字节数的量, 以对齐下次传输的地址。	0x0

6.6.10 TCR (TX 通道传输字节计数寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
TXCTR							
7	6	5	4	3	2	1	0
TXCTR							

表 6-13 TX 通道传输字节计数寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:16]	RO	保留	0x0
TXCTR	[15:0]	RW	待传输的字节数。随着一次传输完成, 该寄存器值会减去通道传输数据宽度字节数的量。	0x0

6.6.11 TNPR (TX 通道下回存储器指针寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
TXNPTR							
23	22	21	20	19	18	17	16
TXNPTR							
15	14	13	12	11	10	9	8
TXNPTR							
7	6	5	4	3	2	1	0
TXNPTR							

表 6-14 TX 通道下回存储器指针寄存器描述

Name	Bits	R/W	Description	Default
TXNPTR	[31:0]	RW	TX 通道下回存储器指针寄存器。当 TCR (TX 通道传输字节计数寄存器) 为 0 时, 该寄存器值会写入 TPR (TX 通道存储器指针寄存器), 之后该寄存器被置为 0	0x0

6.6.12 TNCR (TX 通道下回传输数量计数寄存器)

初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
TXNCTR							
7	6	5	4	3	2	1	0
TXNCTR							

表 6-15 TX 通道下回传输数量计数寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:16]	RO	保留	0x0
TXNCTR	[15:0]	RW	下回待传输的数量。当 TCR (TX 通道传输数量计数寄存器) 为 0 时, 该寄存器值会写入 TCR, 之后该寄存器被置为 0	0x0

7 UART

本芯片最多内置 5 个 UART，实际不同封装的 UART 数量请参考管脚说明。

7.1 概述

- 支持异步方式下 RS-232S 协议，符合工业标准 16550
- 方便的波特率编程；波特率可软件配置，16 倍波特率采样
- 全双工异步通信，可配置为红外调制输出，载波频率为 38.4k
- 各自独立的接收和发送深度为 16 的 FIFO
- 支持数据字长：数据 7-Bit，8-Bit，9-Bit 可带奇偶校验位
- 奇偶校验控制：发送奇偶校验位；检查接收的数据字节的奇偶性
- 帧错误检测标志（根据停止位来检测）
- 发送接收端口可带极性配置
- 发送接受均支持 DMA 传输

7.2 功能框图

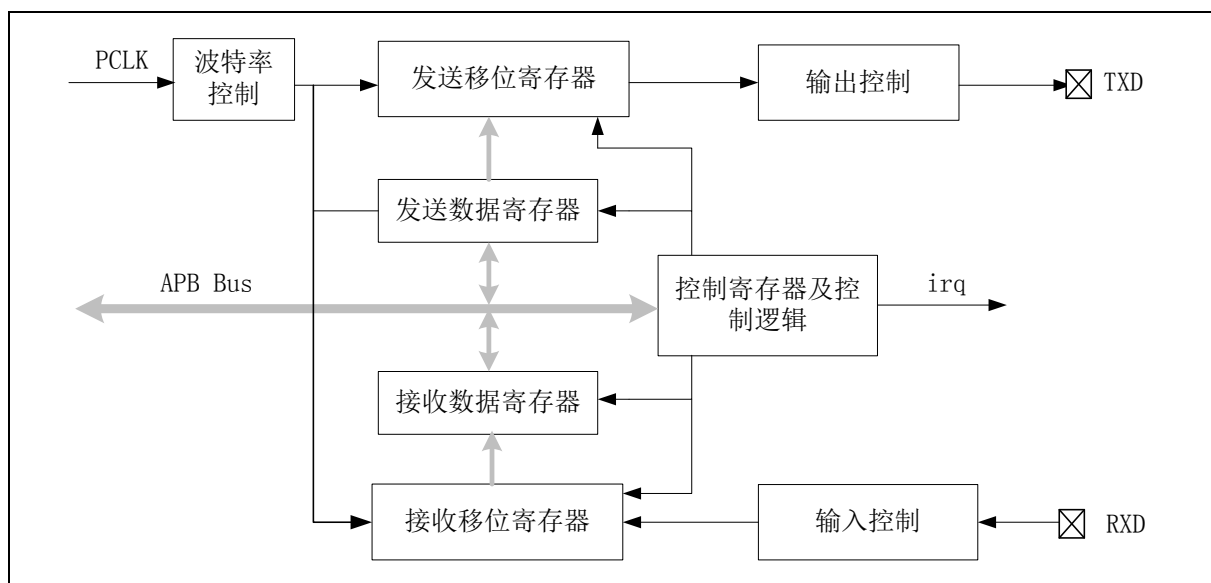


图 7-1 UART 功能框图

7.3 功能描述

任何 UART 双向通信至少需要两个脚：接收数据输入（RX）和发送数据输出（TX）。

RX: 接收数据串行输入。通过过采样技术来区别数据和噪音，从而恢复数据。

TX: 发送数据输出。当发送器被禁止时，输出引脚恢复到它的 I/O 端口配置。当发送器被激活，并且不发送数据时，TX 引脚处于高电平。

- 总线在发送或接收前应处于空闲状态

- 一个起始位
- 一个数据字（7，8或9位），最低有效位在前
- 1，2个的停止位，由此表明数据帧的结束
- 使用分数波特率发生器。

7.3.1 发送器

发送器根据 UART_CR.M[1:0]位的状态发送 7~9 位的数据字。当发送使能位（UART_CER.TX）被设置时，发送移位寄存器中的数据在 TXD 脚上输出。

字符发送

在 UART 发送期间，在 TXD 引脚上首先移出数据的最低有效位。在此模式里，UART_TDR 寄存器包含了一个内部总线和发送移位寄存器之间的缓冲器。

每个字符之前都有一个低电平的起始位；之后跟着的停止位，其数目可配置。

可配置的停止位

随每个字符发送的停止位的位数可以通过 UART_CR.STOP[1:0]位进行编程。

配置步骤

1. 通过在 UART_CER 寄存器上置位 UE 位来激活 UART。
2. 编程 UART_CR 的 M 位来定义字长。
3. 在 UART_CR 中 STOP 编程停止位的位数。
4. 设置 UART_CER 中的 TE 位。
5. 利用 UART_BRR 寄存器选择要求的波特率。
6. 把要发送的数据写进 UART_TDR 寄存器，然后清除 UART_ISR.TDE 位。对每个待发送的数据重复步骤 6。

单字节通信

清零 UART_ISR.TDE 位总是通过对数据寄存器的写操作来完成的。UART_ISR.TDE 位由硬件来设置，它表明：

- 数据已经从 TDR 移到移位寄存器，数据发送已经开始
- TDR 寄存器被清空
- 下一个数据可以被写进 UART_TDR 寄存器而不会覆盖先前的数据。

如果 UART_IER.TDEIE 位被设置，此标志将产生一个中断。

如果此时 UART 正在发送数据，对 UART_TDR 寄存器的写操作把数据存进 TDR 寄存器，并在当前传输结束时把该数据复制进移位寄存器。

如果此时 UART 没有在发送数据，处于空闲状态，对 UART_TDR 寄存器的写操作直接把数据放进移位寄存器，数据传输开始，UART_ISR.TDE 位立即被置起。

当一帧发送完成时（停止位发送后），同时没有往 UART_TDR 写入新的数据（TDR 寄存器为空），UART_ISR.TC 会置位，表示所有的传输都已经完成。

当一帧发送完成时（停止位发送后）并且设置了 UART_ISR.TDE 位，UART_ISR.TC 位被置起，如果 UART_IER.

寄存器中的 TCIE 位被置起时，则会产生中断。

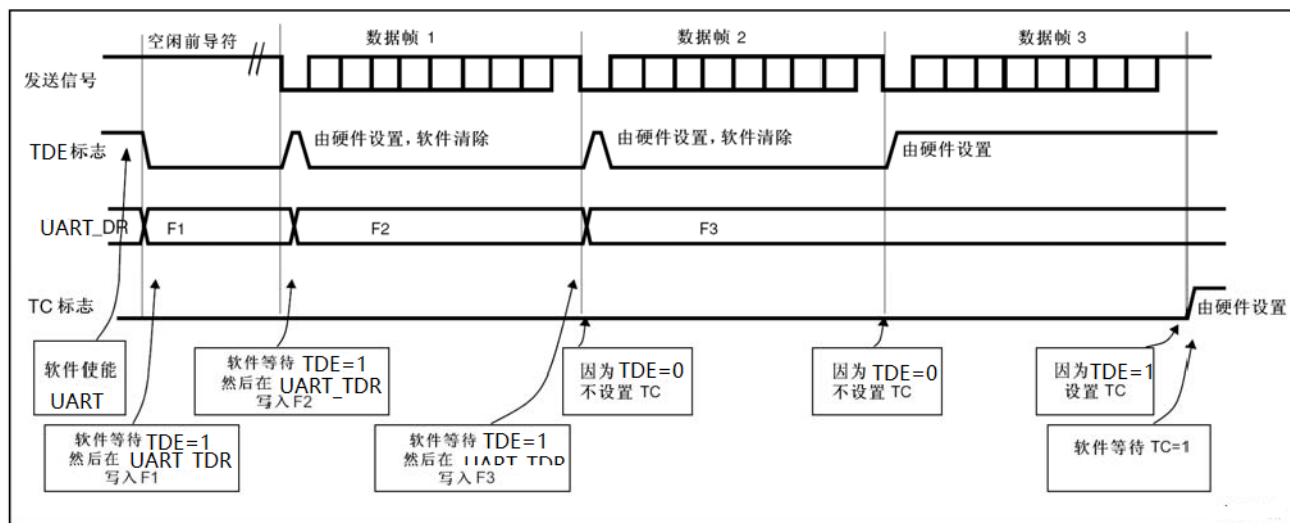


图 7-2 发送时 TC/TDE 的变化情况

7.3.2 接收器

UART 可以根据 UART_CR 的 M 位接收 8 位或 9 位的数据字。

字符接收

在 UART 接收期间，数据的最低有效位首先从 RXD 脚移进。在此模式里，UART_DR 寄存器包含的缓冲器位于内部总线和接收移位寄存器之间。

配置步骤：

- (1) 将 UART_CER 寄存器的 UE 置 1 来激活 UART；
- (2) 编程 UART_CR 的 M 位定义字长；
- (3) 在 UART_CR 中编写停止位的个数；
- (4) 利用波特率寄存器 UART_BRR 选择希望的波特率。
- (5) 设置 UART_CER 的 RE 位。激活接收器，使它开始寻找起始位。

当一个字符被接收到时：

- UART_ISR.RDNE 位被置位。
- 它表明移位寄存器的内容被转移到 UART.RDR。换句话说，数据已经被接收并且可以被读出(包括与之有关的错误标志)。
- 如果 UART_IER.RDNEIE 位被设置，产生中断。在接收期间如果检测到帧错误，噪音或溢出错误，错误标志将被置起，RDNE 标志可以通过对它写 0 来清除。
- RDNE 位必须在下一字符接收结束前被清零，以避免溢出错误。

溢出错误

如果 RDNE 还没有被复位，又接收到一个字符，则发生溢出错误。数据只有当 RDNE 位被清零后才能从移位寄存器转移到 RDR 寄存器。RDNE 标记是接收到每个字节后被置位的。如果下一个数据已被收到，RDNE 标志仍是置起的，溢出错误产生。

当溢出错误产生时：

- UART_ISR.RDOV 位被置位。
- RDR 内容将不会丢失。读 UART_RDR 寄存器仍能得到先前的数据。
- 移位寄存器中以前的内容将被覆盖。随后接收到的数据都将丢失。
- 如果 RDNEIE 位被设置，中断产生。
- UART_ISR.RDOV 写 0 复位 0

帧错误

当以下情况发生时检测到帧错误：

由于没有同步上或大量噪音的原因，停止位没有在预期的时间上接收识别出来。

当帧错误被检测到时：

- UART_ISR.FE 位被硬件置起
- 无效数据从移位寄存器传送到 UART_RDR 寄存器。
- UART_IER.FEIE 被置起时，将产生中断。

7.3.3 奇偶校验

设置 UART_CR 寄存器上的 PCE 位，可以使能奇偶控制(发送时生成一个奇偶位，接收时进行奇偶校验)。

根据 M 位定义的帧长度，可能的 UART 帧格式列在下表中。

表 7-1 帧格式

M	PCE	UART 帧
00	0	起始位 7 位数据 停止位
00	1	起始位 7 位数据 奇偶校验位 停止位
01	0	起始位 8 位数据 停止位
01	1	起始位 8 位数据 奇偶校验位 停止位
10 11	0	起始位 9 位数据 停止位
10 11	1	起始位 9 位数据 奇偶校验位 停止位

偶校验：校验位使得一帧中的 7 或 8 个 LSB 数据以及校验位中 '1' 的个数为偶数。

例如：数据=00110101，有 4 个 '1'，如果选择偶校验(在 UART_CR 中的 PS=0)，校验位将是 '0'。

奇校验：此校验位使得一帧中的 7 或 8 个 LSB 数据以及校验位中 '1' 的个数为奇数。

例如：数据=00110101，有 4 个 '1'，如果选择奇校验(在 UART_CR 中的 PS=1)，校验位将是 '1'。

传输模式：如果 UART_CR 的 PCE 位被置位，写进数据寄存器的数据的 MSB 位被校验位替换后发送出去(如果选择偶校验偶数个 '1'，如果选择奇校验奇数个 '1')。如果奇偶校验失败，UART_ISR 寄存器中的 PE 标志被置 '1'，并且如果 UART_IER 寄存器的 PEIE 在被预先设置的话，中断产生。

7.3.4 中断请求

表 7-2 UART 中断请求

中断事件	事件标志	使能位
发送寄存器空	TDE	TDEIE
发送完成	TC	TCIE
接受寄存器就绪可读	RDNE	RDNEIE
接受数据溢出	RDOV	RDOVIE
奇偶校验错	PE	PEIE
帧错误	FE	FEIE
接收 FIFO 数据满	RDF	
接收一帧完成	ROC	
发送一帧完成	TOC	
发送 FIFO 数据满	TDF	
接收 FIFO 已满 x 个	RXC	
DMA 接收传输完成	DMAROC	
DMA 发送传输完成	DMATOC	

7.3.5 UART 和红外模式切换

UART 和红外模式切换取决于 UART 控制寄存器的 UART_CR[9]，当 UART_CR[9]=1 时进入 IrDA 模式，在设计上红外接收就是 UART 接收；红外发射就是 UART 发射 sout_t 和红外载波时钟 clk_ir_carrier 进行调制后的结果。

红外 TX 信号: 为标准串口输出 sout_t 和 38.4K 红外载波时钟 clk_ir_carrier 进行调制运算后的结果。如下图所示：

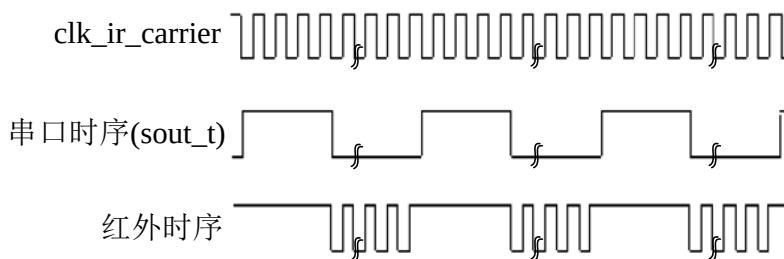


图 7-3 通信时序图

7.3.6 软件流程

7.3.6.1 发送

Step1: 通过 UART_CR 设置发送格式及相关使能，具体设置见 UART_CR 寄存器。

Step2: 设置寄存器 UART_BRR, 从而设定波特率。

Step3: 设置 UART_IER 以及 UART_FCR。

Step4: 写入待发送数据, 则在串口输出数据。

7.3.6.2 接收

Step1: 通过 UART_CR 设置接收格式及相关使能, 具体设置见 UART_CR 寄存器。

Step2: 设置寄存器 UART_BRR, 从而设定波特率。

Step3: 设置 UART_IER 以及 UART_FCR。

Step4: 通过串口接收串行数据, 该数据则被写入接收数据寄存器中, 由 APB 总线通过地址读取接收到的数据。

7.4 UART 寄存器列表

表 7-3 UART 寄存器列表

名称	偏移地址	R/W	默认值	描述
UARTx_CR	0x00	R/W	0x0000 0000	UART 控制寄存器
UARTx_BRR	0x04	R/W	0x0000 0000	UART 波特率寄存器
UARTx_IER	0x08	R/W	0x0000 0000	UART 中断使能寄存器
UARTx_ISR	0x0C	R/W	0x0000 0000	UART 中断状态寄存器
UARTx_TDR	0x10	R/W	0x0000 0000	UART 发送数据寄存器
UARTx_RDR	0x14	R/W	0x0000 0000	UART 接收数据寄存器
UARTx_CDVN	0x18	R/W	0x0000 0000	红外载波分频寄存器
UARTx_FCR	0x1C	R/W	0x0000 0000	FIFO 控制寄存器
UARTx_CER	0x20	R/W	0x0000 0000	UART 控制使能寄存器
RXCR	0x40	RW	0x0	RX 通道控制寄存器
RXSR	0x44	R	0x0	RX 通道状态寄存器
RPR	0x50	RW	0x0	RX 通道存储器指针寄存器
RCR	0x54	RW	0x0	RX 通道传输数量计数寄存器
RNPR	0x58	RW	0x0	RX 通道下回存储器指针寄存器
RNCR	0x5C	RW	0x0	RX 通道下回传输数量计数寄存器
TXCR	0x60	WO	0x0	TX 通道控制寄存器

名称	偏移地址	R/W	默认值	描述
TXSR	0x64	RO	0x0	TX 通道状态寄存器
TPR	0x70	RW	0x0	TX 通道存储器指针寄存器
TCR	0x74	RW	0x0	TX 通道传输数量计数寄存器
TNPR	0x78	RW	0x0	TX 通道下回存储器指针寄存器
TNCR	0x7C	RW	0x0	TX 通道下回传输数量计数寄存器

7.5 UART 寄存器描述

7.5.1 UARTx_CR (UART 控制寄存器,x=0~4)

偏移地址: 0x00 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				RXP	TXP	IREN	STOP[1]
7	6	5	4	3	2	1	0
STOP[0]	M[1:0]		PCE	PS	Reserved		

表 7-4 UART 寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:12]			
RXP	[11]	R/W	RXP 接收极性控制位 (Receiver pority) 0: 默认极性, 即空闲态为 1, 起始位为 0 等 1: 极性取反, 即空闲态为 0, 起始位为 1 等	
TXP	[10]	R/W	发送极性控制位 (Transmitter pority) 0: 默认极性, 即空闲态为 1, 起始位为 0 等 1: 极性取反, 即空闲态为 0, 起始位为 1 等	0x0
IREN	[9]	RW	红外模式使能 (IrDA mode enable), 此位由软件置 1 和清零。 0: 禁止 红外 1: 使能 红外	
STOP	[8:7]	R/W	停止位 (STOP Bits) 00: 1 个停止位 01、10、11: 2 个停止位	0x0
M	[6:5]	R/W	字长 (Word length) M = 00: 1 个起始位, 7 个数据位, n 个停止位	0x0

Name	Bits	R/W	Description	Default
			M = 01: 1 个起始位, 8 个数据位, n 个停止位 M = 10、11: 1 个起始位, 9 个数据位, n 个停止位	
PCE	[4]	R/W	使能奇偶校验位 (Parity control enable) 0: 禁止奇偶校验控制 1: 使能奇偶校验控制	0x0
PS	[3]	R/W	奇偶校验选择位 (Parity selection) 该位用于在使能奇偶校验时选择奇校验或偶校验。此位由软件置 1 和清零。 0: 偶校验 1: 奇校验	0x0
Reserved	[2:0]			

7.5.2 UARTx_BRR (UART 波特率寄存器,x=0~4)

偏移地址: 0x04 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
BRR[15:8]							
7	6	5	4	3	2	1	0
BRR[7:0]							

表 7-5 UART 波特率寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:16]			
BRR	[15:0]	R/W	波特率发生器比较值 波特率 brr 计算公式为: $brr = \frac{CLK\_SYS}{16X(BRR+1)}$	

7.5.3 UARTx_IER (UART 中断使能寄存器,x=0~4)

偏移地址: 0x08 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved			DMATOCIE	DMAROCIE	FEIE	RDOVIE	RXC_IE
7	6	5	4	3	2	1	0
RDNEIE	TDF	TDEIE	TCIE	TOCIE	ROCIE	RDFIE	PEIE

表 7-6 UART 中断使能寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:13]			
DMATOCIE	[12]	R/W	DMA 发送传输结束中断时能 0: 禁止中断 1: 当 DMA 发送传输结束时产生中断	0x0
DMAROCIE	[11]	R/W	DMA 接收传输结束中断时能 0: 禁止中断 1: 当 DMA 接收传输结束时产生中断	0x0
FEIE	[10]	R/W	帧错误中断使能位 0: 禁止中断 1: 当 UART_ISR 寄存器中 FE=1 时, 生成 UART 中断	0x0
RDOVIE	[9]	R/W	接收数据溢出的中断使能位 0: 禁止中断 1: 当 UART_ISR 寄存器中 RDOV=1 时, 生成 UART 中断	0x0
RXC_IE	[8]	R/W	接收 x 个数据完成中断使能 0: 禁止中断 1: 接收 x 个数据完成时产生中断	0x0
RDNEIE	[7]	R/W	接收数据寄存器不为空的中断使能位 0: 禁止中断 1: 当 UART_ISR 寄存器中 RDNE=1 时, 生成 UART 中断	0x0
TDF	[6]	R/W	发送 FIFO 数据寄存器为满时中断使能。 0: 禁止中断 1: 发送数据寄存器为满时产生中断	0x0
TDEIE	[5]	R/W	发送数据寄存器为空中断使能位 0: 禁止中断 1: 当 UART_ISR 寄存器中 TDE=1 时, 生成 UART 中断	0x0
TCIE	[4]	R/W	传输完成中断使能 0: 禁止中断 1: 当 UART_ISR 寄存器中的 TC=1 时, 生成 UART 中断	0x0
TOCIE	[3]	R/W	发送一帧数据完成中断使能。 0: 禁止中断	

Name	Bits	R/W	Description	Default
			1: 发送一帧数据完成时产生中断	
ROCIE	[2]	R/W	接收一帧数据完成中断使能。 0: 禁止中断 1: 接收一帧数据完成时产生中断	
RDFIE	[1]	R/W	当 FIFO 数据接收满时中断使能。 0: 禁止中断 1: FIFO 寄存器接收为满时产生中断	
PEIE	[0]	R/W	奇偶校验错误中断使能 0: 禁止中断 1: 当 UART_ISR 寄存器中 PE=1 时, 生成 UART 中断	0x0

7.5.4 UARTx_ISR (UART 中断状态寄存器,x=0~4)

偏移地址: 0x0C 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved					FE	RDOV	RXC
7	6	5	4	3	2	1	0
RDNE	TDF	TDE	TC	TOC	ROC	RDF	PE

表 7-7 UART 中断状态寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:11]			
FE	[10]	R/WOC	帧错误标志位 (写零清除标志位) 由于没有同步上, 停止位没有在预期的时间上接收识别出来, 则检测到帧错误。如果 FEIE 位=1, 则产生中断。 0: 接收到的一帧数据无错误 1: 接收到的一帧数据错误	0x0
RDOV	[9]	R/WOC	接收数据溢出的标志位 (写零清除标志位) 如果 RDNE 没有被清除 (与数据是否被取走没有关系), 又接收到一帧数据, 则发生溢出错误。数据只有当 RDNE 位被清零后才能从移位寄存器转移到接收数据寄存器。RDNE 标记是接收到每个字节后被置位的。如果下一个数据已被收到, RDNE 标志仍是置起的, 溢出错误产生。 0: 接收数据未产生溢出 1: 接收数据产生溢出	0x0

Name	Bits	R/W	Description	Default
RXC	[8]	R/WOC	接收 x 个数据完成(received x data complete)，其中 x 大小由 FIFO 控制寄存器 UART_FCR 中的 SIZE[3:0]决定。 0: 接收 x 个数据未完成 1: 接收 x 个数据完成	
RDNE	[7]	R/WOC	RDNE 接收数据寄存器不为空的标志位（写零清除标志位） 0: 接收数据寄存器为空 1: 接收数据寄存器不为空	0x0
TDF	[6]	R/WOC	发送 FIFO 数据寄存器为满时(transmitted data full)，此位由硬件置 1。如果 UART_IER 寄存器中 TDFIE 位 = 1，则会生成中断。 0: 发送数据寄存器不为满 1: 发送数据寄存器为满	0x0
TDE	[5]	R/WOC	发送数据寄存器为空标志位（写零清除标志位） 0: 发送数据寄存器不为空 1: 发送数据寄存器为空	0x0
TC	[4]	R/WOC	传输完成标志位（写零清除标志位） 0: 传送所有数据未完成 1: 传送所有数据已完成	0x0
TOC	[3]	R/WOC	发送一帧数据完成（transmit one data complete）。移位寄存器发送一帧数据完成。 0: 发送一帧数据未完成 1: 发送一帧数据完成	0x0
ROC	[2]	R/WOC	接收一帧数据完成（received one data complete）。移位寄存器接收一帧数据完成。 0: 接收一帧数据未完成 1: 接收一帧数据完成	0x0
RDF	[1]	R/WOC	当 FIFO 数据接收满时（received data full），此位由硬件置 1。如果 UART_IER 寄存器中 RDFIE=1，则会生成中断。 0: FIFO 寄存器接收不为满 1: FIFO 寄存器接收为满	0x0
PE	0	R/WOC	奇偶校验错误标志位（写零清除标志位） 0: 无奇偶校验错误 1: 奇偶校验错误	0x0

7.5.5 UARTx_TDR (UART 发送 FIFO 数据寄存器,x=0~4)

偏移地址: 0x10 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							TDR[8]
7	6	5	4	3	2	1	0
TDR[7:0]							

表 7-8 UART 发送 FIFO 数据寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:8]			
TDR	[8:0]	R/W	发送的数据, 数据有效位视 UART_CR.M 来定。当 7/8 Bit 模式时数据靠右	0x0

7.5.6 UARTx_RDR (UART 接收 FIFO 数据寄存器,x=0~4)

偏移地址: 0x14 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							RDR[8]
7	6	5	4	3	2	1	0
RDR[7:0]							

表 7-9 UART 接收 FIFO 数据寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:8]			
RDR	[7:0]	R/W	接收的数据, 数据有效位视 UART_CR.M 来定。当 7/8 Bit 模式时数据靠右	0x0

7.5.7 UARTx_CDVN (UART 红外载波分频寄存器,x=0~4)

偏移地址: 0x18 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
CDVN[15:8]							
7	6	5	4	3	2	1	0
CDVN[7:0]							

表 7-10 UART 红外载波分频寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:16]			
CDVN	[15:0]	R/W	CDVN 可以由以下公式计算得出: $38.4K = \frac{CLK\_SYS}{2 \times (CDVN + 1)}$	0x0

7.5.8 FIFO 控制寄存器(UART FIFO 控制寄存器,x=0~4)

偏移地址: 0x1C 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved	SIZEE	SIZE				CRF	CTF

表 7-11 UART FIFO 控制寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:7]			
SIZEE	[6]	R/W	size enable, 表示配置 SIZE[3:0]的预设值是否有效。 0: 表示 SIZE[3:0]配置无效 1: 表示 SIZE[3:0]配置有效	0x0
SIZE	[5:2]	R/W	用来预设 FIFO 接收数据完成个数以便产生中断, 接收个数大小为 0 到	0x0

Name	Bits	R/W	Description	Default
			15	
CRF	[1]	R/W	表示清除接收 FIFO 数据即读写地址归零，写 1 表示清除，写 0 不起作用，读该位永远为 0。 0: 表示不清除 1: 表示清除	0x0
CTF	[0]	R/W	表示清除发送 FIFO 数据即读写地址归零，写 1 表示清除，写 0 不起作用，读该位永远为 0。 0: 表示不清除 1: 表示清除	0x0

7.5.9 UARTx_CER (UART 控制使能寄存器,x=0~4)

偏移地址: 0x20 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved					TE	RE	UE

表 7-12 UART 控制使能寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:3]			
TE	[2]	R/W	发送器使能位 0: 禁止发送器 1: 使能发送器	0x0
RE	[1]	R/W	接收器使能位 0: 禁止接收器 1: 使能接收器	0x0
UE	[0]	R/W	UART 模块使能位 此位清零后, UART 输出将立即停止。UART 的配置保留, 但 UART_ISR 寄存器中的所有状态标志保持不变。 0: 禁止 UART 输出 1: 使能 UART	0x0

8 7816 模块

8.1 概述

- 符合 ISO/IEC 7816-3 (2006) 标准
- 串口时钟
 - 支持可编程 7816 时钟输出, `intf_clk` 频率的 1、1/2、1/4、1/6、1/8、1/16
 - 支持时钟停止, 可选停在 H 或 L
 - 支持 ETU 8~2048 分频下的 ISO/IEC 7816-3 标准通讯方式
- 串口发送
 - T=0 时, 字符长度为 11/12 ETU 可配置
 - T=1 时, 字符长度为 11/12 ETU 可配置
 - 发送出错, 硬件自动重发, 重发次数 0 至 3 次可配置
 - 字符发送时, 在 N 个 ETU 时进行状态变换
- 串口接收 (T=0)
 - 串口发转收时, 在最后一个字符的 11 ETU 后可以开始接收
 - 串口连续接收时, 若接收的数据正确则在 11 ETU 后可以接收下一字符
 - 串口连续接收时, 若接收的数据出错, 则在 10.5 ETU 处拉低 IO 至 11.5 ETU, 并在 11.5 ETU 后可以接收下一字符
 - 字符接收时, 在 N.5 个 ETU 时进行数据采样。采样时采用多次采样取多数的方式
- 串口接收 (T=1)
 - 串口发转收时, 在最后一个字符的 10 ETU 后可以开始接收
 - 串口连续接收时, 在 10 ETU 后可以开始接收下一数据
 - 串口接收出错不要求重发, 但是要给出奇偶校验出错标志
 - 字符接收时, 在 N.5 个 ETU 时进行数据采样。采样时采用多次采样取多数的方式
- 串口定时功能
 - 串口提供 ETU 时钟供系统实现对 ETU 的计数
 - 串口提供 1 ETU 计时功能
- 串口支持正相, 反相约定可配置, 并可配置奇偶校验方式
- 串口的发送数据缓冲区和接收数据缓冲区均为 1 字节
- 串口可支持开漏 IO 和带上拉的三态双向 IO, 提供双向 IO PAD 的控制信号
- 提供 32 位 AMBA APB 总线接口

8.2 构架和功能描述

8.2.1 7816 模块框图

7816 串口用于带触点的集成电路卡与接口设备之间的信息交换，接口设备作为串口主设备，卡作为从设备，接口设备对卡进行操作。本模块实现了 7816 接口主设备端信号解析和通信控制，同时提供 32 位 AMBA APB 接口。

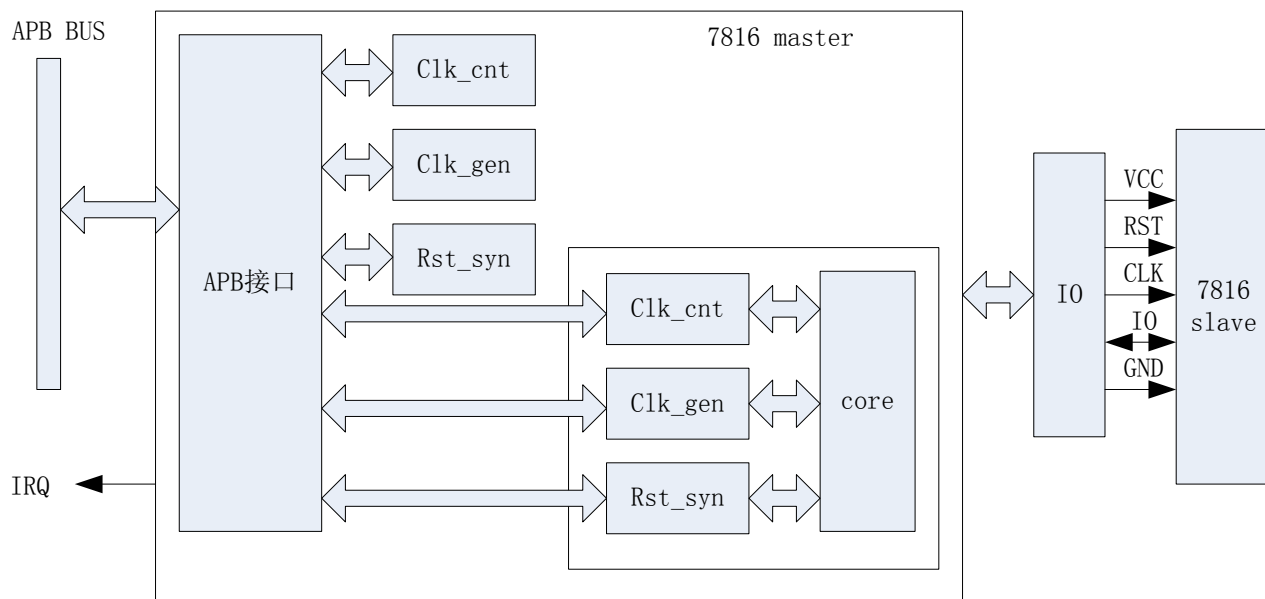


图 8-1 7816 功能模块组成

本模块在 7816 应用中作为主设备，提供 RST、CLK 给从设备，并通过 IO 信号与从设备之间进行信息交换，VCC 和 GND 由其他辅助电路提供。

所有协议相关的传输控制均通过 APB 寄存器进行配置和触发。

8.2.2 7816 发送时序

如下图所示，发送数据的 5 种时序，I/O 数据与 etu 信号关系相同，其中 etu 表示计数一个 etu 时间标志，tx_state 表示发送状态标志，ti 表示发送数据完成中断标志位（MTI），retry 表示错误重发次数。

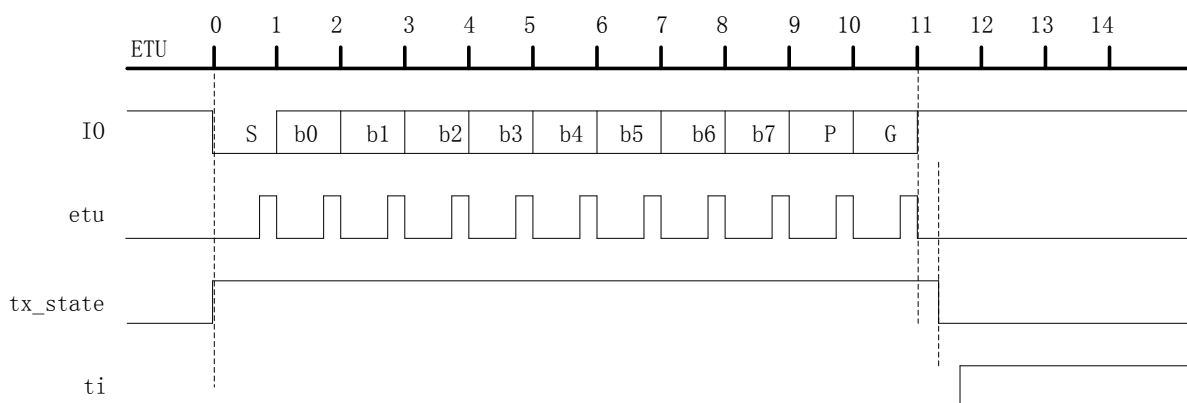


图 8-2 串口发送时序 ($T=0$, 1 个保护位, 无奇偶校验错)

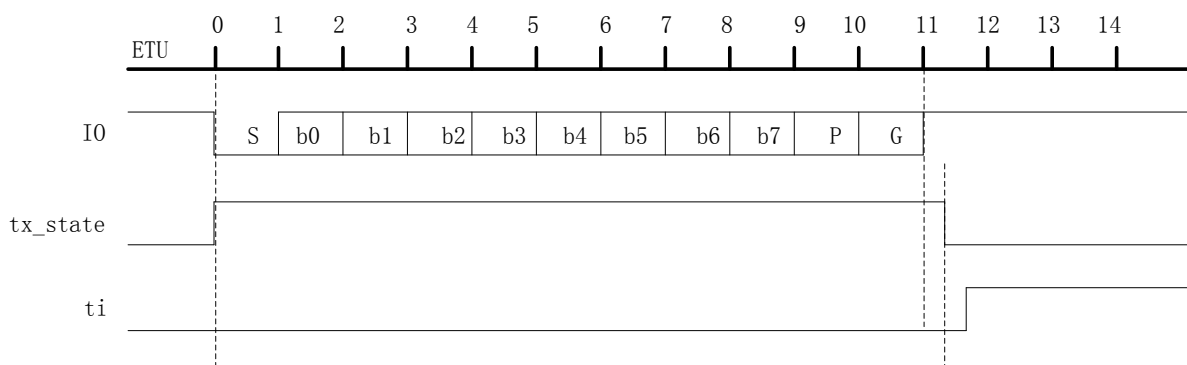


图 8-3 串口发送时序 ($T=1$, 1 个保护位)

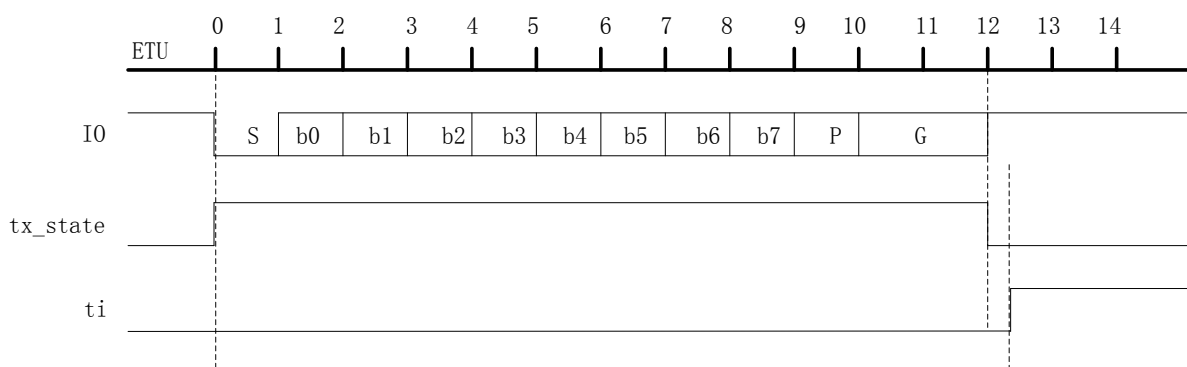


图 8-4 串口发送时序 ($T=0/1$, 2 个保护位, 无奇偶校验错)

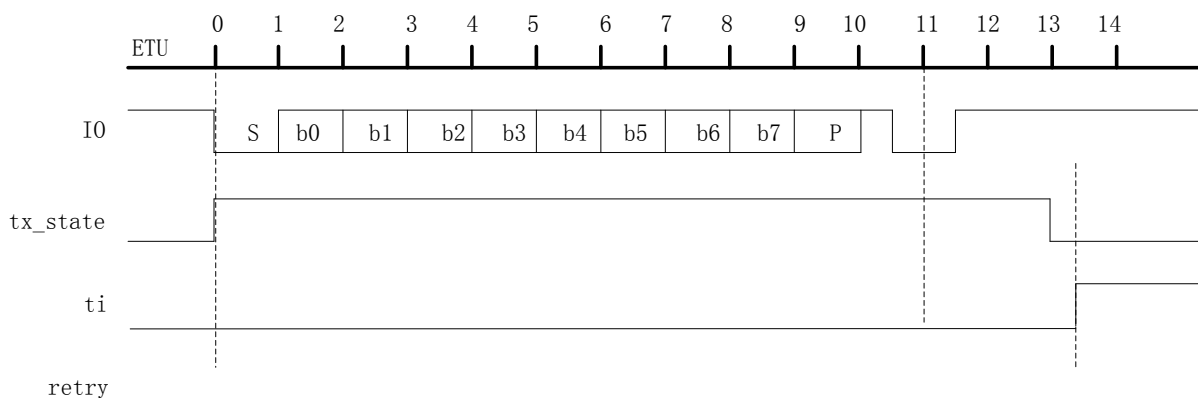
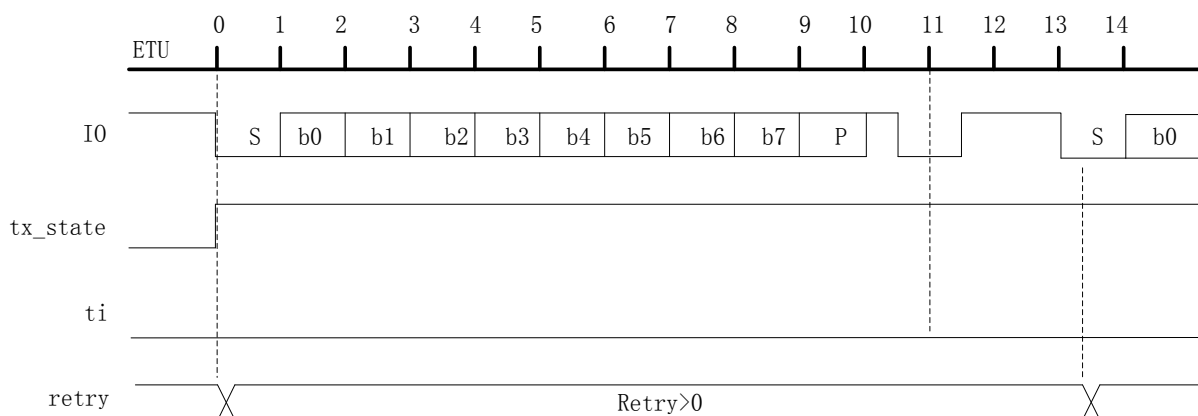


图 8-5 串口发送时序 (T=0, 发送奇偶校验错, 重发次数为 0)

注:

- (1) 10etu 与 11etu 间的 I/O 数据下降沿被认为发送奇偶校验错误, 由接收方控制发送。
- (1) 发送错误且重发次数为 0, 13etu 后 tx_state 为低电平, ti 为高电平, 发送结束。



图

8-6 串口发送时序 (T=0, 发送奇偶校验错, 重发次数大于 0)

注:

- (1) 发送错误且重发次数大于 0, 13etu 后 tx_state 保持高电平, ti 保持低电平, 硬件重发自动开始

8.2.3 7816 接收时序

如下图所示, 接收数据的 3 种时序, I/O 数据与 etu 信号关系相同, 其中 etu 表示计数一个 etu 时间标志, rx_state 表示接收状态标志, ri 表示接收数据完成中断标志位。

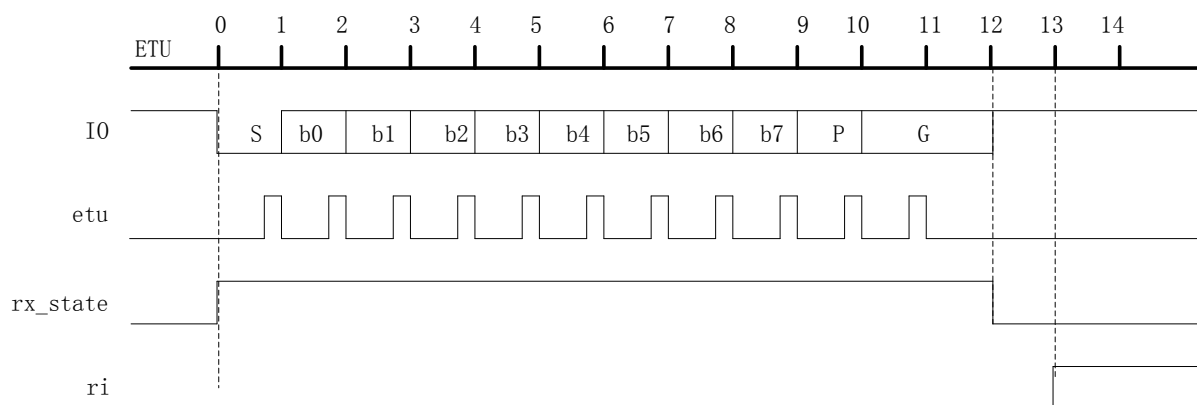


图 8-7 串口接收时序 (T=0, 无奇偶校验错)

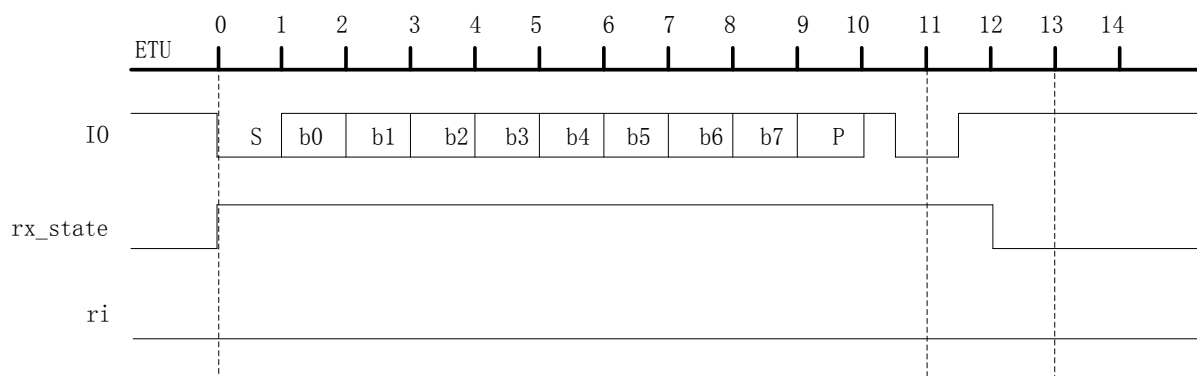
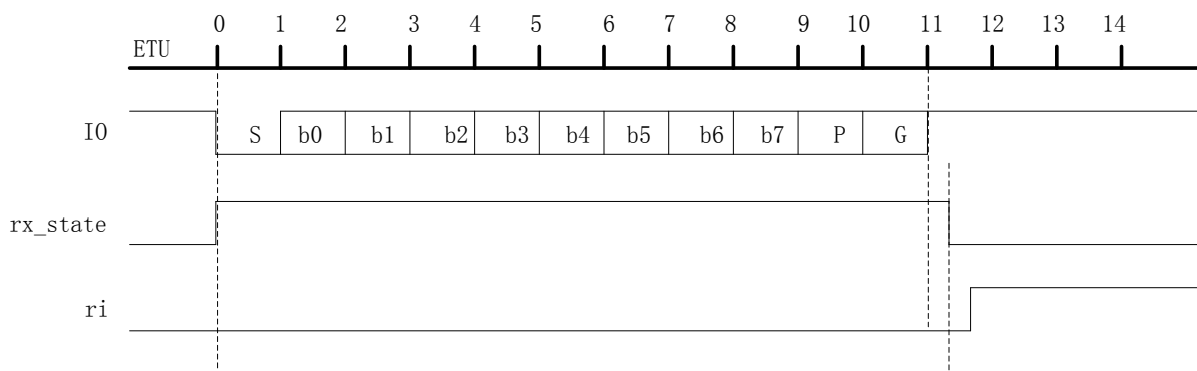


图 8-8 串口接收时序 (T=0, 有奇偶校验错)

注:

- (1) 此接收条件下, 本模块在 10.5etu 时刻, 拉低 I/O 总线, 发送奇偶校验错误信号, 维持 1 个 etu 时间, 在 11.5etu 时刻释放 I/O 总线。
- (2) rx_state 信号在 12etu 时刻变为低电平, 退出接收忙状态。
- (3) ri 信号在此过程中不产生接收完成标志, 直到下次接收正确后产生。
- (4) T=0, 发生接收溢出时序图与此时序图相同。



图

8-9 串口接收时序 (T=1)

8.2.4 操作说明

8.2.4.1 初始化配置

初始化配置主要是对 SCI_MSCON、SCI_MSPR 寄存器相关位进行配置；SCI_MSCNT 寄存器默认将 7816 时钟进行 372 分频作为 ETU 时钟，且每次 7816 复位均将其复位为 372 分频配置，软件无需操作。

- (1) 配置合适的时钟分频数，保证在 ATR 的 7816 时钟在 1~5MHz 范围内（必选）
- (2) 使能串口（必选）
- (3) 使用反相卡，软件检测 TS 字符，ATR 期间必须将 IP 配置成 T=1 模式（必选）
- (4) 配置是否选择硬件自动检测 TS 字符
- (5) 配置额外保护位，1~2 可选
- (6) 选择奇/偶校验
- (7) 配置自动重发数

注：

以上 (1)、(2)、(3) 标注必选的是指必须配置相关项，其他未标注必选的可根据需求自行选择，在 ATR 接受完成后，可根据复位应答内容进行相应的更改。对串口配置相关参数之前，必须确认串口没有处于数据接收或是发送忙状态。对正处于数据收发忙状态的串口进行配置可能会导致串口进入无法预料的错误状态，需要系统复位退出。

8.2.4.2 卡的激活操作

卡的激活操作主要是通过配置 SCI_MSCR 寄存器来实现，软件按照协议中规定的激活序列执行激活操作。

- (1) 由系统根据当前的情况设置相应的 VCC，提供合适的电源给卡。
- (2) 软件设置 SCI_MSCR.ACTIVE 为 1，使硬件自动置高 I/O；同时设置 CLK 为 10，启动时钟。

以上各位设置完毕后，卡激活。

8.2.4.3 卡的复位操作

无论是卡的上电复位还是 7816 复位，主接口任何时刻均可通过本节说明的操作流程进行卡的复位。

(1) 设置 SCI_MSCR 寄存器的 RESET 为 0。

(2) 设置 SCI_MSCNT 寄存器，同时设置 SCI_MSCCNT 寄存器的 CLKCNT 为 0x190(计数 400 个 sci_clk)，计数启动为 SCI_MSPR.CNTEN，并选择是否采用中断方式来通知软件计时结束。

(3) 如果采用中断方式，则需将 SCI_MSPR.INTEN 位置 1，软件等待超时中断即可，中断产生后，软件需清楚 SCI_MSPR.OTINT 位。

(4) 如果不采用中断方式，则不置位 SCI_MSPR.INTEN，软件以查询的方式等待 SCI_MSPR.OT 位为 1，软件清除 SCI_MSPR.OT 位。

(5) 软件都将在得到超时产生的信号之后，写 SCI_MSCR 寄存器中的 RESET 位为 1，撤销复位。

8.2.4.4 卡的停活操作

卡的停活操作主要是通过设置 SCI_MSCR 寄存器来实现，因为协议中对停活队列中的先后次序有要求，所以软件应该按顺序配置相应的寄存器控制位，操作顺序如下：

(1) 设置 SCI_MSCR.RESET 为 0。

(2) 配置 SCI_MSCR.ACTIVE 为 0 和 SCI_MSCR.CLKEN 为 00，拉低 I/O，将时钟停在低。

(3) 由系统断电。

8.2.4.5 卡的停时钟操作

卡的停时钟操作可以通过配置 SCI_MSCR 寄存器来实现，当软件判断可执行停时钟操作时（卡数据发送完毕，且主接口无操作时，设置 SCI_MSCCNT 寄存器，计数个数为 1860，启动串口 CLK 计数，计数结束后，可执行），软件根据复位应答中时钟停止指示符 X 选择时钟停在 H 态还是 L 态。

如果停在 L 态，配置 SCI_MSCR 中 CLKEN 为 00；如果停在 H 态，配置为 01；如果需要恢复时钟（主接口有命令发送），配置 CLKEN 为 10，即恢复停时钟之前的时钟频率，注意，执行恢复时钟操作后，软件应对 sci_clk 计数 700 个时钟周期，计数结束后才可发送数据。

8.2.4.6 TS 字符检测操作

TS 字符检测的操作流程有两种，一是软件检测，二是硬件自动检测。按照 TS 字符检测操作流程。

1. 软件检测

主接口默认正相约定，所以接收 TS 字符时以正相方式接收。使用该流程需配置 SCI_MSPR 寄存器 AUTOIVCEN 为 0，具体操作流程如下图所示：

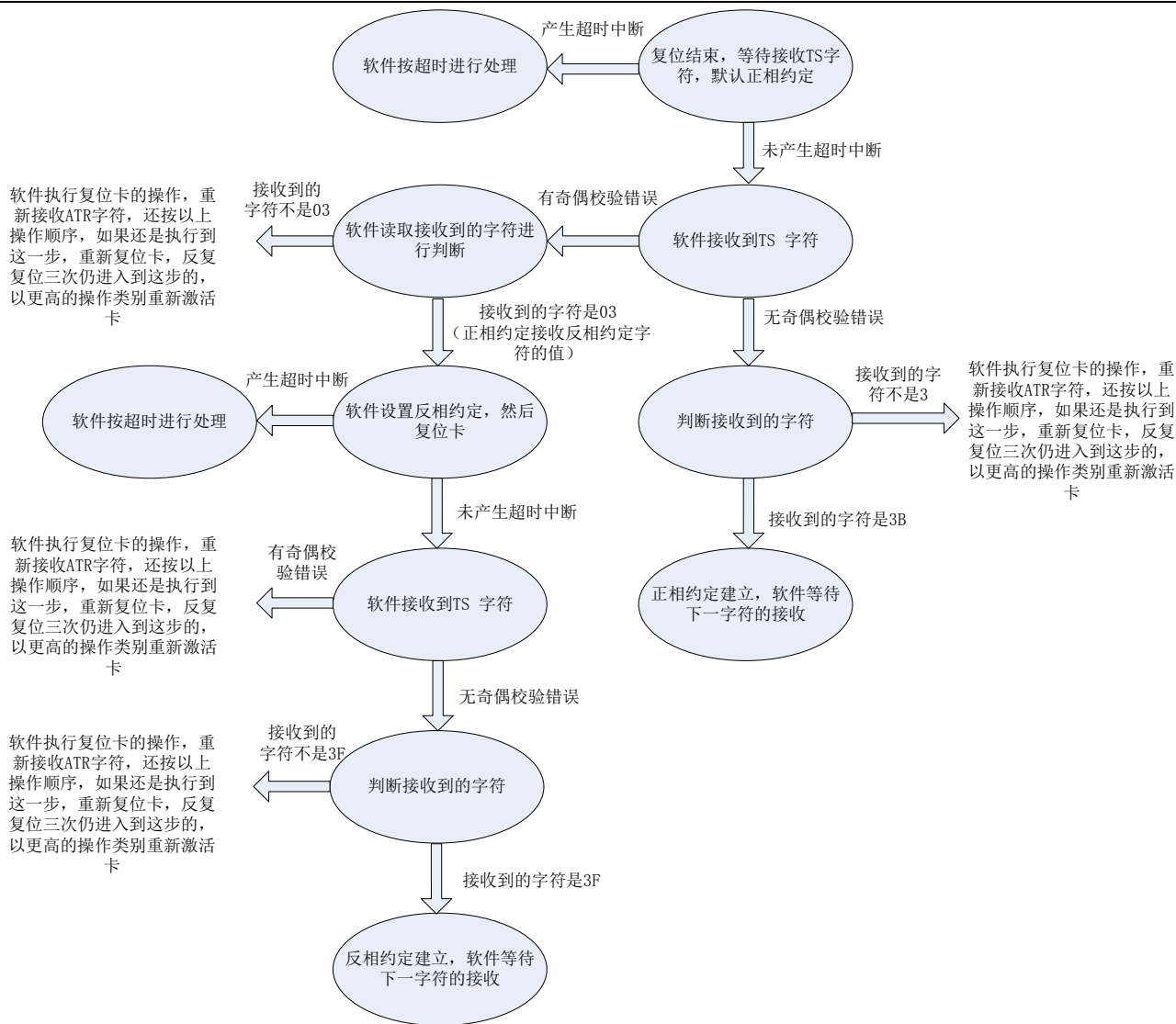


图 8-10 软件检测操作流程

注：

(1) 在对同一卡进行多次复位操作时，已经由软件设定的 SCI_MSCON 寄存器中 MIVC 的值不会改变；对不同卡进行复位操作时，使用以上流程需将 MIVC 置 0 再接收 TS 字符。

(2) 软件检测反相卡 TS 字符时，ATR 期间必须将 IP 配置成 T=1 模式

2. 硬件自动检测

使用该流程需配置 SCI_MSPR 寄存器 AUTOIVCEN 为 1，由硬件根据接收到的 TS 字符进行自动配置 SCI_MSCON 寄存器中的 MIVC 位，具体操作流程如下图所示：

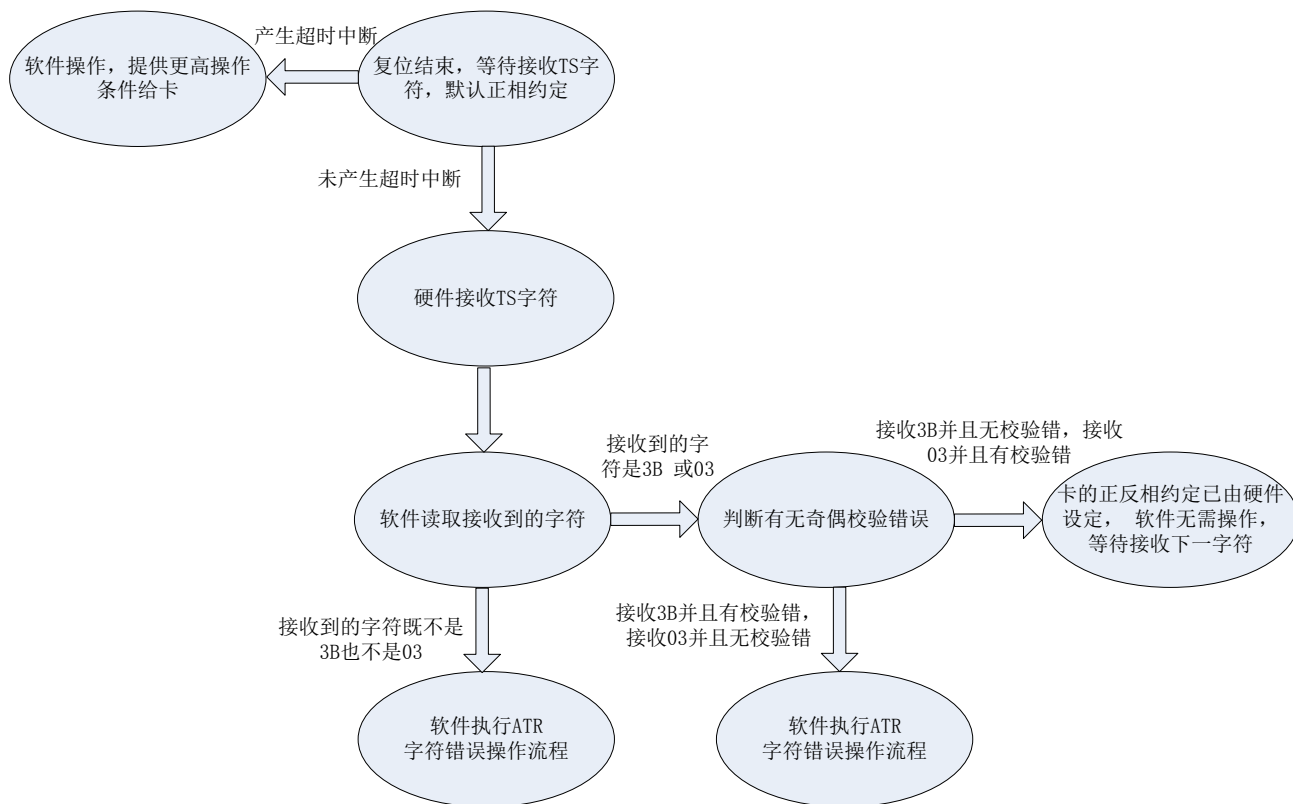


图 8-11 硬件检测操作流程图

注：

使用硬件自动检测 TS 字符，即 SCI_MSPR.AUTOIVCEN 为 1 时，软件对 MIVC 的写入无效，整个过程由硬件自动完成。

8.2.5 数据发送流程

在串口使能的情况下，CPU 对数据缓冲区寄存器的写操作会将数据写入串口的发送数据缓存区，此时自动启动串口的发送功能。串口会按照 SCI_MSCON.MPS 所配置的协议类型（T=0 或 1）、所设置的时钟分频比、所选择的约定方式（正相或反相约定）及其他相关设置来发送数据。在 T=0 的情况下，串口在发送后会检查发送是否出错，如果出错则根据重发次数的设置来进行自动的重发，发送当前字符成功后串口自动切换到接收状态。

CPU 操作串口进行数据发送的典型流程如下图所示：

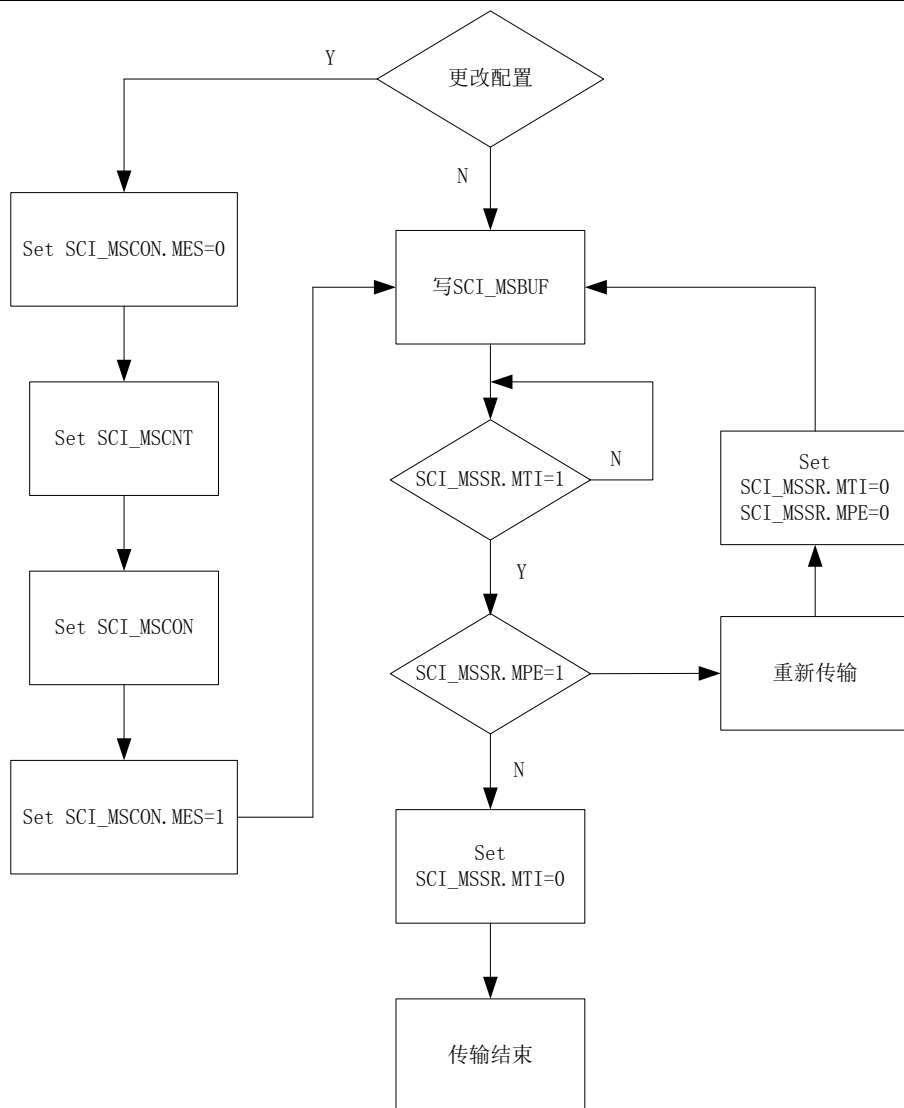


图 8-12 数据发送流程图

注：

本次发送完成（SCI_MSSR.MTI 为 1）后，再向 SCI_MSBUF 写入新数据，禁止连续写 SCI_MSBUF。

8.2.6 数据接收流程

当串口不处于发送忙的状态时，均处于准备接收状态，在此状态下，串口会检测串口 IO 上的电平变化，当检测到一个有效的开始位时，则自动开始字符的接收。T=0 模式下，如果接收出现奇偶校验错或接收数据缓冲区中数据未能被读走时，则串口自动拉低 IO，请求发送方重发数据。在 T=1 模式下，当接收出现奇偶校验错或接收数据缓冲区中数据未能被读走时，则设置相应的错误标志，由 CPU 来进行相应的处理。

CPU 操作串口进行数据接收的典型流程如下图所示：

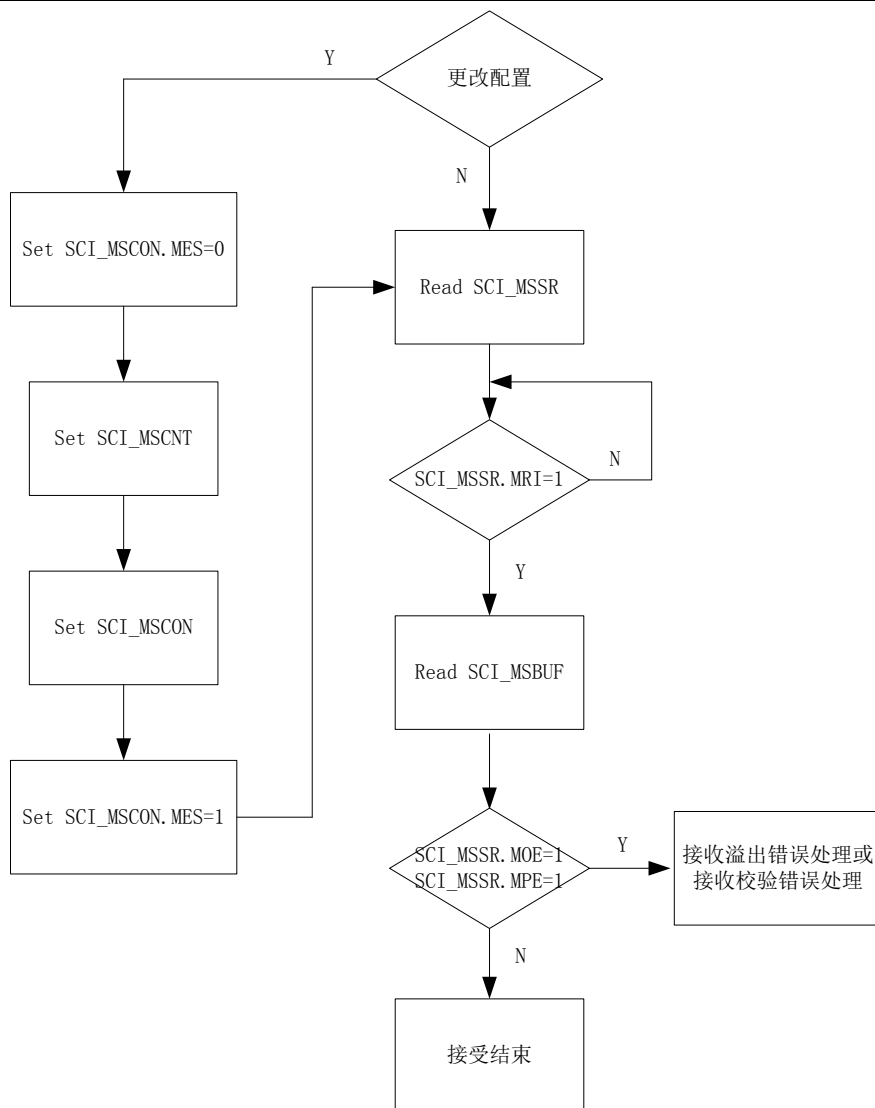


图 8-13 数据接收流程图

8.2.7 注意事项

(1) 关于协议 T=0/1 的配置。设计中主 7816 复位时硬件会自动将 T 置 0(即 MSCON 寄存器中 MPS 位被置 0)，主接口在接收卡返回的 ATR 字符时，使用差错信号。因此，在 T=1 应用中，接收 ATR 之后配置 T=1 模式。

(2) 关于硬件自动检测正反相约定使能的配置。尽量在卡的一次操作过程中使用同一种方式；因为 SCI_MSPR.AUTOIVCEN 为 1 时，SCI_MSCON.MIVC 不允许被写入；所以，如果要从硬件自动检测改为软件检测，则需要在配置完 MSPR 中的 AUTOIVCEN 为 0 后，再对 SCI_MSCON.MIVC 进行配置。

(3) 在卡的停活过程中，拉低 RST、拉低 I/O 且将时钟停在低、停 VCC 三者需要有一定的延迟。这个时间由软件控制，协议没有具体规定。

(4) 关于 ATR 和 PPS 协商期间时钟和分频比的设置。协议中要求在 ATR 和 PPS 协商期间，7816 时钟为 1~5MHz，ETU 分频比为 372。硬件在复位时自动将分频比设为 372，时钟频率配置不做处理，使用时可根据实际需要，由软件配置来保证 1~5MHz 的时钟输出。

(5) 当数据发送需要大于 2ETU 的额外保护时间时，由软件使用输出的 etu_clk 进行计数，保证发送连续字符时的额外保护时间。

(6) 串口在数据接收时，除可以接收满足协议要求的字符外，还可以兼容处理一部分保护位短于协议标准的字符，详细可见“1.2.2 主要特性”一节。

8.2.8 中断说明

IP 中断源分三类：接收中断，发送中断和超时中断。

接收中断包括数据接收完成中断；接收数据错误中断；接收数据溢出中断。

发送中断包括发送数据完成中断。

超时中断包括 7816 时钟计数超时中断。

任意中断源满足，则触发中断。

中断标识清零条件：

- (1) 写零清零
- (2) 7816 复位清零（除超时中断）

8.3 寄存器列表

表 8-1 寄存器列表

Name	Offset Address	R/W	Default	Description
Reserved	0x000~0x2BC	—	—	—
SCI_MSSR	0x2C0	RW	0x0	Master SCI 状态寄存器
SCI_MSBUF	0x2C4	RW	0x0	Master SCI 数据寄存器
SCI_MSCON	0x2C8	RW	0x0	Master SCI 控制寄存器
SCI_MSCNT	0x2CC	RW	0x0	Master SCI 周期寄存器
SCI_MSPR	0x2D0	RW	0x0	Master SCI 参数寄存器
SCI_MSCR	0x2D4	RW	0x0	Master SCI 配置寄存器
SCI_MSCCNT	0x2D8	RW	0x0	Master SCI 时钟计数寄存器

8.4 寄存器描述

8.4.1 SCI_MSSR (Master SCI 状态寄存器)

地址: 0x2C0 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved	MSETU	MTB	MTI	MRB	MRI	MPE	MOE

表 8-2 SCI_MSSR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:7]	——	保留位	0x0
MSETU	[6]	RW	ETU 计数状态位 (Master ETU Count Status) MSETU=0: 1 ETU 计数结束; MSETU=1: 1 ETU 计数启动; 此状态位由软件置 1, 硬件清 0; 当软件置 1 以后, 主 7816 串口内部计数器启动, 1 ETU 之后, 硬件自动将此状态位清 0;	0x0
MTB	[5]	RO	主 7816 发送忙状态位 (Master in Transmission mode and Busy) MTB=0: 主 7816 串口当前没有发送数据; MTB=1: 主 7816 串口当前正在发送数据; 软件只可读不可写;	0x0
MTI	[4]	RWO	主 7816 发送中断标志 (Master Transmit Interrupt) MTI=1: 主 7816 发送结束标志, 可能为下列两种情况: 主 7816 发送当前字符成功; 主 7816 重发次数达到所设置的值, 发送被迫中止; 此状态位由硬件置 1, 软件写 0 清 0;	0x0
MRB	[3]	RO	主 7816 接收忙状态位 (Master in Reception mode and	0x0

Name	Bits	R/W	Description	Default
			Busy) MRB=0: 主 7816 串口当前没有接收数据; MRB=1: 主 7816 串口当前正在接收数据; 软件只可读不可写;	
MRI	[2]	RWO	主 7816 接收结束中断标志 (Master Receive Interrupt) MRI=1: 主 7816 接收结束标志。 当接收到一个字符且接收缓冲区为空, MRI 被置 1; 当 T=0 时, 接收到无校验错误的的数据才会产生; 当 T=1 时, 无论校验是否错误均会产生; 此状态位由硬件置 1, 软件写 0 清 0;	0x0
MPE	[1]	RWO	奇偶校验出错中断标识 (Master Parity Error Interrupt) MPE=1: 奇偶校验出错。 接收数据出错时, T=0 和 T=1 模式均会产生奇偶校验错误标志。 发送数据出错时, 仅 T=0 模式会产生奇偶校验错误标志。 此状态位由硬件置 1, 软件写 0 清 0;	0x0
MOE	[0]	RWO	接收缓冲区溢出中断标识 (Master Receive Buffer Overflow Error Interrupt) MOE=1: 表示在 CPU 读出接收到的数据之前, 主 7816 串口又接收到一字节数据, 此时新数据被抛弃, 缓冲区中保留旧的数据; 当 T=0 时, 发生上述情况的同时主 7816 串口会拉低 IO, 表示发送方奇偶校验错, 让发送方重发数据; 此状态位由硬件置 1, 软件写 0 清 0;	0x0

8.4.2 SCI_MSBUF (Master SCI 数据寄存器)

地址: 0x2C4 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
MSBUF							

表 8-3 SCI_MSBUF 描述

Name	Bits	R/W	Description	Default
Reserved	[31:8]	—	—	—
MSBUF	[7:0]	RW	主 7816 串口数据缓冲区 (Master SCI Data Buffer) 主 7816 串口发送数据缓冲区和接收数据缓冲区共用此地址, 对此地址进行写操作时, 写入数据会被写入到串口的发送数据缓冲区, 对此地址进行读操作时, 将从串口的接收数据缓冲区中读出数据; 发送缓冲区和接收缓冲区均为 1 字节; 当写入发送数据后, 串口进入发送状态; 当串口接收结束之前, 此时接收数据缓冲区为空, 此时不能从接收数据缓冲区读出数据;	0x0

8.4.3 SCI_MSCON (Master SCI 控制寄存器)

地址: 0x2C8 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
MEIE	MSE	MPS	MEGB	MIVC	MPARITY	MRCNT	

表 8-4 SCI_MSCON 寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:8]	—	—	—
MEIE	[7]	RW	接收错误中断使能	0x0

Name	Bits	R/W	Description	Default
			0: 不使能 1: 使能 当 MEIE 为 1 时, 奇偶校验错误和溢出错误均会产生主 7816 通讯中断, 中断标识可查看 SCI_MSSR. MPE 和 SCI_MSSR. MOE。	
MSE	[6]	RW	主 7816 串口工作使能 (Master SCI Enable) 0: 禁止串口 1: 使能串口 当 MSE=0 时, 发送缓冲区和接收缓冲区也被相应清空 注意, 软件设置串口使能后, 应当先读 MSE 确认该位已被有效地置上 1, 然后再进行后续操作, 参见编程示例中的配置串口。	0x0
MPS	[5]	RW	主 7816 协议选择 (Master Protocol Select) 0: T=0 1: T=1	0x0
MEGB	[4]	RW	主 7816 额外保护位配置 (Master Extra Guard Bit Control), 此位控制保护位的个数 当选择 T=0 时: MEGB=0: 字符长度约为 11 ETU, 即 1 个保护位 MEGB=1: 字符长度为 12 ETU, 即 2 个保护位 注: 上述情况均为 T=0 发送无奇偶校验错的情况, 当发送发生奇偶校验错时, 在 13 个 ETU 之后发送下一字符 当选择 T=1 时: MEGB=0: 字符长度为 11 ETU, 即 1 个保护位 MEGB=1: 字符长度为 12 ETU, 即 2 个保护位	
MIVC	[3]	RW	主 7816 反相约定控制 (Master Inverse Convention Control) MIVC=0: 选择正相约定模式; MIVC=1: 选择反相约定模式; 注: 对于主 7816 模式, 如果卡为反相约定, TS 字符接收结束后, 当 AUTOIVCEN=0 时, 由软件配置反相约定;	

Name	Bits	R/W	Description	Default
			当 AUTOIVCEN=1 时，由硬件自动配置反相约定；	
MPARITY	[2]	RW	主 7816 数据奇偶校验选择 (Master Data Parity Select) 0: 数据采用偶校验 1: 数据采用奇校验	
MRCNT	[1:0]	RW	主 7816 自动重发数 (Master Auto Retry Limit Count) 在 T=0 模式下，当主 7816 串口发送当前字符失败时，会自动重发字符，设置自动重发数可以控制主 7816 串口自动重发的次数，当主 7816 串口重发一个字符的次数达到所设置的值时，主 7816 串口停止发送，并设置相应的状态位来表示当前的错误。当自动重发数设置为 0 时，即为不自动重发。在 T=1 模式下，由于没有重发机制，因此此设置不产生任何效果。	

8.4.4 SCI_MSCNT (Master SCI 周期寄存器)

地址: 0x2CC 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
MSCNT[15:8]							
7	6	5	4	3	2	1	0
MSCNT[7:0]							

表 8-5 SCI_MSCNT 寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:16]	—	—	—
MSCNT	[15:0]	RW	主 7816 串口 ETU 周期数设置 MSCNT 用于设置主 7816 串口的时钟分频比； 串口 1 ETU 所对应的时钟数为 MSCNT+1； MSCNT 允许设置的值为 7~2047；	0x0

8.4.5 SCI_MSPR (Master SCI 参数寄存器)

地址: 0x2D0 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
CLK_DIV			AUTOIVCEN		OTINT	INTEN	OT

表 8-6 SCI_MSPR 寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:8]	—	—	—
CLK_DIV	[7:5]	RW	系统时钟的分频配置，分频后是输出时钟的频率 000: 1 分频 001: 2 分频 010: 4 分频 011: 6 分频 100: 8 分频 101: 16 分频 软件可读可写，建议时钟的切换在复位应答之后或一次成功的 PPS 协商后立即进行	0x0
AUTOIVCEN	[4:3]	RW	硬件自动检测 TS 字符使能 AUTOIVCEN=0: 不使用硬件自动检测（默认值） AUTOIVCEN=1: 使用硬件自动检测	0x0
OTINT	[3]	RW	串口时钟计数超时中断状态位，软件可读可写 0: 无中断 1: 超时中断一旦超时且中断使能为 1 时，由硬件自动置一，软件清零	0x0
INTEN	[2]	RW	串口时钟计数超时中断使能位，软件可读可写，默认为 0 0: 不使能超时中断 1: 使能超时中断	0x0

Name	Bits	R/W	Description	Default
OT	[1]	RW	串口时钟计数超时指示位，软件可读可写，默认为 0 0: 未超时 1: 超时串口时钟计数达到设定值（MCCNT）的时候，由硬件自动置一，软件清零	0x0
CNTEN	[0]	RW	软件可读可写，默认为 0 0: 计数结束 1: 计数开始 需要对串口时钟计数时软件启动该位，期望操作在超时前完成时，需用软件将计数置一，计数达到 CLKCNT 时，硬件自动清零	0x0

8.4.6 SCI_MSCR（Master SCI 控制寄存器）

地址：0x2D4 初始值：0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved		CLKEN		RESET	PWCON		ACTIVE

表 8-7 SCI_MSCR 寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:6]	—	—	—
CLKEN	[5:4]	RW	串口时钟控制（Clk Control），软件可读可写，默认为 00 CLKEN=00: 停时钟在 L CLKEN=01: 停时钟在 H CLKEN=10: 启动时钟 CLKEN=11: 无定义	0x0
RESET	[3]	RW	串口复位控制(Reset Control)，软件可读可写，低电平有效	0x0

Name	Bits	R/W	Description	Default
PWCON	[2:1]	RW	VCC 供电控制 (Vcc Control), 软件可读可写, 默认为 00 为系统实现供电控制提供接口	0x0
ACTIVE	[0]	RW	激活控制 (Active Control), 软件可读可写, 默认为 0 ACTIVE=0: 拉低 MIO ACTIVE=1: 撤销拉低 MIO	0x0

8.4.7 SCI_MSCCNT (Master SCI 计数寄存器)

地址: 0x2D8 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
MSCCNT[15:8]							
7	6	5	4	3	2	1	0
MSCCNT[7:0]							

表 8-8 SCI_MSCCNT 寄存器描述

Name	Bits	R/W	Description	Default
Reserved	[31:16]	—	—	—
MSCNT	[15:0]	RW	16 位 CLK 计数器, 可读可写, 默认为 0x0000 当 CNTEN (SCI_MSPR.0) 为 1 时, 计数器 (计数串口时钟) 开始启动	0x0

9 LCD 模块

9.1 概述

LCD Controller 模块接收 CPU 送过来的数据，存储在显示数据寄存器里，并将显示数据按一定规律组合以驱动 LCD 显示屏，实现期望信息的显示。

主要特性：

- 时钟源为片内低速的 32.768kHz RC 振荡器
- 可编程配置 SEG 和 COM 数量，共 3 中显示配置方式，针对不同封装的实际驱动段数，请详见管脚说明：

BL66A0244 (LQFP100) : 4COM×40SEG, 6COM×38SEG 和 8COM×36SEG

BL66A0243 (LQFP80) : 4COM×36SEG, 6COM×34SEG 和 8COM×32SEG

BL66A0243 (LQFP64) : 4COM×26SEG, 6COM×24SEG 和 8COM×22SEG

- 可配置占空比，支持 1/4, 1/6, 1/8 duty
- 可配置偏置电压，支持 1/3, 1/4 bias voltage
- 支持 Type A 和 Type B 两种驱动波形，可用于段显示屏或点阵显示屏
- 可配置刷新率和对比度
- 支持间歇点亮、熄灭，支持闪烁功能
- 点亮、熄灭时间可配置，支持全亮、全灭功能
- 支持在低功耗模式下工作

9.2 功能描述

9.2.1 LCD 控制基本原理

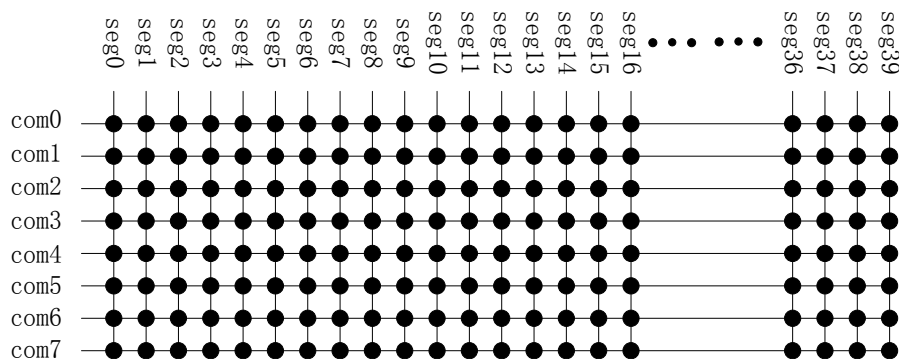


图 9-1 LCD 阵列点示意图

LCD 阵列点的正负极分别接 COM_x 与 SEG_x，当 COM_x 与 SEG_x 的压差超过发光阈值时，对应的 LCD 阵列点发光。

LCD 屏内容一帧一帧显示，帧频率由 LCDCTRL.DUTY 及 LCDCTRL.CLKS 决定，LCDCTRL.CLKS 控制显示时钟的频率（显示时钟由 32K 时钟分频得到）、LCDCTRL.DUTY 确定每帧包括几个显示时钟周期。例如 LCDCTRL.DUTY=00，COM0~COM3 有效，每帧包含 4 个周期，第一周期 COM0 所在行点亮，第二周期 COM1 所在行点亮，依次，第四周期 COM3 所在行点亮，每行点亮时间为 1/4。

9.2.2 LCD 驱动波形

LCD 有两种驱动波形，称为 A 类波形、B 类波形；LCDCTRL.WFS 选择波形类型。

LCD 可选择显示占空比，即显示公共端口 COM_x 的数量；LCDCTRL.DUTY 配置占空比，1/4、1/6 或 1/8。

LCD 驱动电压由内部的电阻分压网络生成，根据电阻分压比例关系可以生成 VCLD、VCLD1、VCLD2、VCLD3、VCLD4 等偏置电压供给 LCD 输出波形。LCDCTRL.BIAS 位控制选择生成 3 台阶偏置电压或 4 台阶偏置电压。为了显示效果一般 6COM 或 8COM 时，选择 4 台阶偏置电压。

9.2.3 A 类波形 4COM 扫描

LCD 驱动波形（A 类波形、1/4 占空比、1/3 偏压）

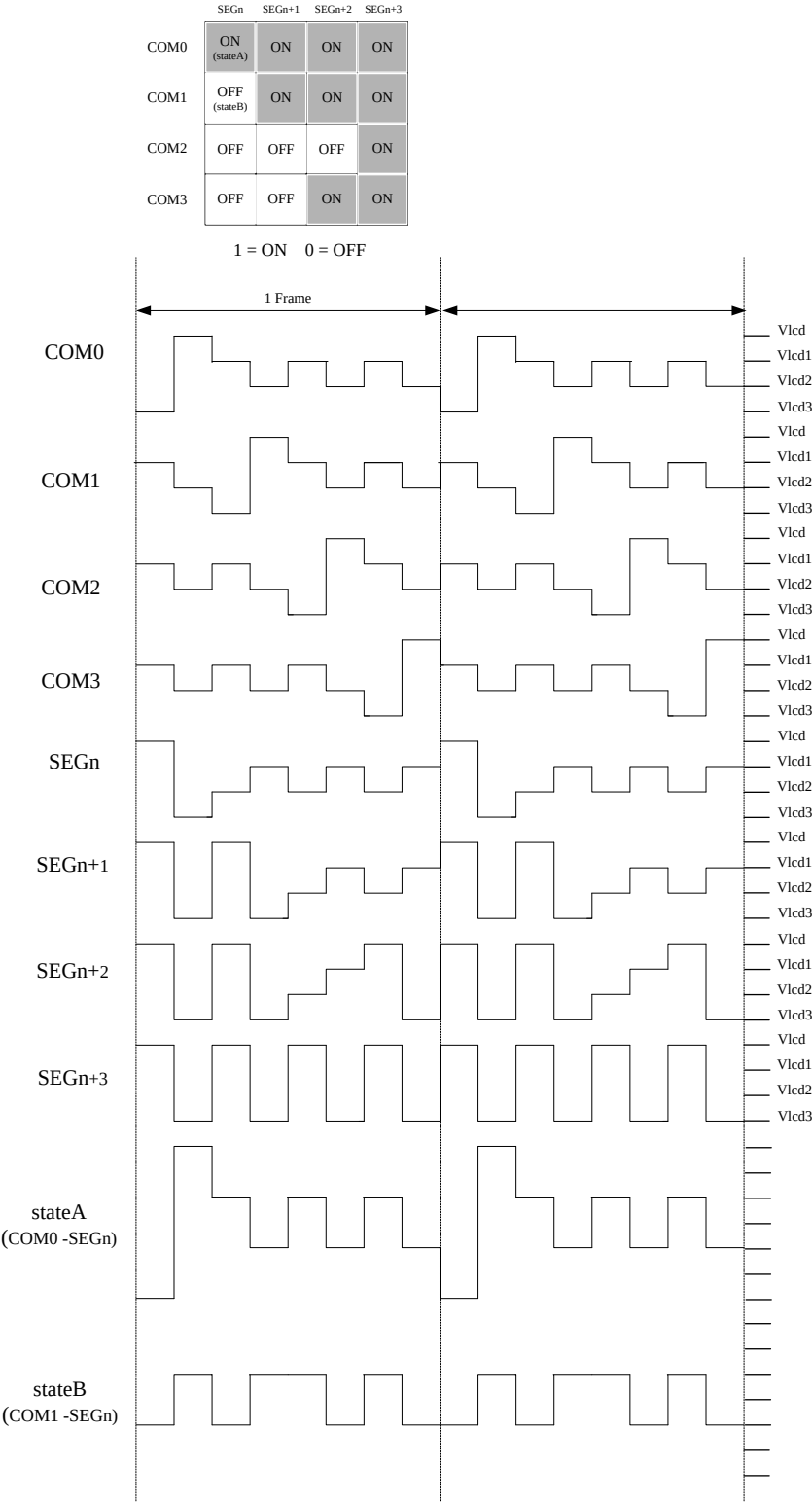


图 9-2 A 类波形（一）

9.2.4 A 类波形 8COM 扫描

LCD 驱动波形（A 类波形、1/8 占空比、1/4 偏压）

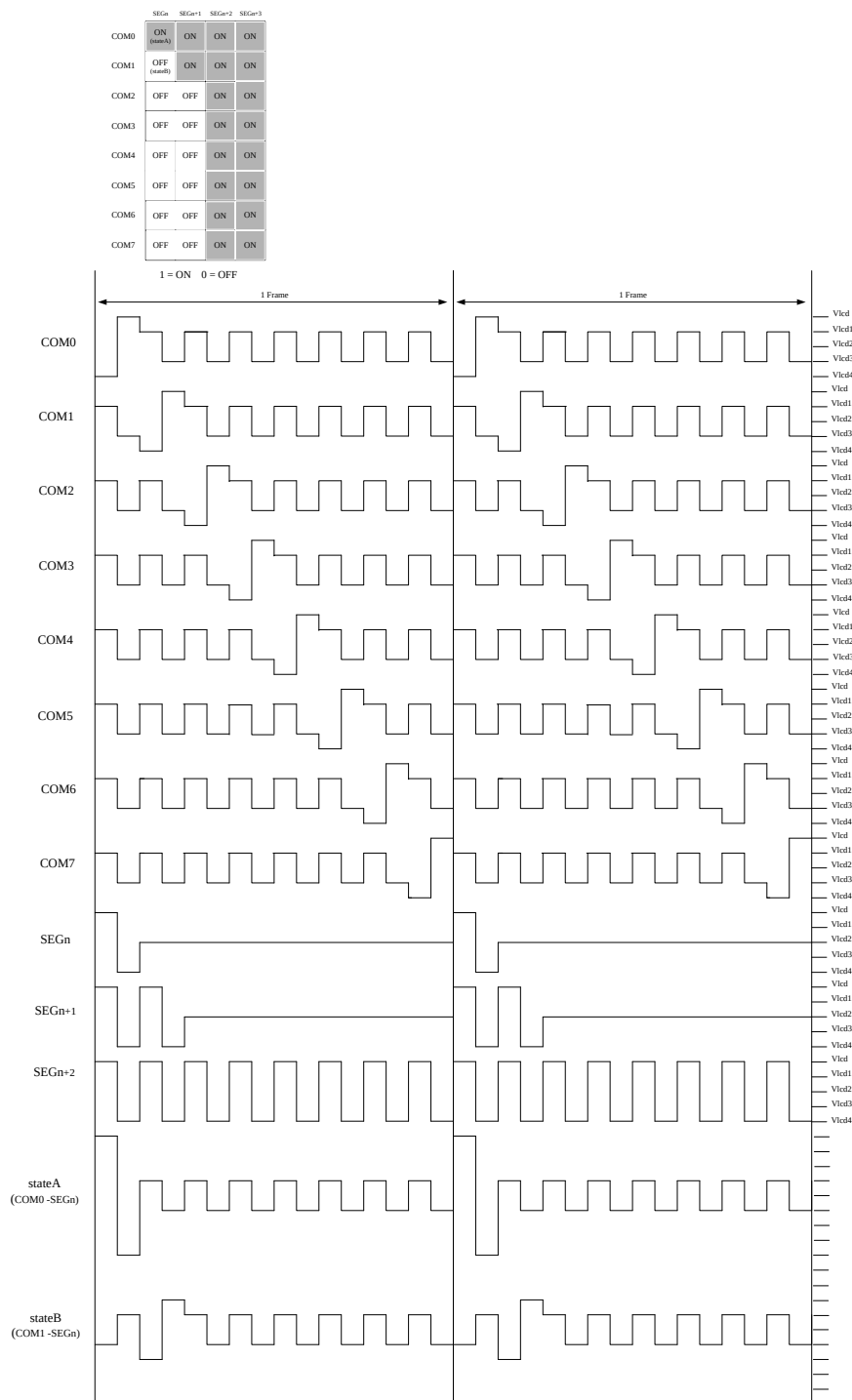


图 9-3 A 类波形（二）

9.2.5 B 类波形 4COM 扫描

LCD 驱动波形（B 类波形、1/4 占空比、1/3 偏压）

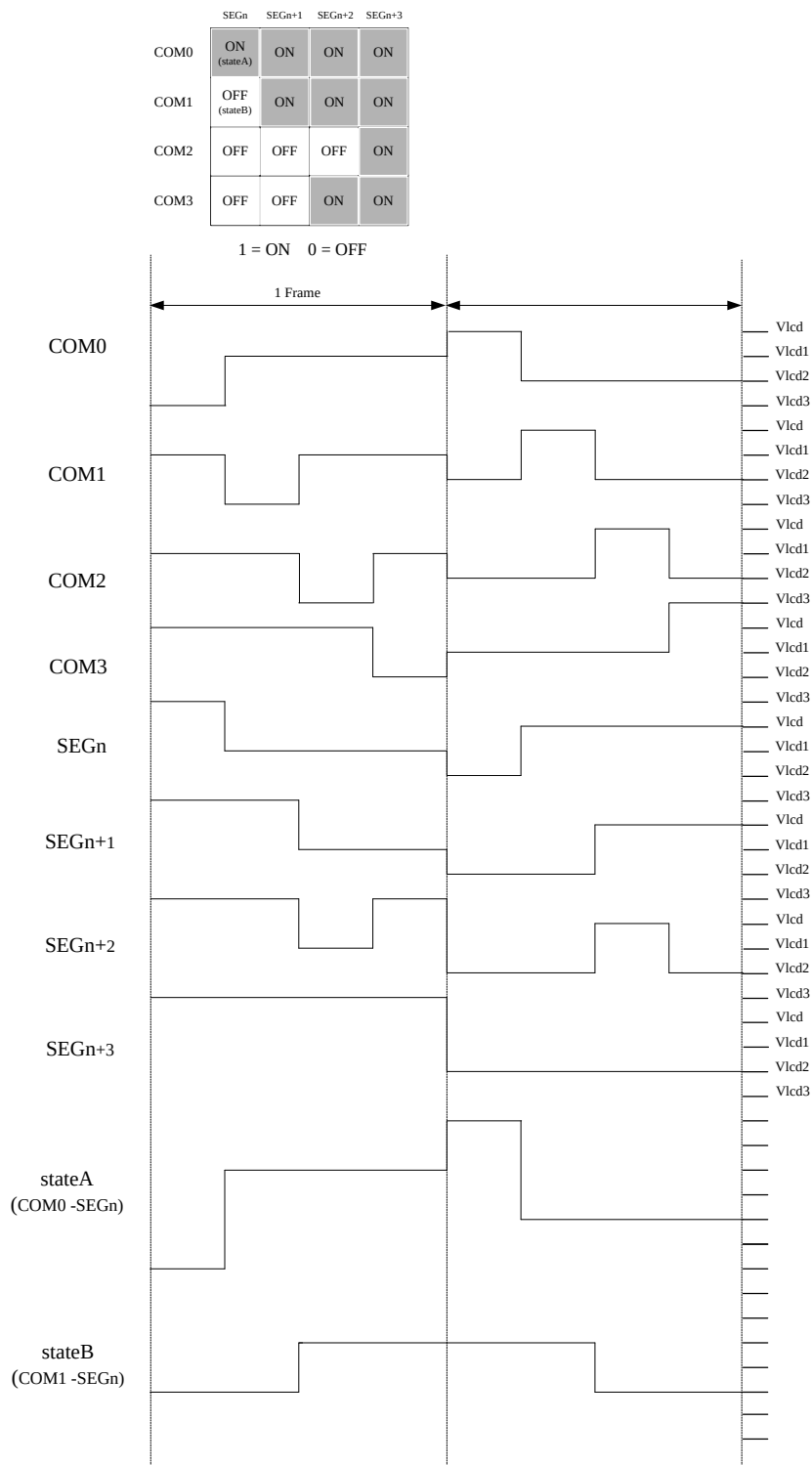


图 9-4 B 类波形（一）

9.2.6 B 类波形 8COM

LCD 驱动波形（B 类波形、1/8 占空比、1/4 偏压）

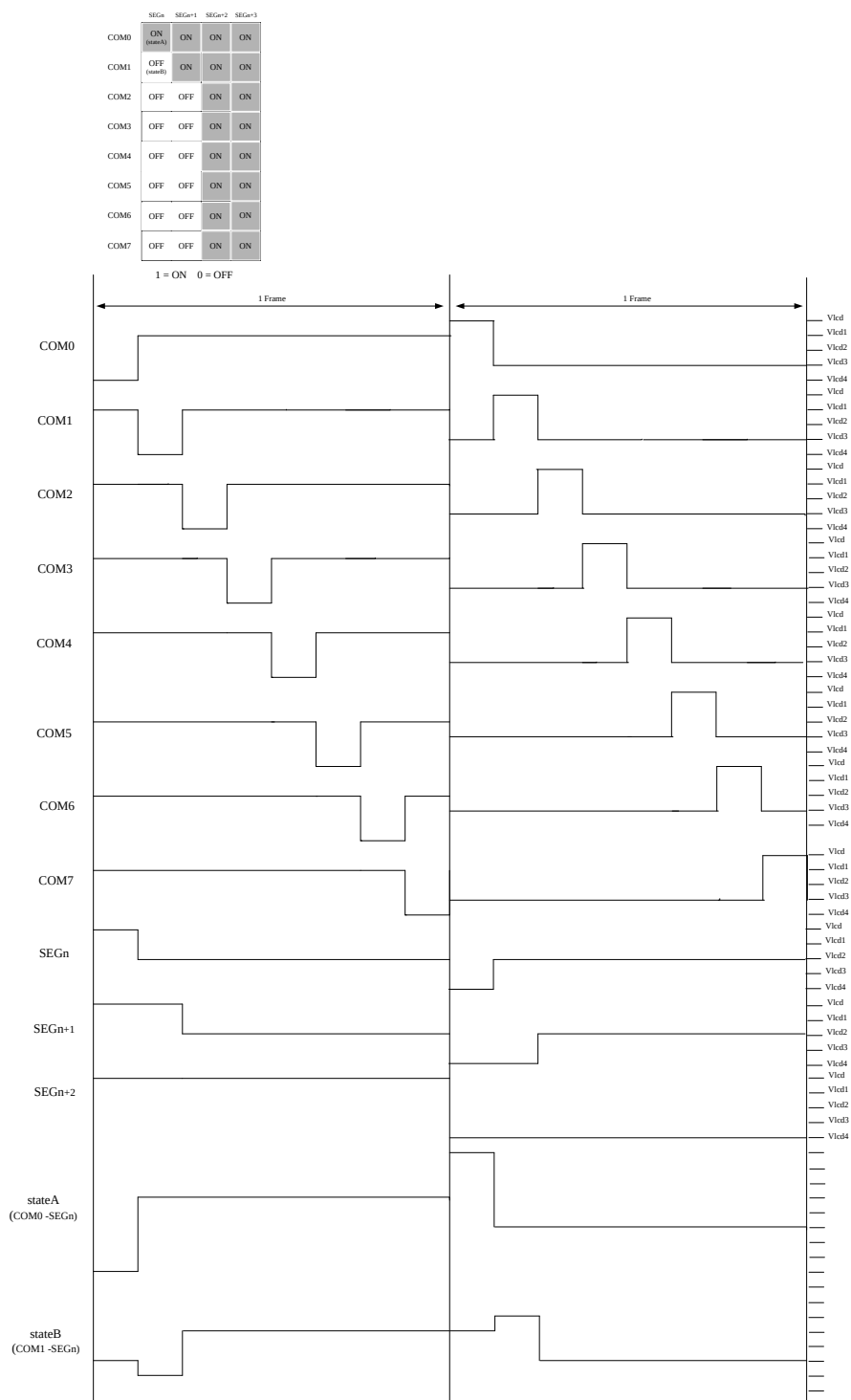


图 9-5 B 类波形（二）

9.2.7 软件使用流程

(1) 配置 ADC 及相关模块

- SCU 模块中打开 GPIO 时钟，GPIO 模块中配置对应管脚为模拟功能（对应管脚配置为 COM/SEG 输出功能）
- SCU 模块中打开 LCDC 时钟；SCU 模块中有 LCDC 复位控制位，写 0 可复位 LCDC，写 1 结束复位，需要时可使用
- 配置 LCDC：配置 LCD 显示数据、公共端选择位（占空比）、偏置电压、显示频率时钟、波形类型等

(2) 使能 LCDC

- 软件写 LCDCTRL.LCD_EN=1

9.2.8 注意事项

LCDC 模块在系统进入 Sleep 模式后，模块内部数据/控制寄存器保持数据，进入静态显示。

9.3 寄存器列表

名称	偏移地址	R/W	复位值	描述
LCDCTRL	0x00	RW	0x0	LCD 显示控制寄存器
LCDSET	0x04	RW	0x0	LCD 显示配置寄存器
LCDDAT0~LCDDAT19	0x10~0x5c	RW	0x0	LCD 显示数据寄存器

9.4 寄存器描述

9.4.2 LCDCTRL（LCD 显示控制寄存器）

地址：0x00 初始值：0x0000 0030

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved					VSEL	VLCD	
7	6	5	4	3	2	1	0

WFS	CLKS	BIAS	DUTY	LCD_EN

表 9-1 LCD 显示控制寄存器

Name	Bits	R/W	Description	Default
——	[31:11]	——	保留位	0x0
VSEL	[10]	RW	LCD 供电电源选择 0: LCD 选择内部 LDO 作为供电源 1: LCD 选择 VDD 作为供电源	0x0
VLCD	[9:8]	RW	LCD 内部 LDO 电压选择 仅 VSEL=1' b0 时, 此位才有效 00: 3.3V 01: 3.2V 10: 3.1V 00: 3.0V	
WFS	[7]	RW	波形类型选择位 =0: A 类波形 (在每一公共端内改变相位, 适用于段显示屏) =1: B 类波形 (在每一帧边界处改变相位, 适用于点阵显示屏)	0x0
CLKS	[6:4]	RW	显示频率控制位 LCD 单元的时钟来自低频时钟 LRC (率: 32.768kHz), LRC 经过分频之后作为 LCD 波形显示频率 Flcd, Flcd 可以通过寄存器 CLKS[2:0] 进行配置 (详见表 5-3 LCD 显示频率表)。LCD 帧频率 F(frm)=Flcd*duty。如: 1/4 duty 时, 帧频率 F(frm)=Flcd/4。	0x3
BIAS	[3]	RW	偏置电压选择控制位 =0: 选择 1/4 bias =1: 选择 1/3 bias 为了更好显示效果, 在 1/6 或 1/8 duty 时最好选择用 1/4 bias 偏置电压	0x0
DUTY	[2:1]	RW	公共端选择位 (COM 端) =00: 1/4 duty, COM[3:0] 有效 =01: 1/6 duty, COM[6:0] 有效 =10: 1/8 duty, COM[7:0] 有效 =11: 1/8 duty, COM[7:0] 有效	0x0
LCD_EN	[0]	RW	LCD 显示开关 =0: 关闭 LCD 显示模式 =1: 启动 LCD 显示模式	0x0

表 9-2 LCD 显示频率表

CLKS[2:0]	帧频率 F(frm) (Hz)			显示频率 Flcd (Hz)	分频比 Divide Ratio
	4com	6com	8com		
000	128	85.3	64	512	64.0
001	96	64.0	48	384	85.3

010	80	53.3	40	320	102.4
011 (默认)	64	42.7	32	256	128.0
100	48	32.0	24	192	170.7
101	32	21.3	16	128	256.0

9.4.3 LCDSET (LCD 显示配置寄存器)

地址: 0x04 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
TOFF				TON			
7	6	5	4	3	2	1	0
Reserved				TC	TMC	Reserved	FLKEN

表 9-3 LCD 显示配置寄存器

Name	Bits	R/W	Description	Default
——	[31:16]	——	保留位	0x0
TOFF	[15:12]	RW	熄灭时间设置 (闪烁显示有效), 二进制无符号整数 熄灭时间 = (TOFF+1) / 4 秒	0x0
TON	[11:8]	RW	点亮时间设置 (闪烁显示有效), 二进制无符号整数 点亮时间 = (TON+1) / 4 秒	0x0
——	[7: 4]	——		0x0
TC	[3]	RW	全亮全灭控制 (测试模式有效) =0: 显示全灭 =1: 显示全亮	0x0
TMC	[2]	RW	测试模式控制位 =0: 功能模式 =1: 测试模式	0x0
——	[1]	——	保留位	0x0
FLKEN	[0]	RW	闪烁功能使能位 =0: 禁止闪烁功能 =1: 启动闪烁功能	0x0

9.4.4 LCDDATx (LCD 显示数据寄存器, x=0~19)

地址: 0x10~0x5c 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
SEG1_DATA[15:8]							
7	6	5	4	3	2	1	0
SEG0_DATA[7:0]							

表 9-4 LCD 显示数据寄存器 0

Name	Bits	R/W	Description	Default
——	[31:16]	——	保留位	0x0
SEG1_DATA	[15:8]	RW	如图 3-1, SEG1 列、COM7-COM0 行对应数据	0x0
SEG0_DATA	[7:0]	RW	如图 3-1, SEG0 列、COM7-COM0 行对应数据	0x0

注: LDCDAT0~LCDDAT19 依次对应 SEG0_DATA~SEG39_DATA, 每个寄存器低 16 位对应两个。

10 WDT 模块

10.1 概述

- WDT 上电后自动启动工作，无需软件开启
- 正常工作模式下，WDT 启动后不能通过软件关闭
- 调试模式下默认关闭
- 低功耗模式下可选择关闭
- 提供溢出中断和溢出复位，溢出中断功能可屏蔽。
- 最小计数步长 16ms

10.2 功能描述

芯片上电后 WDT 默认工作，且不能停止。只有在低功耗模式或调试模式时，寄存器 WDTSEN.SEN 才起作用，使 WDT 停止工作。

WDT 的计数时钟为 32K 的 LRC，此时钟一直工作，可保证 WDT 的可靠性。

WDT 开始被使能后，16 Bits 的计数器从寄存器 WDTSET[15:0] 装载的数值开始减计数，每 16ms 减 1。所以 WDT 的一个溢出周期是从 16ms 到 1048s (16ms x 64K)。

本模块可以产生中断和复位。

当中断不使能时 (WDTIMR=0x0)，在一个溢出周期结束 (WDT 计数器归零)，就会产生 WDT 复位，这是并无中断产生。

当中断不使能时 (WDTIMR[0]=0x1)，在第一个溢出周期结束，会产生中断；如果无喂狗动作，则在第二个溢出周期产生 WDT 复位。

喂狗操作 (WDTCLR[7:0] 寄存器被写入 0xAA 时) 的同时，WDT 计数器被重载并重新开始计数。

10.3 寄存器列表

表 10-1 寄存器列表

Name	Offset Address	Width	R/W	Default	Description
WDTWPR	0x00	32	R/W	0x00000000	寄存器写保护开关配置寄存器
WDTCLR	0x04	32	R/W	0x00000000	清狗/喂狗配置寄存器
WDTSET	0x08	32	R/W	0x00000040	时间配置寄存器

Name	Offset Address	Width	R/W	Default	Description
WDTWPR	0x00	32	R/W	0x00000000	寄存器写保护开关配置寄存器
WDTCNT	0x0C	32	R	0x00000040	看门狗计数寄存器
WDTSEN	0x10	32	R/W	0x00000000	看门狗软使能寄存器
WDTIMR	0x14	32	R/W	0x00000000	中断屏蔽寄存器
WDTISR	0x18	32	R	0x00000000	中断状态寄存器
WDT_LDEN	0x1C	32	R/W	0x00000000	装载使能寄存器

10.4 寄存器描述

10.4.1 WDTWPR（写保护寄存器）

地址：0x00 初始值：0x0000 0000

表 10-2 寄存器列表

Name	Bits	R/W	Description	Default
WR_EN	[31: 0]	W/R	寄存器写保护开关 写 0xBADBEE：非保护，此时 CPU 可以写所有寄存器 写其他值：保护，此时除 WDTWPR 之外的全部寄存器不可写 如果处在非保护状态，读本寄存器值为 0x1。 否则 read value =0	0x0

10.4.2 WDTCLR（清狗/喂狗配置寄存器）

地址：0x04 初始值：0x0000 0000

表 10-3 寄存器列表

Name	Bits	R/W	Description	Default
——	[31: 8]	——	保留位	0x0
CLR	[7: 0]	R/W	WDT 清狗/喂狗控制位（仅在 WDT 复位到来之前有效，一旦 WDT 复位发生，WDT 只能通过 SCU 或者系统级复位来清看门狗） 0xAA：清除 WDT 内部计数器，并装载 WDTSET[15:0]的数值，只能写入，读出值永为 0。	0x00

10.4.3 WDTSET (时间配置寄存器)

地址: 0x08 初始值: 0x0000 0040

表 10-4 寄存器列表

Name	Bits	R/W	Description	Default
——	[31: 16]	——	保留位	0x0
SET	[15: 0]	R/W	WDT 溢出时间设置: (本寄存器设置后需进行一次清狗/喂狗操作才能使设置立即生效) WDT 溢出时间= 16ms* (1+SET[15:0]) SET[15:0]为 16 位无符号数, 由上面公式可以得出, 最短的定时时间约为 16ms, 最长约为 1048576ms, 默认约为 1024ms。	0x40

10.4.4 WDTCNT (看门狗计数寄存器)

地址: 0x0C 初始值: 0x0000 0040

表 10-5 寄存器列表

Name	Bits	R/W	Description	Default
——	[31: 8]	——	保留位	0x0
CNT	[7: 0]	R	WDT 计数寄存器: 指示当前 WDT 内部的计数值 (注意: 因为涉及到跨时钟域数据传输的问题, 每次数据更新至少需要 8 个最慢时钟的时钟周期)	0x40

10.4.5 WDTSEN (软使能寄存器)

地址: 0x10 初始值: 0x0000 0000

表 10-6 寄存器列表

Name	Bits	R/W	Description	Default
——	[31: 1]	——	保留位	0x0
SEN	[0]	W/R	看门狗软件使能 1' b0: 非调试模式下软件无法关闭看门狗。 1' b1: 软件开看门狗。	0x0

10.4.6 WDTIMR (中断屏蔽寄存器)

地址: 0x14 初始值: 0x0000 0000

表 10-7 寄存器列表

Name	Bits	R/W	Description	Default
——	[31: 1]	——	保留位	0x0
IMR	[0]	W/R	中断屏蔽寄存器 1' b0: 屏蔽看门狗中断 1' b1: 打开看门狗中断。	0x0

10.4.7 WDTISR（中断状态寄存器）

地址: 0x18 初始值: 0x0000 0000

表 10-8 寄存器列表

Name	Bits	R/W	Description	Default
——	[31: 1]	——	保留位	0x0
ISR	[0]	R	中断状态寄存器 1' b0: 未发生中断 1' b1: 发生看门狗中断。	0x0

10.4.8 WDTLDEN（装载有效寄存器）

地址: 0x1C 初始值: 0x0000 0000

表 10-10 寄存器列表

Name	Bits	R/W	Description	Default
——	[31: 1]	——	保留位	0x0
LDEN	[0]	R/W	Load Enable 寄存器 1' b0: 不装载软件对 WDTSET/WDTSN/WDTIMR 寄存器的配置值 1' b1: 装载软件对 WDTSET/WDTSN/WDTIMR 寄存器的配置值 注: 写 1 时立刻读出 1. 非 1 时立刻读为 1. 但最终读出值为 0.	0x0

11 定时器模块 (TIMER)

本芯片具有 3 个 TIMER 模块，每个模块有 2 路定时器输入或 PWM 输出。

11.1 概述

- 主计数器为增计数，计满自动清零和捕获数据后清零功能
- 主计数器支持系统时钟、外部时钟和霍尔位置检测 PLL
- 支持定时功能和相应中断请求
- 支持两路 PWM 功能和相应中断请求，PWM 极性可配置
- 支持两路（上升沿/下降沿）捕获功能，和两种捕获模式，以及相应中断请求
- 计数位宽 16 Bits

11.2 功能描述

11.2.1 功能框图

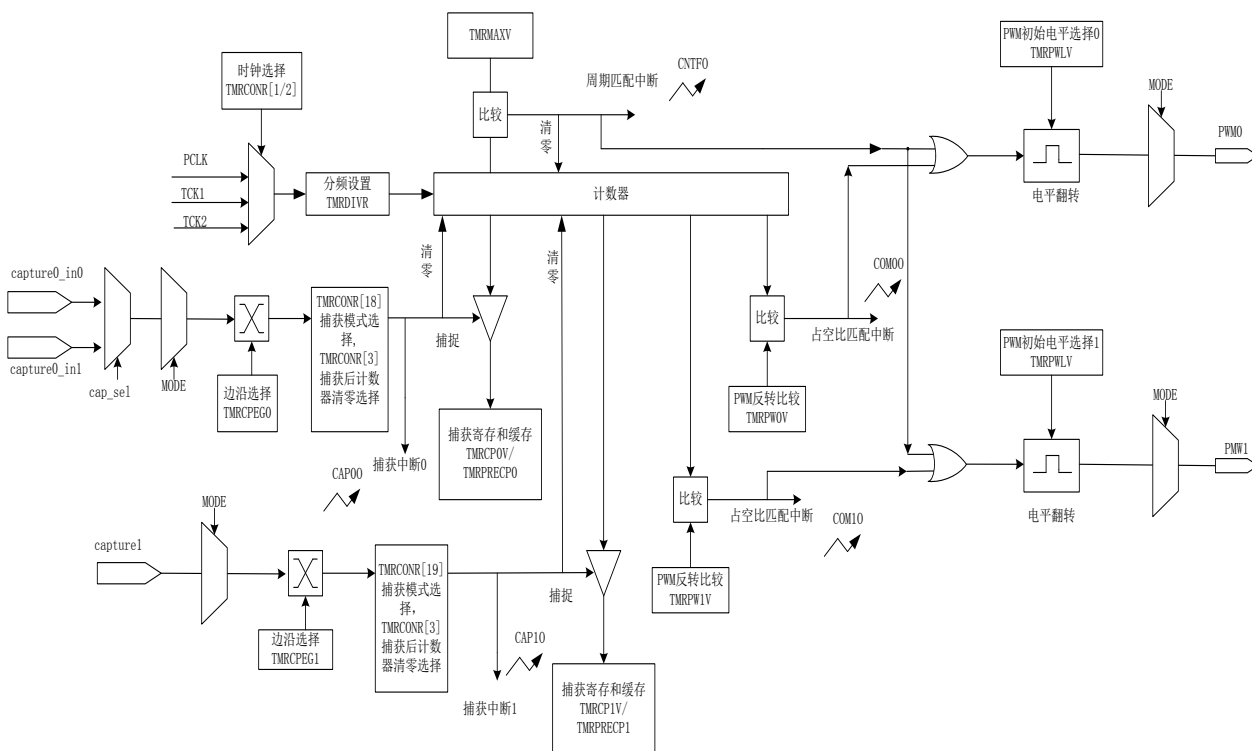


图 11-1 双通道 timer 逻辑图

11.2.2 功能描述

11.2.2.1 PWM 模式：

在该模式下，Timer 可生成两路同周期不同占空比的 PWM 信号，分别为 PWM0 和 PWM1；其输出的 PWM 信号初始电平可通过寄存器 TMRPWLVL 来设置；PWM 占空比可通过 PWM0 翻转比较值寄存器 TMRPW0V[15:0] 和 PWM1 翻转比较值寄存器 TMRPW1V[15:0] 进行配置；PWM 周期可通过配最大计数值寄存器 TMRMAXV[15:0] 来设置。设置 TMRCR1[18:16]=1，进行有寄存器缓冲方式传递更新 TMRMAXV[15:0] 和 TMRPWXV[15:0] 值。

PWM 周期频率计算公式为： $PCLK / ((TMRDIVR+1) * (TMRMAXV+1))$ ；假设 PCLK 为 10MHz，TMRDIVR=9，TMRMAXV=999；则 PWM 周期频率为 $10\text{MHz} / (10 * 1000) = 1\text{kHz}$ 。

以 PWM0 为例说明其原理：

首先对控制寄存器 TMRCR1[4:3] 写 2'b10，选择 PWM 模式，再对 Timer 控制寄存器 TMRCR1[5] 写 1 以打开 PWM0 功能，然后配置 PWM 初始电平选择寄存器 TMRPWLVL[0]，之后根据周期和占空比需求来配置 TMRMAXV[15:0] 寄存器和 TMRPW0V[15:0]。然后在设置 TMRCR1[17]=1，进行有寄存器缓冲方式传递更新占空比寄存器 TMRPW0V[15:0] 值，设置 TMRCR1[16]=1，进行有寄存器缓冲方式传递更新 TMRMAXV[15:0] 值。

完成上述配置后，对 TMRCR0[0] 写 1 使能计数器，计数器开始递增计数，当计数器的值等于 PWM0 翻转比较值寄存器 TMRPW0V[15:0] 的值时，PWM0 的输出信号发生电平翻转，同时产生中断。计数器将继续递增计数，当计数器的值等于 Timer 最大计数值寄存器 TMRMAXV[15:0] 的值时，输出信号再次发生电平翻转，同时产生中断。PWM 输出波形如下图所示：

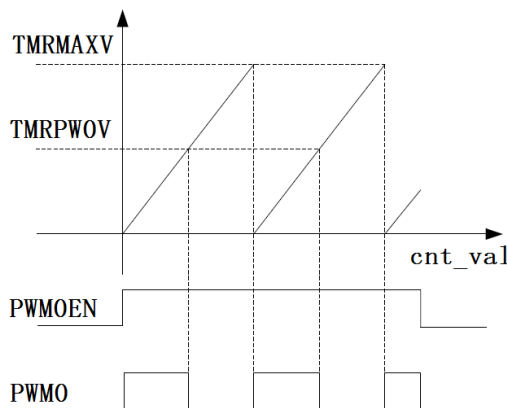


图 11-2 PWM0 工作示意图

11.2.2.2 计数器模式

在该模式下，TIMER 可生成周期性计数中断；其循环计数周期由 TIMER 最大计数值寄存器 TMRMAXV[15:0] 来设置；其计数初始值可由寄存器 TMRCURV[15:0] 来设置，且可在任意时刻更改计数初始值。当对开关寄存器 TMRCR0[0] 写 1 即可使能 TIMER 时计数器开始递增计数，如下图所示：

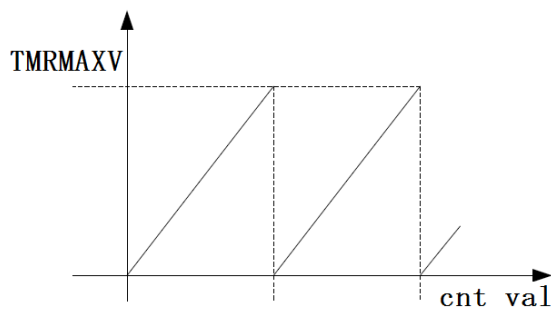


图 11-3 cnt_r 工作示意图

当计数值与配置的最大计数值寄存器 TMRMAXV[15:0] 的值相等时，产生中断。此后，计数器自动清零，然后重新开始增计数。TMRMAXV[15:0] 的默认值设为 0xFFFF。

注：可在 TMRCR1[4:3]=0（即 MODE=00）的模式下做计数器/定时/周期模式。

11.2.2.3 捕获模式

在该模式下，TIMER 可对两路不同的输入信号进行捕获，分别为 capture0 和 capture1。其捕获检测可选择上升沿、下降沿和上升/下降沿方式，通过捕获边沿选择寄存器 TMRCPG 来设置；当捕获事情发生后，当前计数值被保存到捕获单元 0 数据寄存器 TMRCP0V[15:0] 或捕获单元 1 数据寄存器 TMRCP1V[15:0]。

以捕获功能 capunt0 为例说明其原理：

首先对控制寄存器 TMRCR1[4:3] 写 2'b01，选择捕获模式，再对 TMRCR1[5] 写 1 以打开 capunt0 的捕获功能，然后根据上升沿/下降沿触发需求来配置捕获边沿选择寄存器 TMRCPG，最后对开关寄存器 TMRCR1[0] 写 1 以打开主计数器开始递增计数。（不操作 TMRCR1[17] 则默认读取数据方式为 mode1）

在输入捕获模式下，打开捕获，假如设定上升沿检测，当 capture0 检测到上升沿，计数器的当前值被保存到捕获单元 0 数据寄存器 TMRCP0V[15:0] 中。然后将下一个捕获的数据存储到 TMRPRECP0[15:0] 中，且产生中断。

捕获过程中，如果没有检测到沿，当计数器的当前值等于最大计数值寄存器 TMRMAXV[15:0] 的值相等时，计数器将产生溢出中断；此后，计数器自动清零，然后重新开始增计数。

注：

使用捕获清零功能时候，只能选择其中一个通道，capture0/1 任选其一，不得同时使用。

11.2.2.4 比较模式

比较模式的工作原理如下（以通道 0 为例）：

首先对控制寄存器 TMRCR1[4:3] 写 2'b11，选择比较模式，再对 Timer 控制寄存器 TMRCR1[5] 写 1 选择通道 0，即输出信号通过 PWM0 端口输出，然后配置 COM（PWM）初始电平选择寄存器 TMRPWLVL[0]，之后根据需求，来配置 TMRMAXV[15:0] 寄存器。

完成上述配置后，对 TMRCR0[0] 写 1 使能计数器，计数器开始递增计数，当计数器的值等于 TMRMAXV[15:0] 的值时，COM 生成子模块的输出信号 com0 发生电平翻转，并通过 pwm0 传递到管脚上，同时产生中断。此后，

计数器自动清零,然后重新开始增计数。TMRMAXV[15:0]的默认值设为 0xFFFF。

注：

- 1、pwm1/pwm0 选择其中之一配置，不可同时使用。

11.2.2.5 捕获数据和标志位的缓冲

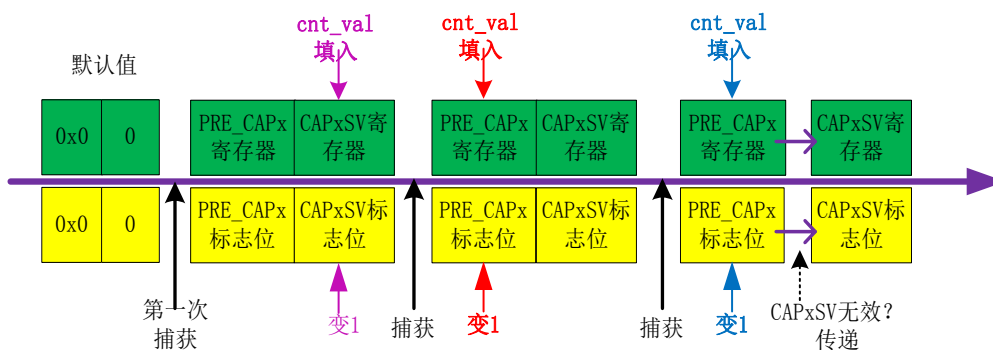


图 11-4 数据和标志位演变图

捕获开始时刻，PRE_CAPx 寄存器和 CAPxSV 寄存器默认值为 0x0，PRE_CAPx 和 CAPxSV 的标志位默认值为 0。第一次捕获后，把计数器的值传递给 CAPxSV，CAPxSV 的标志位变为 1，PRE_CAPx 的数据和标志位为默认值。

再一次发生捕获后（未发生读取 CAPxSV 的数据事件），把计数器的值传递给 PRE_CAPx，PRE_CAPx 的标志位变为 1，CAPxSV 的数据和标志位不变。后面捕获发生后，根据两个标志位的情况和捕获模式的情况（在两次捕获期间可能会发生读取数据事件），把计数器的值存在 PRE_CAPx 或者 CAPxSV 寄存器。

11.2.2.6 标志位在读取数据时的缓冲

在等待捕获的过程中，会发生是否读取 PRE_CAPx 寄存器和 CAPxSV 寄存器的事件。如果发生读取时，PRE_CAPx 和 CAPxSV 的标志位变为 0；如果未发生读取时间，PRE_CAPx 和 CAPxSV 的标志位不变保持原来的值，等待下次捕获。

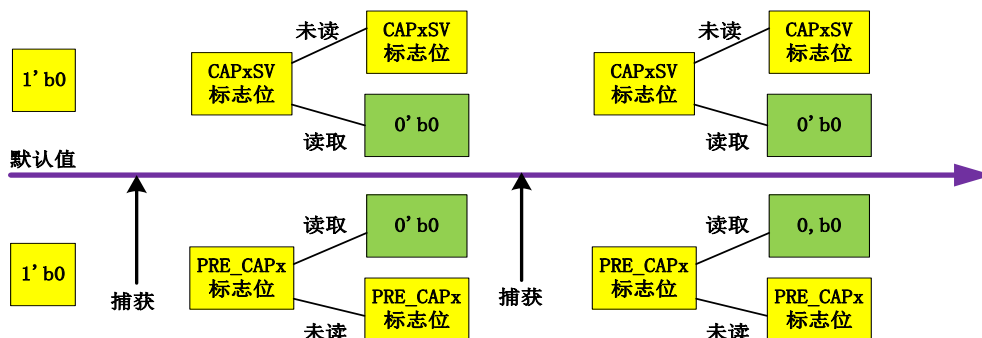


图 11-4 读取后标志位演变图

11.3 寄存器列表

表 11-1 寄存器列表

Name	Offset Address	Width	R/W	Default	Description
TMRCR0	0x00	32	R/W	0x00000000	Timer 控制寄存器 0
TMRCR1	0x04	32	R/W	0x00000000	Timer 控制寄存器 1
TMRCPEG	0x08	32	R/W	0x00000000	捕获边沿选择寄存器
TMRPWL	0x0C	32	R/W	0x00000000	PWM 初始电平选择寄存器
TMRDIVR	0x10	32	R/W	0x0000FFFF	计数分频寄存器
TMRMAXV	0x14	32	R/W	0x0000FFFF	Timer 最大计数值寄存器
TMRCPOV	0x18	32	R	0x00000000	捕获单元 0 数据寄存器
TMRCPIV	0x1C	32	R	0x00000000	捕获单元 1 数据寄存器
TMRPWOV	0x20	32	R/W	0x000000F0	PWM0 翻转比较值寄存器
TMRPWIV	0x24	32	R/W	0x000000F0	PWM1 翻转比较值寄存器
TMRCURV	0x28	32	R/W	0x00000000	Timer 当前计数值寄存器
TMRIMRR	0x2C	32	R/W	0x00000000	中断屏蔽寄存器
TMRISRR	0x30	32	R/WOC	0x00000000	中断状态寄存器
TMRPRECP0	0x34	32	R	0x00000000	捕获 0 缓存寄存器
TMRPRECP1	0x38	32	R	0x00000000	捕获 1 缓存寄存器
TMRISCP	0x3C	32	R	0x00000000	捕获数据读取状态寄存器

11.4 寄存器描述

11.4.1 TMRCR0 (Timer 控制寄存器 0)

地址: 0x00 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8

Reserved							
7	6	5	4	3	2	1	0
Reserved							TMR_EN

表 11-2 寄存器列表

Name	Bits	R/W	Description	Default
——	[31:1]	——	保留位	0x0
TMR_EN	[0]	R/W	Timer 开关; 1' b0: 关闭 Timer, 除配置寄存器外, 其他都恢复到默认值, 计数器关闭。 1' b1: 打开 Timer, 计数器开始工作。	0x0

11.4.2 TMRCR1 (Timer 控制寄存器 1)

地址: 0x04 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved			CAP1SEL	CAPOSEL	ARPE_PWM1	ARPE_PWM0	ARPE_CNT
15	14	13	12	11	10	9	8
Reserved					MMS		
7	6	5	4	3	2	1	0
CAP_SEL	CH1EN	CHOEN	MODE		CLRO_EN	CLK_SEL	

表 11-3 寄存器列表

Name	Bits	R/W	Description	Default
——	[31:21]	——	保留位	
CAP1SEL	[20]	R/W	通道 1 捕获存储数据模式选择: (默认为模式 1) 1' b0: 存储模式 1, FIFO 上移 1' b1: 存储模式 2 (无/单通道配置下不存在)	0x0
CAPOSEL	[19]	R/W	通道 0 捕获存储数据模式选择: (默认为模式 1) 1' b0: 存储模式 1, FIFO 上移 1' b1: 存储模式 2 (无/单通道配置下不存在)	0x0
ARPE_PWM1	[18]	R/W	PWM1 比较值自动重载允许位 1' b0: TMRPW1V 寄存器无缓冲	0x0

Name	Bits	R/W	Description	Default
			1' b1: TMRPW1V 寄存器有缓冲 (无/单通道配置下不存在)	
ARPE_PWM0	[17]	R/W	PWM0 比较值自动重装载允许位 1' b0: TMRPW0V 寄存器无缓冲 1' b1: TMRPW0V 寄存器有缓冲 (无/单通道配置下不存在)	0x0
ARPE_CNT	[16]	R/W	计数 cntr 最大值自动重载允许位 1' b0: TMRMAXV 寄存器无缓冲 1' b1: TMRMAXV 寄存器有缓冲	0x0
——	[15:11]	——	保留位	0x0
MMS	[10:8]	R/W	主模式选择 (Master mode selection) 这 3 位用于选择在主模式下送到从定时器的同步信息(TRGO)。可能的组合如下: 000: 使能 - 计数器使能信号 TMR_EN 被用于作为触发输出(TRGO)。有时需要在同一时间启动多个定时器或控制在一段时间内使能从定时器。计数器使能信号是通过 CEN 控制位和门控模式下的触发输入信号的逻辑或产生。当计数器使能信号受控于触发输入时, TRGO 上会有一个延迟。 001: 计数器计满更新事件被选为触发输入(TRGO)。 010: 当通道 0 发生一次比较翻转成功的时候, 触发输出送出一个正脉冲(TRGO)。pwm 模式下。 011: 当通道 1 发生一次比较翻转成功的时候, 触发输出送出一个正脉冲(TRGO)。pwm 模式下。 100: 当通道 0 发生一次捕获成功的时候, 触发输出送出一个正脉冲(TRGO)。 101: 当通道 1 发生一次捕获成功的时候, 触发输出送出一个正脉冲(TRGO)。 110: 比较 - pwm0 信号被用于作为触发输出(TRGO)。 111: 比较 - pwm1 信号被用于作为触发输出(TRGO)。 双通道下都存在。 单通道下通道 1 的触发都不存在。 无通道情况下, 通道 0 和 1 的触发都不存在。	

Name	Bits	R/W	Description	Default
CAP_SEL	[7]	R/W	通道 0 捕获选择：默认 capture0_in0 输入， 1' b0: 信号 capture0_in0 输入 1' b1: 信号 capture0_in1 输入 (无/单通道配置下不存在)	0x0
CH1EN	[6]	R/W	通道 1 选择，选择则打开，不选择则关闭 1' b0: 关闭通道 1 1' b1: 使能通道 1 (无/单通道配置下不存在)	0x0
CH0EN	[5]	R/W	通道 0 选择，选择则打开，不选择则关闭 1' b0: 关闭通道 0 1' b1: 使能通道 0 单通道下默认为 1，即不用做配置。 (无/单通道配置下不存在)	0x0
MODE	[4: 3]	R/W	模式选择位，选择则打开，不选择即关闭 2' b00: 计数器模式（定时、周期模式） [0] 2' b01: 捕获模式 [1] 2' b10: PWM 模式 [2] 2' b11: 比较模式 [3]	0x0
CLRO_EN	[2]	R/W	捕获后 cntn 计数清 0（只能选择其中一个通道使用捕获清零） 1' b0: 计数器不清 0 1' b1: 清零清 0	0x0
CLK_SEL	[1: 0]	R/W	三种时钟接入选择（默认为系统时钟） 2' b00: 选择 PCLK。 [0] 2' b01: 选择 TCK1 时钟。 [1] 2' b10: 选择 TCK2 时钟， [2] 2' b11: 保留位，	0x0

11.4.3 TMRCPEG（捕获边沿选择寄存器）

地址：0x08 初始值：0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				CAP1EG		CAP0EG	

表 11-4 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:4]	---	保留位	0x0
CAP1EG	[3:2]	R/W	捕获单元 1 边沿选择; 2' b00: 上升沿捕获 2' b01: 下降沿捕获 2' b10: 上升\下降沿都捕获 2' b11: 无效 (无/单通道配置下不存在)	0x0
CAP0EG	[1:0]	R/W	捕获单元 0 边沿选择; 2' b00: 上升沿捕获 2' b01: 下降沿捕获 2' b10: 上升\下降沿都捕获 2' b11: 无效 (无/单通道配置下不存在)	0x0

11.4.4TMRPWL (PWM 初始电平选择寄存器)

地址: 0x0C 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						PWM1HL	PWM0HL

表 11-5 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:2]	---	保留位	0x0
PWM1HL	[1]	R/W	PWM1 和比较 COM1 初始电平设置: 1' b0: 低电平 1' b1: 高电平 (无/单通道配置下不存在)	0x0
PWM0HL	[0]	R/W	PWM0 和比较 COM0 初始电平设置: 1' b0: 低电平 1' b1: 高电平 (无/单通道配置下不存在)	0x0

注: pwmxtn 设为 0 的时候, 与正常的初始电平电平相反

11.4.5 TMRDIVR (计数分频寄存器)

地址: 0x10 初始值: 0x0000 FFFF

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
DIVR[15:8]							
7	6	5	4	3	2	1	0
DIVR[7:0]							

表 11-6 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
DIVR	[15:0]	W/R	经分频后的计数频率等于工作时钟频率的 1/ (DIVR [15:0] +1); 若配置该寄存器之前分频计数器 cntdiv 已开始工作, 则本次配置值在 cntdiv 的下一个计数周期才会生效。	0xffff

11.4.6 TMRMAXV (Timer 最大计数值寄存器)

地址: 0x14 初始值: 0x0000 FFFF

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
MAXV[15:8]							
7	6	5	4	3	2	1	0
MAXV[7:0]							

表 11-7 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
MAXV	[15:0]	W/R	Timer 最大计数值; 计数器从 0 开始增计数, 计到 MAXV 之后将清零继续计数。若配置该寄存器之前主计数器 cntmas 已开始工作, 则本次配置值在 cntmas 的下一个计数周期才会生效。	0xffff

11.4.7 TMRCP0V（单元 0 第一次捕获寄存器）

地址：0x18 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
CAPOSV[15:8]							
7	6	5	4	3	2	1	0
CAPOSV[7:0]							

表 11-8 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
CAPOSV	[15:0]	R	单元 0 的第一次捕获发生后，当前计数器的值被存到该寄存器。再次发生捕获后，把 PRE_CAPO 中数值装入到 CAPOSV 中。	0x0

11.4.8 TMRCP1V（单元 1 第一次捕获寄存器）

地址：0x1C 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
CAP1SV[15:8]							
7	6	5	4	3	2	1	0
CAP1SV[7:0]							

表 11-9 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
CAP1SV	[15:0]	R	单元 1 的第一次捕获发生后，当前计数器的值被存到该寄存器。 再次发生捕获后，把 PRE_CAP1 中数值装入到 CAP1SV 中。 (单通道配置下不存在)	0x0

11.4.9 TMRPW0V (PWM0 翻转比较值寄存器)

地址: 0x20 初始值: 0x0000 00F0

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
PWMOTN[15:8]							
7	6	5	4	3	2	1	0
PWMOTN[7:0]							

表 11-10 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
PWMOTN	[15:0]	W/R	Timer 工作在 PWM 模式时, 当主计数器 cntmas 的计数值达到 PWMOTN 的设定值的时候, pwm0 输出翻转。若配置该寄存器之前主计数器 cntmas 已开始工作, 则本次配置值在 cntmas 的下一个计数周期才会生效。	0xf0

11.4.10 TMRPW1V (PWM1 翻转比较值寄存器)

地址: 0x24 初始值: 0x0000 00F0

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
PWM1TN[15:8]							
7	6	5	4	3	2	1	0
PWM1TN[7:0]							

表 11-11 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
PWM1TN	[15:0]	W/R	Timer 工作在 PWM 模式时, 当主计数器 cntmas 的计数值达到 PWM1TN 的设定值的时候, pwm1 输出翻转。 1、若配置该寄存器之前主计数器 cntmas 已开始工作, 则本次配置值在 cntmas 的下一个计数周期才会生效。 2、单通道配置下不存在	0xf0

11.4.11 TMRCURV (Timer 当前计数值寄存器)

地址: 0x28 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
CNT_VAL[15:8]							
7	6	5	4	3	2	1	0
CNT_VAL[7:0]							

表 11-12 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
CNT_VAL	[15:0]	R/W	读: 计数器当前的计数值。 写: 往寄存器写数据, 下一个时钟计数从新写入值开始计数。	0x0

11.4.12 TMRIMRR (中断使能寄存器)

地址: 0x2C 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			IMRCAP1	IMRCAP0	IMRPWM1	IMRPWM0	IMRCNTR

表 11-13 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:5]	---	保留位	0x0
IMRCAP1	[4]	W/R	捕获单元 1 功能中断使能寄存器 1' b0: 禁用中断,	0x0

Name	Bits	R/W	Description	Default
			1' b1: 使能中断, 单通道配置下不存在	
IMRCAPO	[3]	W/R	捕获单元 0 功能中断使能寄存器 1' b0: 禁用中断, 1' b1: 使能中断,	0x0
IMRPWM1	[2]	W/R	PWM1 占空比中断使能寄存器 (比较中断) 1' b0: 禁用中断, 1' b1: 使能中断, 单通道配置下不存在	0x0
IMRPWM0	[1]	W/R	PWM0 占空比中断使能寄存器 (比较中断) 1' b0: 禁用中断, 1' b1: 使能中断,	0x0
IMRCNTR	[0]	W/R	计数功能中断使能寄存器 (周期中断, 溢出中断 (配合捕获功能使用),) 1' b0: 禁用中断, 1' b1: 使能中断,	0x0

11.4.13 TMRISRR (中断状态寄存器)

地址: 0x30 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			ISRCAP1	ISRCAP0	ISRPWM1	ISRPWM0	ISRCNTR

表 11-14 寄存器列表

Name	Bits	R/W	Description	Default
——	[31:5]	——	保留位	0x0
ISRCAP1	[4]	R/WOC	捕获单元 1 功能中断状态寄存器, 1' b0: 未发生中断 1' b1: 发生中断。 写 0 的时候清除状态。 单通道配置下不存在	0x0

Name	Bits	R/W	Description	Default
ISRCAP0	[3]	R/WOC	捕获单元 0 功能中断状态寄存器 1' b0: 未发生中断 1' b1: 发生中断。 写 0 的时候清除状态。	0x0
ISRPWM1	[2]	R/WOC	PWM1 占空比中断状态寄存器， 1' b0: 未发生中断 1' b1: 发生中断。 写 0 的时候清除状态。 单通道配置下不存在	0x0
ISRPWM0	[1]	R/WOC	PWM0 占空比中断状态寄存器， 1' b0: 未发生中断 1' b1: 发生中断。 写 0 的时候清除状态。	0x0
ISRCNTR	[0]	R/WOC	计数功能中断状态寄存器，(周期，比较，溢出中断) 1' b0: 未发生中断 1' b1: 发生中断。 写 0 的时候清除状态。	0x0

11.4.14 TMRPRECP0（单元 0 后一次捕获寄存器）

地址：0x34 初始值：0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
PRE_CAP0[15:8]							
7	6	5	4	3	2	1	0
PRE_CAP0[7:0]							

表 11-15 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
PRE_CAP0	[15:0]	R	当后一次发生捕获单元 0 事件, 当前计数器的值 cnt_val 被存到该寄存器。	0x0

11.4.15 TMRPRECP1（单元 1 后一次捕获寄存器）

地址：0x38 初始值：0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
PRE_CAP1[15:8]							
7	6	5	4	3	2	1	0
PRE_CAP1[7:0]							

表 11-16 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
PRE_CAP1	[15:0]	R	当后一次发生捕获单元 1 事件, 当前计数器的值 cnt_val 被存到该寄存器。 单通道配置下不存在	0x0

11.4.16 TMRISCP（捕获数据的状态寄存器）

地址：0x3C 初始值：0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				ISRRECP1	ISCP1	ISRPECP0	ISCP0

表 11-17 寄存器列表

Name	Bits	R/W	Description	Default
---	[31:4]	---	保留位	0x0
ISPRECP1	[3]	R	单元 1 的后一次捕获寄存器的状态寄存器。 1' b1: 数据有效 1' b0: 数据无效 单通道配置下不存在	0x0
ISCP1	[2]	R	单元 1 的第一次捕获寄存器的状态寄存器。	0x0

Name	Bits	R/W	Description	Default
			1' b1: 数据有效 1' b0: 数据无效。 单通道配置下不存在	
ISPRECP0	[1]	R	单元 0 后一次捕获寄存器的状态寄存器。 1' b1: 数据有效 1' b0: 数据无效。	0x0
ISCP0	[0]	R	单元 0 第一次捕获寄存器的状态寄存器。 1' b1: 数据有效 1' b0: 数据无效。	0x0

注：当捕获功能关闭的时候，该状态寄存器数值为 0

12 SPI 模块

12.1 概述

- 可分别工作在主模式和从模式下
- 全双工通讯，通讯波特率可配，最大通讯速率 1/4 系统时钟频率
- 主模式下，支持与最多 8 个从设备之间的通讯
- 8-Bit 数据传输，MSB 在前，LSB 在后
- 时钟极性/相位可配
- 无有效数据传输，线路状态不变

12.2 功能描述

每次数据传输开始于 SSN 信号的下降沿，结束于其上升沿。数据传输过程由 SCK 和 SSN 信号控制，不论作为主机还是从机，在传输的时候，都是高位在前，低位在后的方式。

SPI 功能框图如下：

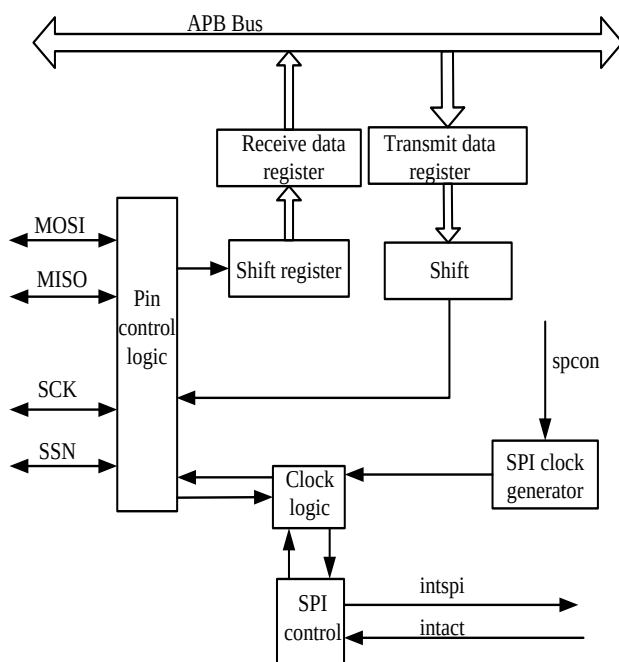


图 12-1 SPI 模块功能框图

12.2.1 主模式

在主模式，SPCON 寄存器的 mstr 位为 1，SPI 等待对寄存器 SPDAT 的写操作，一旦写入，数据传输开始。数据同步于串行时钟 SCK0 的沿从 MOSI0 脚移出，同时，接收数据从 MISO1 脚移入。串行时钟 SCK0 频率由 DIV[7:0] 控制，系统时钟首先 4 分频，再根据 DIV[7:0] 做 1~255 分频产生 SCK0。

12.2.2 从模式

从模式下，SCKI 是一个输入脚，接受来自主 SPI 的串行时钟。数据传输前，从模式的 SSN 引脚必须为低电平。SSN 保持低电平，一直到传输结束。

在从 SPI 模式下，数据进入移位寄存器受主 SPI 的串行时钟控制。一个字节的数据进入从 SPI 的移位寄存器后，被传送到数据接收寄存器中。为了防止数据溢出，在下一个完整字节的数据进入移位寄存器之前，软件必须读取数据接收寄存器。

从 SPI 的 SCK 速率不受 DIV[7:0] 的控制，只受主 SPI 发送过来的 SCKI 限制。

当主 SPI 开始一个传输时，在从 SPI 的移位寄存器中的数据也开始被移出到 MISO 上去。

12.2.3 时钟极性和相位

根据 SPICON 寄存器中的 CPOL 和 CPHA 两位的设置，本系统一共支持四种相位和极性的时钟，如下图所示。

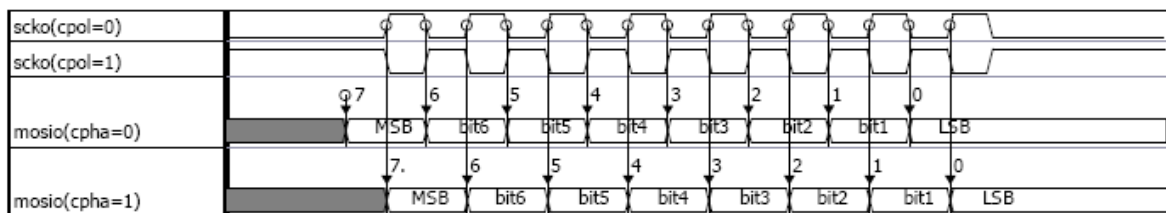


图 12-2 SPI 模式传输波形

需要注意的是，在改变 SPI 的主从模式，或者改变 CPHA 和 CPOL 时，必须将 SPI 先关闭。四种配置的详细时序图如下。

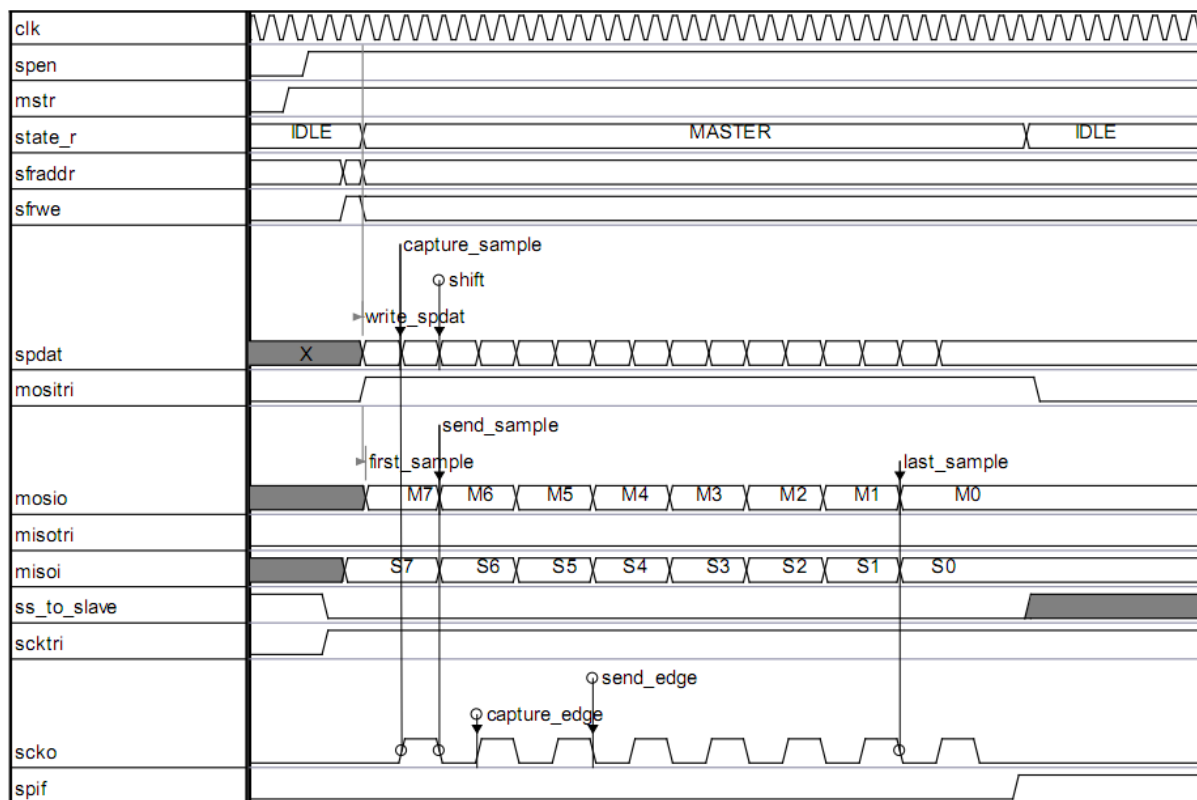


图 12-3 主模式传输波形, CPHA=0, CPOL=0(spi_cpol0_cpha0)

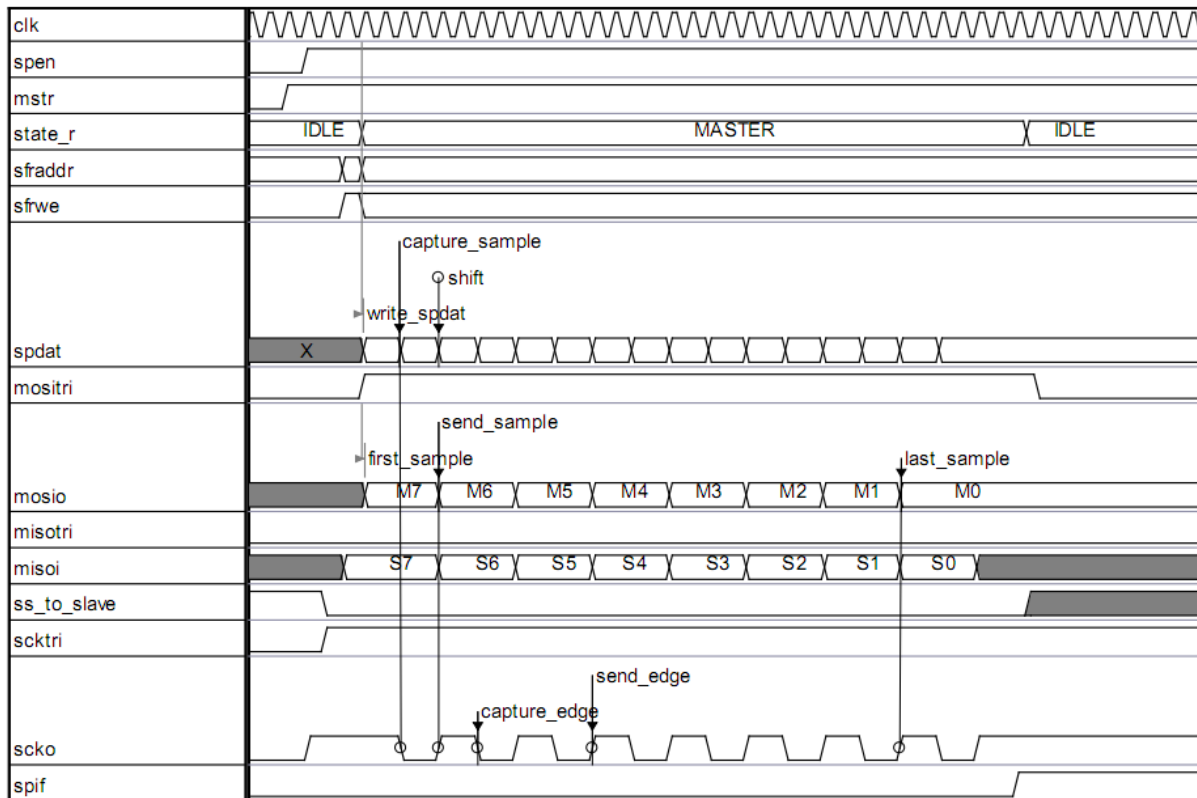


图 12-4 主模式传输波形, CPHA=0, CPOL=1(spi_cpol1_cpha0)

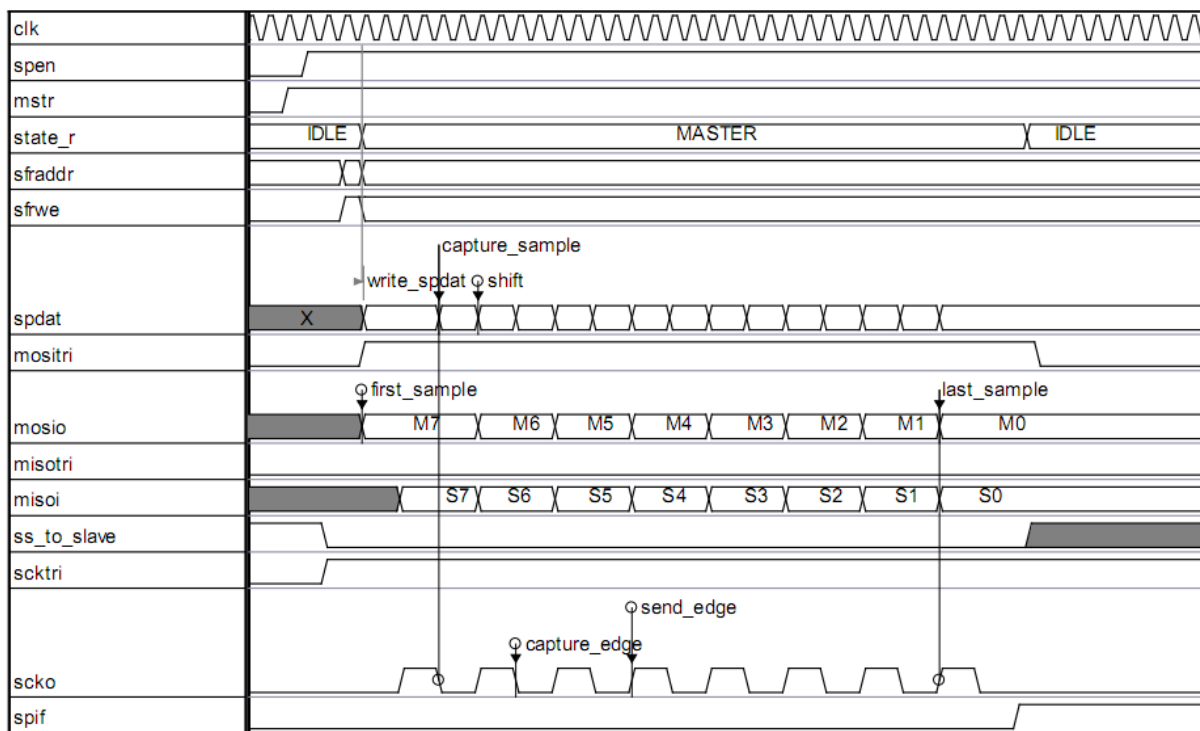


图 12-5 主模式传输波形, CPHA=1, CPOL=0(spi_tr55_aa)

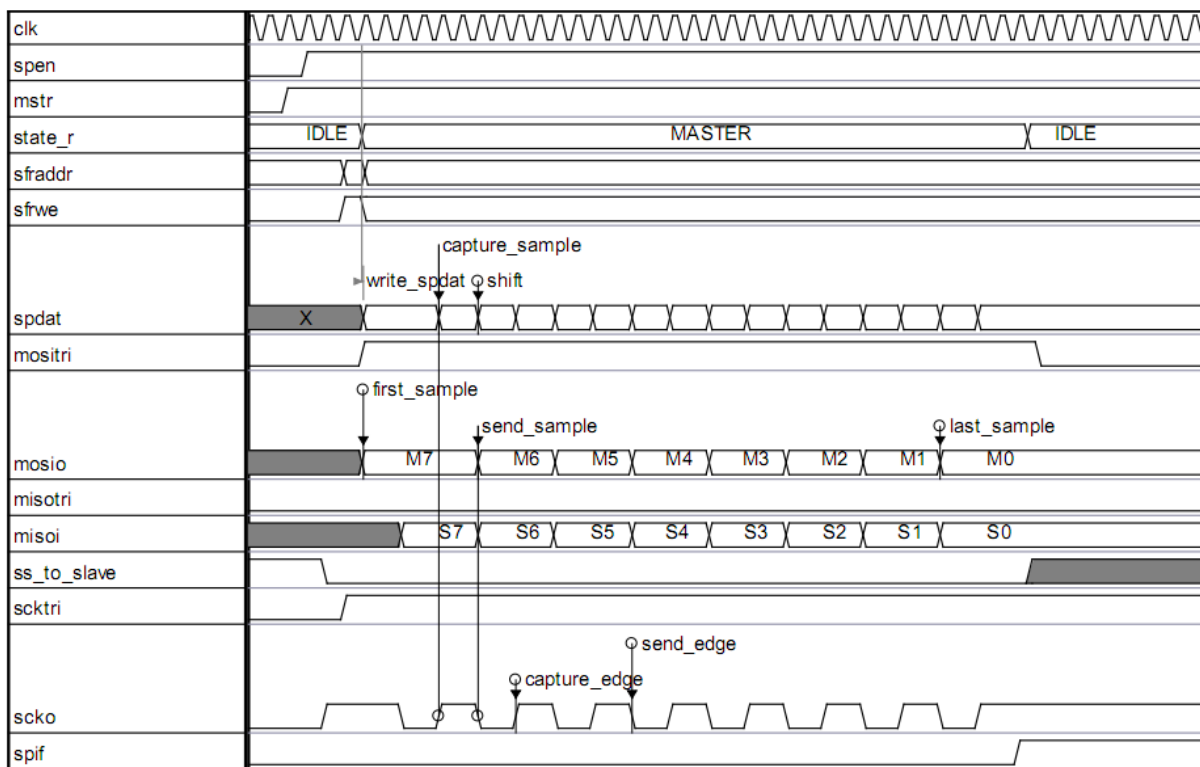


图 12-6 主模式传输波形, CPHA=1, CPOL=1(spi_cpol1_cpha1)

12.2.4 中断

SPI 模块在以下两种情况产生中断请求：

- (1) 硬件置标志位 SPIF，表示单次传输完成；
- (2) 硬件置主从模式冲突错误标志位 MODIF，即 SPI 配置为主，但外部 ssn 输入为低；

以下是典型时序图。

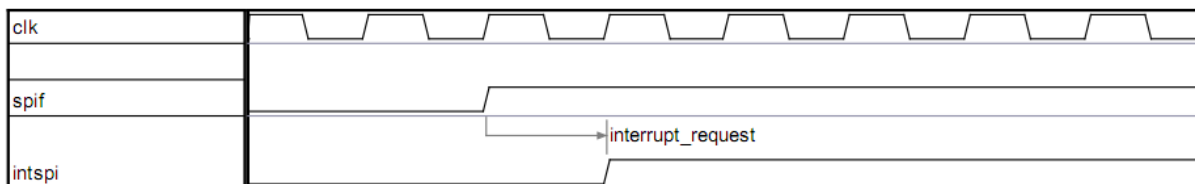


图 12-7 由标志位 spif 产生中断请求

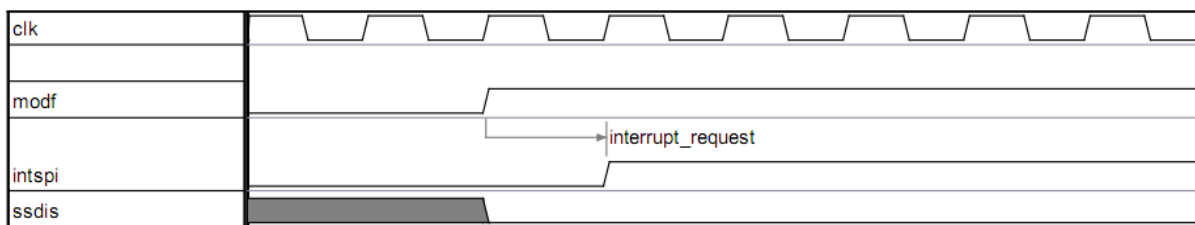


图 12-8 由标志位 modf 产生中断请求

12.2.5 主模式软件使用流程图

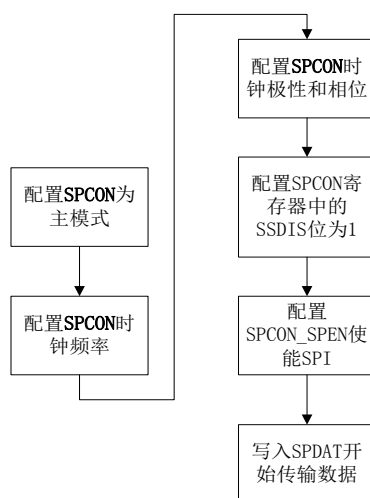


图 12-9 主模式软件使用流程图

12.2.6 从模式软件使用流程图

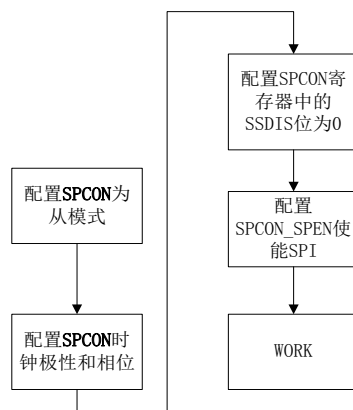


图 12-10 从模式软件使用流程图

12.3 寄存器列表

表 12-1 寄存器列表

寄存器名	偏移地址	R/W	复位值	说明
SPSTA	0x00	RW	0x0	SPI 状态寄存器
SPCON	0x04	RW	0x14	SPI 控制寄存器
SPDAT	0x08	RW	0x0	SPI 数据寄存器
SPSSN	0x0C	RW	0xff	SPI 主从选择寄存器
RXCR	0x20	RW	0x0	RX 通道控制寄存器
RXSR	0x24	R	0x0	RX 通道状态寄存器
RPR	0x30	RW	0x0	RX 通道存储器指针寄存器
RCR	0x34	RW	0x0	RX 通道传输数量计数寄存器
RNPR	0x38	RW	0x0	RX 通道下回存储器指针寄存器
RNCR	0x3C	RW	0x0	RX 通道下回传输数量计数寄存器
TXCR	0x40	WO	0x0	TX 通道控制寄存器
TXSR	0x44	RO	0x0	TX 通道状态寄存器
TPR	0x50	RW	0x0	TX 通道存储器指针寄存器
TCR	0x54	RW	0x0	TX 通道传输数量计数寄存器
TNPR	0x58	RW	0x0	TX 通道下回存储器指针寄存器
TNCR	0x5C	RW	0x0	TX 通道下回传输数量计数寄存器

12.4 寄存器描述

SPI 基地址: SPI0 0X4900 4000

SPI1 0X4900 4400

SPI2 0X4900 4800

12.4.1 状态寄存器 SPSTA

地址 0x00 初始值 0x0

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	0x0
DMATOC	[9]	R/W	DMA 发送完成传输中断标志 0: DMA 发送未完成 1: DMA 发送完成	0x0
DMAROC	[8]	R/W	DMA 接收完成传输中断标志 0: DMA 接收未完成 1: DMA 接收完成	0x0
PIF	[7]	RC	SPI 传输完成标志: 1: 一次传输完成; 0: 无传输或传输进行中; 注: 读清除发生在 SPIF 置位后, 读取 SPSTA, 然后读取 SPDAT 寄存器之后;	0x0
COL	[6]	RC	写冲突标志: 1: 有写冲突; 0: 无写冲突; 注: 一次传输未结束向 SPDAT 写入数据置位该标志, 读清除发生在 wcol 置位后, 读取 SPSTA, 然后读取 SPDAT 寄存器之后;	0x0
SSERR	[5]	RO	从器件选择线错误标志: 1: 做 SLAVE 时传输未完成选择线 SSN 变高; 0: 正常传输;	0x0
MODF	[4]	WC	SPI 主从模式冲突错误标志: 1: 内部选择为主, 外部从选择线有效(SSN=0); 0: 无冲突; 注: 外部从选择线 SSN 无效后, 该位可自动变为 0, 另重读 SPSTA 后写 SPCON 寄存器也可自动清除此位;	0x0
N/A	[3:0]	RAZ	保留	0x0

12.4.2 控制寄存器 SPCON

地址 0x04 初始值 0x814

Name	Bits	R/W	Description	Default
—	[31:16]	—	保留位	0x0
DIV	[15:8]	RW	SPI 时钟速率控制。配置为 MASTER 时，首先系统时钟 4 分频，再根据 div 配置做 1-255 分频产生 SCK0。如果 div=0，硬件自动改为 div=1。	0x8
—	[7]	—	保留	0x0
SPEN	[6]	RW	SPI 使能位： 1: 使能； 0: 不使能；	0x0
SSDIS	[5]	RW	slave select input disable signal: 0: 使能 SSN 信号输入（无论是做主还是做从）； 1: 不使能 SSN 信号输入（无论是做主还是做从）； 注 1: 做主时如果 asserting SSN, 则该 SPI 模块会被关闭并报错； 注 2: 做从时如果 cpha=0, 该位被忽略, 如果 cpha=1 且 ssdis=1, 这时 modf 中断不产生；	0x0
MSTR	[4]	RW	主、从模式选择： 1: 作为主器件； 0: 作为从器件；	0x1
CPOL	[3]	RW	SPI 时钟极性： 1: SCLK 空闲时为高电平； 0: SCLK 空闲时为低电平。	0x0
CPHA	[2]	RW	SPI 时钟相位选择： 1: 数据在 scki/scko 回到空闲态时采样；(cpol=0, 下沿, cpol=1, 上沿) 0: 数据在 scki/scko 离开空闲态时采样；(cpol=0, 上沿, cpol=1, 下沿)	0x1
—	[1:0]	—	保留	0x0

12.4.3 数据寄存器 SPDAT

地址 0x08 初始值 0x0

Name	Bits	R/W	Description	Default
—	[31:8]	—	保留位	0x0
DATA	[7:0]	RW	数据位	0x0

12.4.4 主从选择寄存器 SPSSN

地址 0x0C 初始值 0xFF

Name	Bits	R/W	Description	Default

—	[31:8]	—	保留位	0x0
N/A	[7:1]	RA0, SBO	保留	0x7F
SSN	[0]	RW	作为主机时，该位决定是否选中从机： 1: 不选择； 0: 选择； 注：SPI 作为主机可对 8 个从机进行操作，其它从机可用 GPIO 作为选中控制信号；	0x1

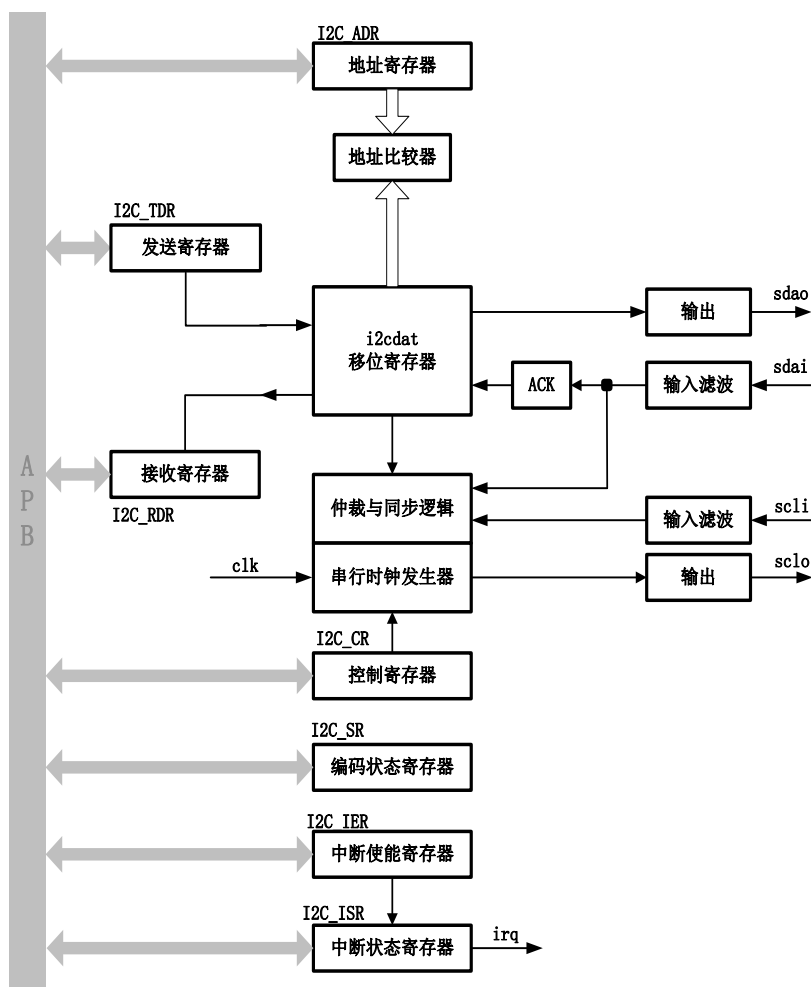
13 $I \subset \mathbb{C}$ 模块

芯片内置 1 个 I²C，支持主/从模式收发。

13.1 概述

- 可分别工作在主模式和从模式下
- 全双工通讯，主模式下 SCK 时钟频率可配
- 主从模式最大频率(1/2 PCLK)
- 从模式下支持 7 Bit/10 Bit 地址
- 支持多 Master 模式
- 支持 GC 模式 (General Call)
- 支持中断使能，中断状态
- 支持标准速率 (100KBps) 和 FAST 模式 (400KBps)

13.2 功能框图

图 13-1 I²C 功能框图

13.3 功能描述

13.3.1 I²C 协议

I²C 协议如下，主要包含：

- (1) START 标志生成。
- (2) 从机地址传输。
- (3) 数据传输。
- (4) STOP 标志生成。

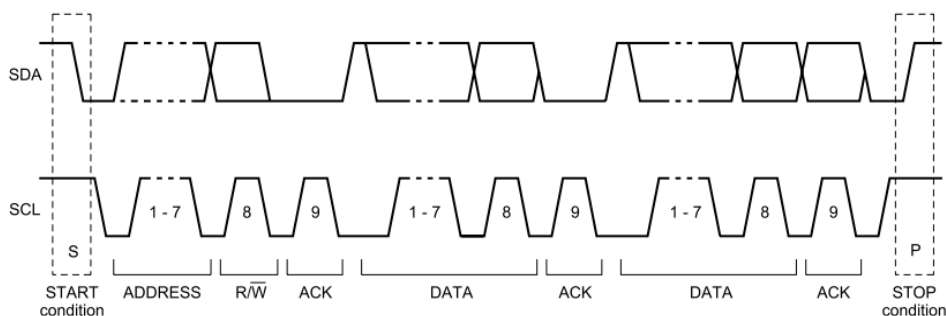


图 13-2 I²C 时序图

START 标志生成

在时钟线（SCL）为高电平其间，数据线（SDA）由高变低，将产生一个 START 标志信号。总线在起始条件后被认为处于忙的状态。如果产生重复起始 Sr 条件而不产生停止条件，总线会一直处于忙的状态。此时的起始条件 S 和重复起始 Sr 条件在功能上是一样的。

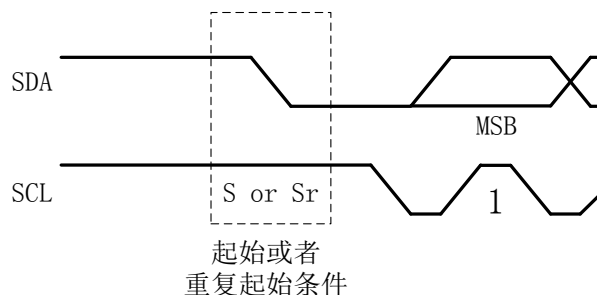


图 13-3 I²C START 标记图

STOP 标志生成

在时钟线（SCL）为高电平其间，数据线（SDA）由低变高，将产生一个停止信号。在停止条件的某段时间后总线被认为再次处于空闲状态。

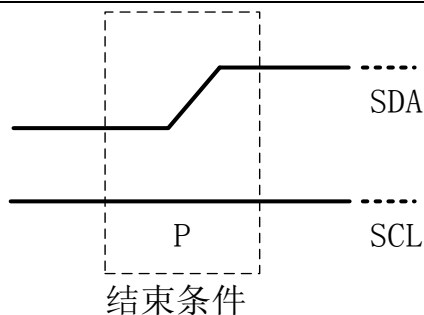


图 13-4 I²C STOP 标记图

字节格式

发送到 SDA 线上的每个字节必须为 8 位，每次传输可以发送的字节数量不受限制，每个字节后必须跟一个响应位。首先传输的是数据的最高位 MSB。如果当前传输的数据是从机的地址，则最低位 LSB 表示当前操作类型：1，读操作；0，写操作。

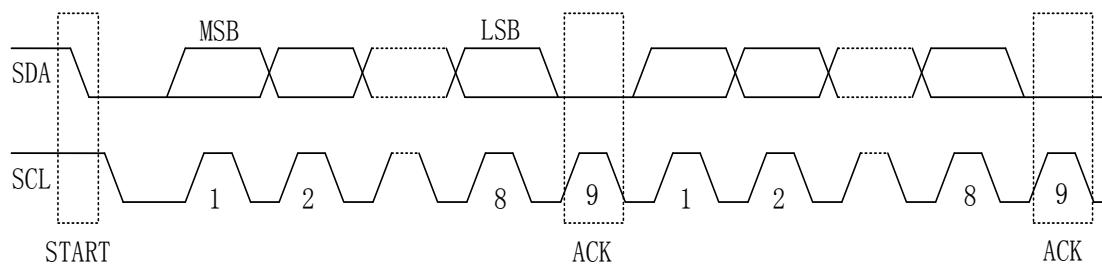


图 13-5 I²C 字节格式图

应答标志

既认可信号，主机写从机时每写完一字节，如果正确，从机将在下一个时钟周期将数据线（SDA）拉低，以告诉主机操作有效。在主机读从机时正确读完一字节后，主机在下一个时钟周期同样也要将数据线（SDA）拉低，发出认可信号，告诉从机所发数据已经收妥。（注：读从机时主机在最后 1 字节数据接收完以后不发应答，直接发停止信号）。

13.3.2 主机模式状态码

表 13-1 主机发送模式状态码

状态码 I ² C_SR	I ² C 总线和硬件接口状态	应用软件响应					I ² C 执行的下一个动作
		读 / 写 数据 FIFO	控制位操作				
			START	STOP	SI	AA	
08H	已发送开始条件	已写入 SLA+W	X	0	0	X	发送 SLA+W，接收 ACK
10H	已发送重复开	已写入 SLA+W	X	0	0	X	发送 SLA+W，接收 ACK

	始条件	已写入 SLA+R	X	0	0	X	发送 SLA+R, I ² C 将切换到主机接收模式
18H	已发送 SLA+W; 已接收 ACK	Fifo 内非空 有数据字节	0	0	0	X	发送数据, 接收 ACK
		无动作	1	0	0	X	发送开始条件
			0	1	0	X	发送终止条件; 清除 STO 标志
			1	1	0	X	发送终止条件, 之后发送起始条件; STO 被清除
20H	已发送 SLA+W; 已接收 NACK	Fifo 内非空 有数据字节	0	0	0	X	发送数据, 接收 ACK
		无动作	1	0	0	X	发送开始条件
			0	1	0	X	发送终止条件; 清除 STO 标志
			1	1	0	X	发送终止条件, 之后发送起始条件; STO 被清除
28H	已发送 I ² C_TDR 数据 (AA=0); 已接收 ACK 回 应	Fifo 内非空 有数据字节	x	x	X	X	发送数据, 接收 ACK
		无动作	1	0	X	X	发送重复开始条件
			0	1	X	X	发送终止条件; 清除 STO 标志
			1	1	X	X	发送终止条件, 之后发送起始条件; STO 被清除
30H	已发送 I ² C_TDR 数据 (AA=0); 已接收 NACK 回 应	Fifo 内非空 有数据字节	0	0	0	X	发送数据, 接收 ACK
		无动作	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件; 清除 STO 标志
			1	1	0	X	发送终止条件, 之后发送起始条件; STO 被清除

表 13-2 主机接收模式状态码

状态码 I ² C_SR	I ² C 总线和硬件 接口状态	应用软件响应					I ² C 执行的下一个动作
		读 / 写 数据 FIFO	控制位操作				
			START	STOP	SI	AA	
08H	已发送开始条件	已写入 SLA+R	X	0	0	X	发送 SLA+R，接收 ACK
10H	已发送重复开始条件	已写入 SLA+R	X	0	0	X	发送 SLA+R，接收 ACK
		已写入 SLA+W	X	0	0	X	发送 SLA+W， I ² C 将切换到主机发送模式
40H	已发送 SLA+R； 已接收 ACK	无动作	0	0	0	0	接收数据，返回 NACK
			0	0	0	1	接收数据，返回 ACK
48H	已发送 SLA+R； 已接收 NACK	无动作	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件；清除 STO 标志
			1	1	0	X	发送终止条件，之后发送起始条件； STO 被清除
50H	数据已接收； 已回应 ACK	读取数据	0	0	0	0	接收数据，返回 NACK
			0	0	0	1	接收数据，返回 ACK
58H	数据已接收； 已回应 NACK	读取数据	1	0	0	X	发送重复开始条件
			0	1	0	X	发送终止条件；清除 STO 标志
			1	1	0	X	发送终止条件，之后发送起始条件； STO 被清除

13.3.3 从机模式状态码

表 13-3 从机发送模式状态码

状态码 I ² C_SR	I ² C 总线和硬件 接口状态	应用软件响应					I ² C 执行的下一个动作
		读 / 写 数据 FIFO	控制位操作				
			START	STOP	SI	AA	
A8H	已收到自己 SLA+R 已经回应 ACK	Fifo 内非空 有数据字节	X	0	0	0	发送最后数据；等待 ACK 回应
			X	0	0	1	发送数据；等待 ACK 回应
B0H	作为主机发送 SLA+R/W 时失去 仲裁，收到主机 SLA+R 已回应 ACK	Fifo 内非空 有数据字节	X	0	0	0	发送最后数据；等待 ACK 回应
			X	0	0	1	发送数据；等待 ACK 回应
B8H	已发送数据 已接收 ACK 回应	Fifo 内非空 有数据字节	X	x	x	0	发送最后数据；等待 ACK 回应
			X	x	x	1	发送数据；等待 ACK 回应
C0H	已发送数据； 已接收 NACK 回 应	无动作	0	0	0	0	切换至非寻址从机模式；不 响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式；响 应自己地址，是否响应通用 地址依赖于寄存器 I ² C_AR 中 GC 的设置
			1	0	0	0	切换至非寻址从机模式；不 响应自己地址和通用地 址；总线空闲时发送“开始 条件”
			1	0	0	1	切换至非寻址从机模式；响 应自己地址，是否响应通用 地址依赖于寄存器 I ² C_AR 中 GC 的设置 总线空闲时发送“开始条

							件”
C8H	已发送最后一个 I ² C_TDR 数据 (AA=0); 已接收 ACK 回应	无动作	0	0	0	0	切换至非寻址从机模式; 不响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式; 响应自己地址, 是否响应通用地址依赖于寄存器 I ² C_AR 中 GC 的设置
			1	0	0	0	切换至非寻址从机模式; 不响应自己地址和通用地址; 总线空闲时发送“开始条件”
			1	0	0	1	切换至非寻址从机模式; 响应自己地址, 是否响应通用地址依赖于寄存器 I ² C_AR 中 GC 的设置 总线空闲时发送“开始条件”

表 13-4 从机接收模式状态码

状态码 I ² C_SR	I ² C 总线和硬件 接口状态	应用软件响应					I ² C 执行的下一个动作
		读 / 写 数据 FIFO	控制位操作				
			START	STOP	SI	AA	
60H	已收到自己 SLA+W; 已回应 AC	无动作	X	0	0	0	接收数据; 发送 NACK 回应
			X	0	0	1	接收数据; 发送 ACK 回应
68H	作为主机发送 SLA+R/W 时失去 仲裁, 收到主机 SLA+W; 已回应 ACK	无动作	X	0	0	0	接收数据; 发送 NACK 回应
			X	0	0	1	接收数据; 发送 ACK 回应
70H	收到主机发送	无动作	X	0	0	0	接收数据; 发送 NACK 回应

状态码 I ² C_SR	I ² C 总线和硬件 接口状态	应用软件响应					I ² C 执行的下一个动作
		读 / 写 数 据 FIFO	控制位操作				
			START	STOP	SI	AA	
	通用地址; 0x00 已回应 ACK		X	0	0	1	接收数据; 发送 ACK 回应
78H	作为主机发送 SLA+R/W 时失去 仲裁, 收到主机 发 送 通 用 地 址; 已回应 ACK	无动作	X	0	0	0	接收数据; 发送 NACK 回应
			X	0	0	1	接收数据; 发送 ACK 回应
80H	处于已寻址状 态; 已收到数据; 已回应 ACK	读取数据	X	x	x	0	接收数据; 发送 NACK 回应
			X	x	x	1	接收数据; 发送 ACK 回应
88H	处于已寻址状 态; 已收到数据; 已回应 NACK	读取数据	0	0	0	0	切换至非寻址从机模式; 不 响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式; 响 应自己地址, 是否响应通用 地址依赖于寄存器 I ² C_AR 中 GC 的设置
			1	0	0	0	切换至非寻址从机模式; 不 响应自己地址和通用地 址; 总线空闲时发送“开始 条件”
			1	0	0	1	切换至非寻址从机模式; 响 应自己地址, 是否响应通用 地址依赖于寄存器 I ² C_AR 中 GC 的设置 总线空闲时发送“开始条 件”
90H	处于通用地址 已寻址状态; 已	读取数据	X	x	x	0	接收数据; 发送 NACK 回应
			X	x	x	1	接收数据; 发送 ACK 回应

状态码 I ² C_SR	I ² C 总线和硬件 接口状态	应用软件响应					I ² C 执行的下一个动作
		读 / 写 数 据 FIFO	控制位操作				
			START	STOP	SI	AA	
	收到数据; 已回应 ACK						
98H	处于通用地址 已寻址状态; 已收到数据; 已回应 NACK	读取数据	0	0	0	0	切换至非寻址从机模式; 不 响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式; 响 应自己地址, 是否响应通用 地址依赖于寄存器 I ² C_AR 中 GC 的设置
			1	0	0	0	切换至非寻址从机模式; 不 响应自己地址和通用地址; 总线空闲时发送“开始 条件”
			1	0	0	1	切换至非寻址从机模式; 响 应自己地址, 是否响应通用 地址依赖于寄存器 I ² C_AR 中 GC 的设置 总线空闲时发送“开始 条件”
A0H	从机在寻址模 式时, 收到重复 开始条件	无动作	0	0	0	0	切换至非寻址从机模式; 不 响应自己地址和通用地址
			0	0	0	1	切换至非寻址从机模式; 响 应自己地址, 是否响应通用 地址依赖于寄存器 I ² C_AR 中 GC 的设置
			1	0	0	0	切换至非寻址从机模式; 不 响应自己地址和通用地址; 总线空闲时发送“开始 条件”

状态码 I ² C_SR	I ² C 总线和硬件 接口状态	应用软件响应					I ² C 执行的下一个动作
		读 / 写 数 据 FIFO	控制位操作				
			START	STOP	SI	AA	
			1	0	0	1	切换至非寻址从机模式; 响应自己地址, 是否响应通用地址依赖于寄存器 I ² C_AR 中 GC 的设置 总线空闲时发送 “开始条件”
			0	0	0	1	切换至非寻址从机模式; 响应自存

注:

表中 X 代表忽略。

表 13-5 其他模式状态码

状态码 I ² C_SR	I ² C 总线和硬件接口状态	应用软件响应					I ² C 执行的下一个动作
		读 / 写 数据 FIFO	控制位操作				
			START	STOP	SI	AA	
F8H	没有有效状态码	无动作	无动作				等待或处理当前传输
38H	失去仲裁	无动作	0	0	0	X	I ² C 总线被释放；进入非寻址从机模式
			1	0	0	X	在总线空闲时发送开始条件
00H	在主机或寻址从机模式下有非法开始条件或终止条件发送；接口导致 I ² C 内部逻辑混乱	无动作	0	1	0	X	只有内部硬件受影响；释放总线；切换到非寻址从机模式；清除 STO

13.4 寄存器列表

表 13-6 I²C 寄存器列表

名称	偏移地址	R/W	默认值	描述
I ² C_DAT	0x00	R/W	0x00000000	数据寄存器
I ² C_ADR	0x04	R/W	0x00000000	地址寄存器
I ² C_CR	0x08	R/W	0x0000FE00	控制寄存器
I ² C_SR	0x0C	R	0x00000000	状态寄存器

13.5 寄存器描述

13.5.1 I²C DATA 数据寄存器

地址 0x00 初始值: 0x0

表 13-7 数据寄存器

Name	Bits	R/W	Description	Default
—	[31:8]	—	保留位	0x0
I ² CDTA	[7:0]	R/W	I ² CDAT 寄存器包含一个通过 I ² C 总线传输的字节或一个刚通过 I ² C 总线接收的字节。	0x0

寄存器 I²CDAT 是将要被传送到总线上的数据，或者是刚从总线上接收到的数据。寄存器 I²CDAT 没有设置影子寄存器，也没有双缓存，所以当 I²C 中断发生时，MCU 需要及时从它读取数据，以免数据丢失。

13.5.2 I²C ADDR 地址寄存器

地址 0x04 初始值：0x0

表 13-8 地址寄存器

Name	Bits	R/W	Description	Default
—	[31:8]	—	保留位	0x0
addr	[7:1]	R/W	I ² C 的从机地址	0x0
gc	[0]	R/W	广播地址确认位，如果该位置，则识别广播地址，否则被忽略。	0x0

13.5.3 I²C CON 控制寄存器

地址 0x08 初始值：0x0

表 13-9 控制寄存器

Name	Bits	R/W	Description	Default
—	[31:9]	—	保留	0x0
CR[7:0]	[15:8]	R/W	时钟速率位 I ² C CLOCK=f _{sys} /(CR[7:0]+1)/4;CR[7:0]应大于 4.	0x0
—	[7]	—	保留	0x0
ens1	[6]	R/W	I ² C 使能位。 当 ens1 = 0 时，“sdao”和“sclo”输出设置为 1，驱动芯片的输出焊盘处于高阻态，并且忽略“sdai”	0x0

			和“scli”输入信号，当 ens1 = 1 时，I ² C 组件为启用。	
sta	[5]	R/W	开始标志。 当 sta = 1 时，I ² C 组件检查 I ² C 总线状态，如果总线空闲，则产生 START 条件。	0x0
sto	[4]	R/W	停止标志。 当 sto = 1 且 I ² C 接口处于主模式时，STOP 条件将传输到 I ² C 总线	0x0
si	[3]	R/W	串行中断标志 当输入 26 个可能的 I ² C 状态中的 25 个中的一个时，“si”由硬件设置。唯一未设置“si”的状态是状态 F8h，表示没有相关的状态信息可用。必须通过软件清除“si”标志。为了清除“si”位，必须将 0 写入该位。将 1 写入 si 位不会改变“si”的值。	0x0
aa	[2]	R/W	断言确认标志。 -当 aa = 1 时，将在以下情况下返回“确认”： -已收到“自己的 slave 地址” - gc 位时接收到广播呼叫地址 - I ² Caddr 寄存器已设置 - 当 I ² C 处于主接收器模式时接收到数据字节 -当 I ² C 处于从接收器模式时，已接收到数据字节 -当 aa = 0 时，在以下情况下将返回“不确认”： -当 I ² C 处于主接收器模式时接收到数据字节 -当 I ² C 处于从接收器模式时，已接收到数据字节	0x0
—	[1:0]	—	保留位	0x0

13.5.4I²CSTA 状态寄存器

地址 0x0c 初始值：0xf8

表 13-10 I²CSTA 状态寄存器

Name	Bits	R/W	Description	Default
—	[31:8]	—	保留位	0x0
I ² CSTA	[7:3]	R0	I ² C 状态码	0x1f
—	[2:0]	—	保留位	0x0

寄存器 I²CSTA 反映 I²C 模块的实时状态。这个寄存器的低三位始终为 0。总共有 26 种可能的状态。当进入 25 种状态的其中一种时，都会产生中断；唯一一种不产生中断的情况是状态 F8h。在下表中，SLA 指从机地址，R 指与从机地址一起传送的读/写位是读，W 指与从机地址一起传送的读/写位是写。

14 RTC 模块

RTC 单元提供实时时钟、日历等功能，具有自动闰年闰月调整，支持闹钟功能、周期性中断以及计时中断功能。

RTC 模块有独立的供电，独立的 RTC_POR 信号，使用 32kHz 晶振时钟，RTC 模块的功耗有严格的要求。RTC 在各种工作模式下都不会被关闭，在低功耗下仍然正常运行。

RTC 所有的输出寄存器（时间和万年历）、RTC 时钟校正寄存器只在上电和掉电时被复位，以保持 RTC 的准确性。

14.1 性能和特性

- 使用外部 32.768kHz 的晶振。
- 输出寄存器有秒/分/小时/日/星期/月/年寄存器。
- 具有自动闰年闰月调整功能，计时范围 100 年。
- 两个独立的 16 位可编程定时器，不可级联。
- 5 个周期性中断功能（秒/分/小时/日/月）。
- 2 个定时器周期性中断功能。
- 1 个闹钟中断功能。
- 可输出校正后的 1 秒信号。
- 具有时钟校正功能，可达到高精度、均匀的校正。

14.2 功能描述

14.2.1 模块框图

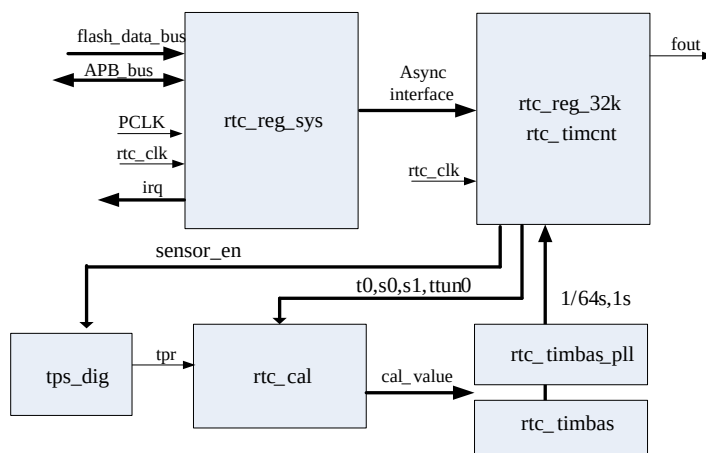


图 14-1 RTC 结构框图

14.2.2 功能描述

RTC 包含 6 个主要模块:rtc_reg_sys, rtc_timent, rtc_cal, rtc_timbas, rtc_timbas_pll, tps_dig。

rtc_reg_sys 负责 APB bus 对内部寄存器的读写, rtc_cal 是校准计算的核心模块, 芯片的温度值由 tps_dig 提供。rtc_timbas, rtc_timbas_pll 两块分别产生 32k 晶振的秒时基和 pll 的秒时基。rtc_timent 仅利用 32k 晶振产生的校准秒时基实现万年历计时功能, pll 的校准秒时基仅用于 1 秒信号的输出。所有的内部寄存器也放在 rtc_timent 中。

在每个秒脉冲的上升沿,rtc_reg_32K 将计数得到的时间如秒、分、时送回 rtc_reg_sys,以便 APB 接口能随时读取。

1. 时钟校正

芯片内的温度传感器每隔一段时间测出当前温度值, RTC 根据所用晶振的温度特性曲线

$$PPm = \gamma(T - T_0)^3 + \beta(T - T_0)^2 + S_0$$

算出当前温度所对应的补偿值, 调整计时电路。

2. 时间和万年历

RTC 提供秒、分、时、日、星期、月、年等时间寄存器。

通过 RTC 的时间寄存器, 可以得到自动闰年校正的万年历功能, 其范围从 2000 年 1 月 1 日到 2099 年 12 月 31 日。

3. 时标输出

RTC 有一个时标输出端, 可输出秒时标。

4. 定时器

RTC 模块里有两个 16 位定时器 TMR0 和 TMR1, 可分别使能和禁止。

5. 中断

RTC 一共提供 8 种中断源: 秒中断、分中断、小时中断、日中断、月中断、定时器 0 中断、定时器 1 中断、闹钟中断, 共用 CPU 的 IRQ_RTC 中断向量。RTC 的 8 种中断源由 RTCIE 寄存器控制其使能, 中断标志在 RTCIF 寄存器中, 中断标志采用写 0 清 0 的方式。

6. 时间寄存器读取

在用户读取 RTC 时间寄存器(秒、分钟、小时、日、星期、月、年)的时段内, 时间可能会发生跳变, 造成读出错误。用户可以通过软件多次读取来判别。

14.2.3 RTC 校准流程例示

以下内容简单介绍 BL66A02XX RTC 参数的校准配置过程。

首先选定需要使用的 32k 晶振, BL66A02XX 上电后 RTC 寄存器复位后保持默认值, 写 RTC_CR1 寄存器使能秒脉冲输出。在 -40℃ 到 85℃ 温度范围内精确测量输出的秒脉冲与标准秒的误差, 每个温度下可以测量多次取平均以提高精度, 以下表格数据是测量结果例子:

温度 (°C)	与标准秒误差 (PPM)
-40	-138.18
-30	-99.668
-20	-67.03
-10	-39.35
0	-19.83
10	-6.47
20	0.398
30	-0.47
40	-7.99
50	-23.19
60	-45.91
70	-76.95
85	-140.7

使用软件工具 CurveExpert 做三阶拟合（因为 BL66A02XX 内部使用三阶校准）：

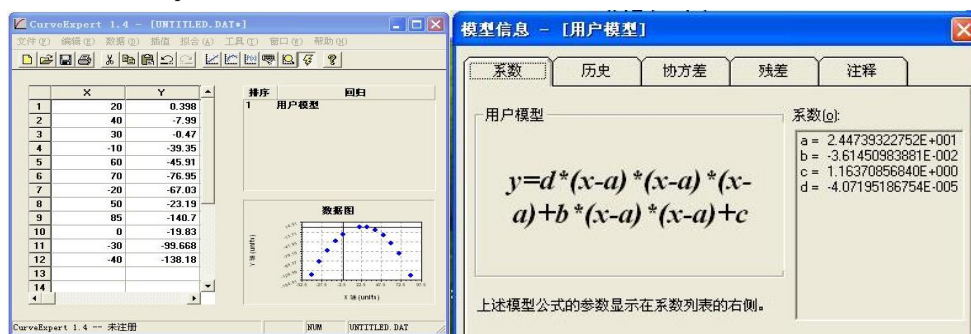


图 14-2 RTC 三阶校准

得到 BL66A02XX 手册中校准公式 $PPM = \gamma(T - T_0)^3 + \beta(T - T_0)^2 + S_0$ 中的对应参数

$T_0 = 24.4739$

$S_0 = 1.1637$

$\beta = -3.6145 \times 10^{-2}$

$\gamma = -4.07195 \times 10^{-5}$

以 γ 为例， 4.07195×10^{-5} 转换为二进制是 0.0000000000000001010101011001010001110，按手册要求第 12 到 20 位是 000101010，符号位为 1，所以 RTC_CAL_GAMR 应写 0x22A。类似的，我们得到下面的表格：

寄存器	偏移地址	写入值
RTC_CAL_GAMR	0x44	0x22A
RTC_CAL_BETR	0x48	0x328
RTC_CAL_TOR	0x4C	0x0C4
RTC_CAL_SOR	0x50	0x009

将以上数据写入 BL66A02XX，接着写寄存器 RTC_CRO 值 0x55 使能温度补偿，我们就能得到温度校准后的精确秒脉冲。

14.3 寄存器列表

RTC 模块寄存器基地址：0x4800 0000

Name	Offset Address	R/W	Default	Description
RTC_CR0	0x000	RW	0x5A	RTC 控制寄存器 0
RTC_SECR	0x004	RW	0x0	RTC 秒寄存器
RTC_MINR	0x008	RW	0x0	RTC 分寄存器
RTC_HRR	0x00c	RW	0x0	RTC 小时寄存器
RTC_DATER	0x010	RW	0x1	RTC 日寄存器
RTC_DAYR	0x014	RW	0x6	RTC 星期寄存器
RTC_MTHR	0x018	RW	0x1	RTC 月寄存器
RTC_YRR	0x01c	RW	0x0	RTC 年寄存器
RTC_TMRRO	0x020	RW	0x0	RTC 定时器寄存器 0
RTC_TMRR1	0x024	RW	0x0	RTC 定时器寄存器 1
RTC_TMR_CR	0x028	RW	0x0	RTC 定时器控制寄存器
RTC_ALM_SECR	0x02c	RW	0x0	RTC 闹钟秒寄存器
RTC_ALM_MINR	0x030	RW	0x0	RTC 闹钟分寄存器
RTC_ALM_HRR	0x034	RW	0x0	RTC 闹钟小时寄存器
RTC_IER	0x038	RW	0x0	RTC 中断使能寄存器
RTC_ISR	0x03c	RW	0x0	RTC 中断状态寄存器
RTC_CR1	0x040	RW	0x20	RTC 控制寄存器 1
RTC_CAL_GAMR	0x044	RW	0x0	RTC 校准参数 γ 寄存器
RTC_CAL_BETR	0x048	RW	0x0	RTC 校准参数 β 寄存器
RTC_CAL_TOR	0x04c	RW	0x0	RTC 校准参数 T_0 寄存器
RTC_CAL_SOR	0x050	RW	0x0	RTC 校准参数 S_0 寄存器
RTC_CAL_S1R	0x054	RW	0x0	RTC 校准参数 S_1 寄存器
TPS_TTUNR	0x058	RW	0x0	TPS 温度补偿值调节寄存器

Name	Offset Address	R/W	Default	Description
TPS_EN_CR	0x060	RW	0x01	TPS 使能控制寄存器
RTC_CAP_TUNR0	0x064	RW	0x80	RTC 晶振电容调节寄存器 0
RTC_PLL_TUNR	0x068	RW	0x0	RTC PLL 时钟计数调节寄存器
TPS_CAL_AR	0x070	RW	0x1000	TPS 校准 A 参数寄存器
TPS_CAL_BR	0x074	RW	0xfc00	TPS 校准 B 参数寄存器
TPS_ADC_TUNR	0x078	RW	0x0	TPS ADC 调节寄存器
TPS_AVR_CR	0x07c	RW	0x80	TPS 平均次数控制寄存器
RTC_LDO_TUNR	0x080	RW	0x2f	RTC LDO 调节寄存器
TPS_DATR	0x084	RO	—	TPS 温度数据寄存器
RTC_TPS_WPR	0x088	RW	0x0	RTC/TPS 寄存器写保护寄存器
RTC_SUB_SECR	0x08c	RO	0x0	RTC 亚秒寄存器

14.4 寄存器描述

14.4.1 RTC_CR0（RTC 控制寄存器 0）

偏移地址：0x000 初始值：0x0000005A

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
CAL_EN							

表 14-1 RTC 控制寄存器 0 描述

Name	Bits	R/W	Description	Default
——	[31:8]	——	保留位	0x0
CAL_EN	[7: 0]	RW	RTC 一直使能。 写入 55H 使能温度补偿，读出值为 55H	0x5A

Name	Bits	R/W	Description	Default
			写入 5AH 不使能温度补偿, 读出值为 5AH 复位后不使能温度补偿, 读出值为 5AH, 写入别的值无效	

14.4.2 RTC_SECR (RTC 秒寄存器)

偏移地址: 0x004 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved		SEC					

表 14-2 RTC 秒寄存器描述

Name	Bits	R/W	Description	Default
---	[31:6]	---	保留位	0x0
SEC	[5: 0]	RW	SEC[5:0] 为二进制无符号整数, 范围为 0~59。写入 0~59 以外的值无效。写此寄存器时, 当前秒计时器从零开始计数。	0x0

14.4.3 RTC_MINR (RTC 分寄存器)

偏移地址: 0x008 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved		MIN					

表 14-3 RTC 分寄存器描述

Name	Bits	R/W	Description	Default
---	[31:6]	---	保留位	0x0

Name	Bits	R/W	Description	Default
MIN	[5: 0]	RW	MIN[5:0] 为二进制无符号整数, 范围为 0~59。写入 0~59 以外的值无效	0x0

14.4.4 RTC_HRR (RTC 小时寄存器)

偏移地址: 0x00C 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				HR			

表 14-4 RTC 小时寄存器描述

Name	Bits	R/W	Description	Default
——	[31:5]	——	保留位	0x0
HR	[4: 0]	RW	HR[4:0] 为二进制无符号整数, 范围为 0~23。写入 0~23 以外的值无效	0x0

14.4.5 RTC_DATER (RTC 天寄存器)

偏移地址: 0x010 初始值: 0x00000001

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				DATE			

表 14-5 RTC 寄存器描述

Name	Bits	R/W	Description	Default

Name	Bits	R/W	Description	Default
---	[31:5]	---	保留位	0x0
DATE	[4: 0]	RW	DATE[4:0] 为二进制无符号整数，范围为 1~28/29/30/31。写入与年、月不匹配的值无效	0x1

14.4.6 RTC_DAYR (RTC 星期寄存器)

偏移地址: 0x014 初始值: 0x00000006

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved					DAY		

表 14-6 RTC 星期寄存器描述

Name	Bits	R/W	Description	Default
---	[31:3]	---	保留位	0x0
DAY	[2: 0]	RW	DAY[2:0]为二进制无符号整数，范围为 1~7。写入 1~7 以外的值无效	0x6

14.4.7 RTC_MTHR (RTC 月寄存器)

偏移地址: 0x018 初始值: 0x00000001

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved					MTH		

表 14-7 RTC 月寄存器描述

Name	Bits	R/W	Description	Default
---	[31:4]	---	保留位	0x0
MTH	[3: 0]	RW	MTH[3:0]为二进制无符号整数，范围为 1~12。写入 1~12 以外的值无效	0x1

14.4.8 RTC_YRR (RTC 年寄存器)

偏移地址: 0x01C 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved	YR						

表 14-8 RTC 年寄存器描述

Name	Bits	R/W	Description	Default
---	[31:7]	---	保留位	0x0
YR	[6: 0]	RW	YR[6:0]为二进制无符号整数，范围为 0~99。写入 0~99 以外的值无效	0x0

14.4.9 RTC_TMRR0 (RTC 定时器寄存器 0)

偏移地址: 0x020 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
TMRO							
7	6	5	4	3	2	1	0
TMRO							

表 14-9 RTC 定时器寄存器 0 描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
TMR0	[15: 0]	RW	TMR0[15:0]为二进制无符号整数, 当设定值为 N 时, 计时周期为 (N+1)*计时分辨率, 定时器 0 计时分辨率为秒, 采用校准过的 32kHz 晶振钟。	0x0

14.4.10 RTC_TMR1 (RTC 定时器寄存器 1)

偏移地址: 0x024 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
TMR1							
7	6	5	4	3	2	1	0
TMR1							

表 14-10 RTC 定时器寄存器 1 描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
TMR1	[15: 0]	RW	TMR1[15:0]为二进制无符号整数, 当设定值为 N 时, 计时周期为 (N+1)*计时分辨率, 定时器 1 计时分辨率为 1/64 秒, 采用未校准的 32kHz 晶振钟	0x0

14.4.11 RTC_TMR_CR (RTC 定时器控制寄存器 1)

偏移地址: 0x028 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						TMR1_EN	TMR0_EN

表 14-11 RTC 定时器控制寄存器描述

Name	Bits	R/W	Description	Default
---	[31:2]	---	保留位	0x0
TMR1_EN	[1]	RW	TMR1_EN: 0=不使能定时器 1 1=使能定时器 1	0x0
TMR0_EN	[0]	RW	TMR0_EN: 0=不使能定时器 0 1=使能定时器 0	0x0

14.4.12 RTC_ALM_SECR (RTC 闹钟秒寄存器)

偏移地址: 0x02C 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				ALM_SEC			

表 14-12 RTC 闹钟秒寄存器描述

Name	Bits	R/W	Description	Default
---	[31:6]	---	保留位	0x0
ALM_SEC	[5: 0]	RW	ALM_SEC[5:0]为二进制无符号整数, 范围为 0~59	0x0

14.4.13 RTC_ALM_MINR (RTC 闹钟秒寄存器)

偏移地址: 0x030 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				ALM_MIN			

表 14-13 RTC 闹钟分寄存器描述

Name	Bits	R/W	Description	Default
---	[31:6]	---	保留位	0x0
ALM_MIN	[5: 0]	RW	ALM_MIN[5:0]为二进制无符号整数，范围为 0~59	0x0

14.4.14 RTC_ALM_HRR (RTC 闹钟小时寄存器)

偏移地址: 0x034 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				ALM_HR			

表 14-14 RTC 闹钟小时寄存器描述

Name	Bits	R/W	Description	Default
---	[31:5]	---	保留位	0x0
ALM_HR	[4: 0]	RW	ALM_HR[5:0] 为二进制无符号整数，范围为 0~23	0x0

14.4.15 RTC_IER (RTC 中断使能寄存器)

偏移地址: 0x038 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
ALM	TMR1	TMRO	MTH	DATE	HR	MIN	SEC1

表 14-15 RTC 中断使能寄存器描述

Name	Bits	R/W	Description	Default

Name	Bits	R/W	Description	Default
---	[31:9]	---	保留位	0x0
ALM	[7]	RW	0=不使能闹钟中断 1=使能闹钟中断	0x0
TMR1	[6]	RW	0=不使能定时器 1 中断 1=使能定时器 1 中断	0x0
TMRO	[5]	RW	0=不使能定时器 0 中断 1=使能定时器 0 中断	0x0
MTH	[4]	RW	0=不使能月中断 1=使能月中断	0x0
DATE	[3]	RW	0=不使能日中断 1=使能日中断	0x0
HR	[2]	RW	0=不使能小时中断 1=使能小时中断	0x0
MIN	[1]	RW	0=不使能分钟中断 1=使能分钟中断	0x0
SEC1	[0]	RW	0=不使能秒中断 1=使能秒中断	0x0

14.4.16 RTC_ISR (RTC 中断状态寄存器)

偏移地址: 0x03C 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved						POR	Reserved
7	6	5	4	3	2	1	0
ALM	TMR1	TMRO	MTH	DATE	HR	MIN	SEC1

表 14-16 RTC 中断状态寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	0x0
POR	[9]	RO	RTC POR 标志位, 写 0 清零	0x0
---	[8]	---	保留位	0x0
ALM	[7]	RO	0=闹钟中断没有产生 1=闹钟中断产生, 写 0 清零	0x0
TMR1	[6]	RO	0=定时器 1 中断没有产生 1=定时器 1 中断产生, 写 0 清零	0x0
TMRO	[5]	RO	0=定时器 0 中断没有产生 1=定时器 0 中断产生, 写 0 清零	0x0
MTH	[4]	RO	0=月中断没有产生 1=使能月中断, 写 0 清零	0x0
DATE	[3]	RO	0=日中断没有产生 1=日中断产生, 写 0 清零	0x0

Name	Bits	R/W	Description	Default
HR	[2]	RO	0=小时中断没有产生 1=小时中断产生, 写 0 清零	0x0
MIN	[1]	RO	0=分钟中断没有产生 1=分钟中断产生, 写 0 清零	0x0
SEC1	[0]	RO	0=秒中断没有产生 1=秒中断产生, 写 0 清零	0x0

14.4.17 RTC_CR1 (RTC 控制寄存器 1)

偏移地址: 0x040 初始值: 0x00000081

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
TOLS			PLL_CAL_EN	Reserved	Reserved	CLR_TSTMP	SEC_OE

表 14-17 RTC 控制寄存器 1 描述

Name	Bits	R/W	Description	Default
——	[31:8]	——	保留位	0x0
TOLS	[7:5]	RW	时钟输出占空比控制位, 可选值 001, 010, 011, 100, 101, 110, 111 输出经调校后准确的 1s 时标, 周期 1s, 占空比为 1/8 至 7/8	0x4
PLL_CAL_EN	[4]	RW	使能以校准后的 PLL 时钟为基准的秒脉冲。若为 0, 秒脉冲以校准后的晶振时钟为基准	0x0
——	[3:2]	——	保留位	0x0
CLR_TSTMP	[1]	RW	写 1 清楚所有 TIMESTAMP 相关寄存器	0x0
SEC_OE	[0]	RW	秒脉冲输出使能	0x1

14.4.18 RTC_CAL_GAMR (RTC 校准参数 γ 寄存器)

偏移地址: 0x044 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16

Reserved							
15	14	13	12	11	10	9	8
Reserved						GAM	
7	6	5	4	3	2	1	0
GAM							

表 14-18 RTC 校准参数 γ 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	0x0
GAM	[9: 0]	RW	GAM[9:0]: 上电后从 flash 自动 Load, 温度特性曲线 $PPm = \gamma(T - T_0)^3 + \beta(T - T_0)^2 + S_0 + S1$ 的 γ 参数。 Bit9, 符号位, 0=正值; 1=负值 Bit8-0: 把参数值转换成二进制小数后, 将小数点后第 12 到 20 位存进此寄存器, 因为其取值范围在 0~0.000487, 小数点后前 11 位都是 0. (上电后从 flash 自动 Load)	0x0

14.4.19 RTC_CAL_BETR (RTC 校准参数 β 寄存器)

偏移地址: 0x048 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved						BET	
7	6	5	4	3	2	1	0
BET							

表 14-19 RTC 校准参数 β 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	0x0
BET	[9: 0]	RW	BET[9:0]: 上电后从 flash 自动 Load, 温度特性曲线 $PPm = \gamma(T - T_0)^3 + \beta(T - T_0)^2 + S_0 + S1$ 的 β 参数 Bit9, 符号位, 0=正值; 1=负值 Bit8-0: 把 β 参数值转换成二进制小数后, 将小数点后第	0x0

Name	Bits	R/W	Description	Default
			5 位到第 13 位存进此寄存器（因为 β 参数的取值范围在 0 ~ 0.0625，小数点后前 4 位都是 0）	

14.4.20 RTC_CAL_T0R（RTC 校准参数 T0 寄存器）

偏移地址：0x04C 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved						T0	
7	6	5	4	3	2	1	0
T0							

表 14-20 RTC 校准参数 T0 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	0x0
T0	[9: 0]	RW	T0[9:0]: 温度特性曲线的 T0 参数, 上电后从 flash 自动 Load Bit9: T0 符号位; 0=正值; 1=负值 Bit8-0: T0 参数, 包含整数部分 6 位, 小数点后 3 位, 范围 ± 64	0x0

14.4.21 RTC_CAL_S0R（RTC 校准参数 S0 寄存器）

偏移地址：0x050 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved						S0	
7	6	5	4	3	2	1	0
S0							

表 14-21 RTC 校准参数 S0 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	0x0
S0	[9: 0]	RW	S0[9:0]: 温度特性曲线的 S0 参数, 上电后从 flash 自动 Load Bit9: S0 符号位; 0=正值; 1=负值 Bit8-0: S0 参数; 把 S0 参数的绝对值转换成二进制小数, 整数部分为 6 位, 小数点后保留 3 位 (因为 S0 参数的取值范围在-50~50ppm), 存进此寄存器	0x0

14.4.22 RTC_CAL_S1R (RTC 校准参数 S1 寄存器)

偏移地址: 0x054 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved						S1	
7	6	5	4	3	2	1	0
S1							

表 14-22 RTC 校准参数 S1 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	0x0
S1	[9: 0]	RW	S1[9:0]: 温度特性曲线的 S1 参数. Bit9: S1 符号位; 0=正值; 1=负值 Bit8-0: S1 参数; 把 S1 参数的绝对值转换成二进制小数, 整数部分为 6 位, 小数点后保留 3 位, 存进此寄存器	0x0

14.4.23 TPS_TTUNR (TPS 温度补偿调节寄存器)

偏移地址: 0x058 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							

15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
TTUN0							

表 14-23 TPS 温度补偿调节寄存器描述

Name	Bits	R/W	Description	Default
---	[31:8]	---	保留位	0x0
TTUN0	[7: 0]	RW	TTUN0[7:0]: 温差补偿值 0 正常工作模式下, 把温度传感器所测温度与晶振温度的差值转换成带符号位原码的二进制小数, 小数点后保留 3 位, 存进此寄存器, 符号位存在[7]位	0x0

14.4.24 TPS_EN_CR (TPS 使能控制寄存器)

偏移地址: 0x060 初始值: 0x00000001

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							STMR
7	6	5	4	3	2	1	0
STMR							

表 14-24 TPS 使能控制寄存器描述

Name	Bits	R/W	Description	Default
---	[31:9]	---	保留位	0x0
STMR	[8: 0]	RW	STMR[8:0]: 温度传感器使能定时器, 仅在系统省电模式下使用。使能间隔为 1,2,4,8,16..., 256, 511s, 高电平脉冲宽度<100ms 正常情况下温度传感器使能固定为 1s.	0x1

14.4.25 RTC_CAP_TUNR0 (RTC 晶振电容调节寄存器 0)

偏移地址: 0x064 初始值: 0x00006780

31	30	29	28	27	26	25	24

Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
CAPTUN2							
7	6	5	4	3	2	1	0
CAPTUN							

表 14-25 RTC 晶振电容调节寄存器 0 描述

Name	Bits	R/W	Description	Default
---	[31:8]	---	保留位	0x0
CAPTUN2	[8: 0]	RW	上电后从 flash 自动 Load 末 7 位. 用于 XTAL 调节 cur_trim<1:0>, CAP_C_TRIM<4:0>	0x67
CAPTUN	[7: 0]	RW	CAPTUN[7:0]: 用于 XTAL 调节 CAP_F_TRIM<7:0>, 上电后从 flash 自动 Load Bit7: 符号位; 0=正值; 1=负值 Bit6-0: 每个 LSB 代表 1ppm 电容调整, 外加电容调整范围 +/-5~10ppm, 待定	0x80

14.4.26 RTC_PLL_TUNR (RTC PLL 时钟计数调节寄存器)

偏移地址: 0x068 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
PLL TUN							

表 14-26 RTC PLL 时钟计数调节寄存器描述

Name	Bits	R/W	Description	Default
---	[31:8]	---	保留位	0x0
PLL TUN	[7: 0]	RW	用于 PLL count 计算	0x0

14.4.27 TPS_CAL_AR (TPS 校准 A 参数寄存器)

偏移地址: 0x070 初始值: 0x00001000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
A							
7	6	5	4	3	2	1	0
A							

表 14-27 TPS 校准 A 参数寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
A	[15: 0]	RW	用于 sensor 输出的温度值校正, 上电后从 flash 自动 Load	0x1000

14.4.28 TPS_CAL_BR (TPS 校准 B 参数寄存器)

偏移地址: 0x074 初始值: 0x0000FC00

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
B							
7	6	5	4	3	2	1	0
B							

表 14-28 TPS 校准 B 参数寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
B	[15: 0]	RW	用于 sensor 输出的温度值校正, 上电后从 flash 自动 Load	0xFC00

14.4.29 TPS_ADC_TUNR (TPS ADC 调节寄存器)

偏移地址: 0x078 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
ADCTUN							

表 14-29 TPS ADC 调节寄存器描述

Name	Bits	R/W	Description	Default
---	[31:8]	---	保留位	0x0
ADCTUN	[7: 0]	RW	用于 ADC, 上电后从 flash 自动 Load	0x0

14.4.30 TPS_AVR_CR (TPS 平均次数控制寄存器)

偏移地址: 0x07C 初始值: 0x00000080

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved					AVR_TUN		
7	6	5	4	3	2	1	0
AVR_TUN							

表 14-30 TPS 平均次数控制寄存器描述

Name	Bits	R/W	Description	Default
---	[31:11]	---	保留位	0x0
AVR_TUN	[10: 0]	RW	用于 AVR_TUN [7:0] 上电后从 flash 自动 Load [10:8] 用于控制 temp sensor 平均次数。	0x80

14.4.31 RTC_LDO_TUNR (RTC LDO 调节寄存器)

偏移地址: 0x080 初始值: 0x0000002F

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved		LDO_TUN					

表 14-31 RTC LDO 调节寄存器描述

Name	Bits	R/W	Description	Default
---	[31:7]	---	保留位	0x0
LDO_TUN	[6: 0]	RW	用于 RTC LDO, 上电后从 flash 自动 Load. 包含以下位 cur_out[1:0], vref_out[2:0], vldo_out[1:0]	0x2F

14.4.32 TPS_DATR (TPS 温度数据寄存器)

偏移地址: 0x084 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved						TPS_DATA	
7	6	5	4	3	2	1	0
TPS_DATA							

表 14-32 TPS 温度数据寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	0x0
TPS_DATA	[9: 0]	RO	TPS 输出的温度值	-

14.4.33 RTC_TPS_WPR (RTC/TPS 寄存器写保护寄存器)

偏移地址: 0x088 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
WP							
7	6	5	4	3	2	1	0
WP							

表 14-33 RTC/TPS 寄存器写保护寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
WP	[15: 0]	RW	用于本模块寄存器写保护, 秘钥是 24' hBADBEE	0x0

14.4.34 RTC_SUB_SECR (RTC 亚秒寄存器)

偏移地址: 0x08C 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved		SUBSEC					

表 14-34 RTC 亚秒寄存器描述

Name	Bits	R/W	Description	Default
---	[31:6]	---	保留位	0x0
SUBSEC	[5: 0]	RO	RTC_SUBSEC[5:0]为二进制无符号整数, 范围为 0~63	-

15 AES 模块

15.1 功能和特性

- 提供外部以 AMBA2.0 AHB 总线(8 位, 16 位和 32 位) 小端方式访问, 也支持系统对本模块的权限控制。
- 执行 AES 算法标准的加密流程和解密流程, 其执行结果完全符合“FIPS PUB 197”对算法原理的描述。
- 提供一个安全的硬件实现架构, 能够有效抵御 Side Channel Attack 中的差异功耗分析 (DPA) 的攻击。
- 支持 128、192 和 256 Bits 密钥长度。

15.2 功能描述

15.2.1 AES 框图

本模块主要由 3 个功能部分组成: 实现 AHB 接口和控制逻辑的 aes_reg, 实现密钥生成的 aes_keygen 和实现轮运算的 aes_ed。

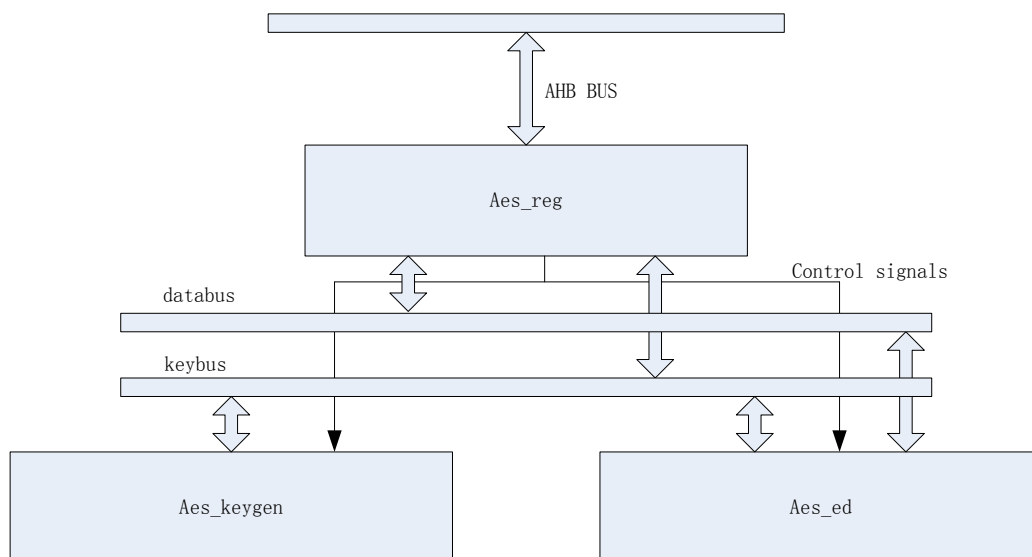


图 15-1 AES 功能模块组成

15.2.2 AES 加解密原理

AES (The Advanced Encryption Standard) 是美国国家标准技术研究所 (NIST) 在 2000 年 10 月 2 日

正式宣布的新的数据加密标准。

AES 的分组长度固定为 128 Bits，而密钥长度支持 128、192 或 256Bits。对于加密来说，其输入是一个明文分组和一个密钥，输出是一个密文分组；对解密而言，输入是一个密文分组和一个密钥，而输出是一个明文分组。此过程如下图所示：

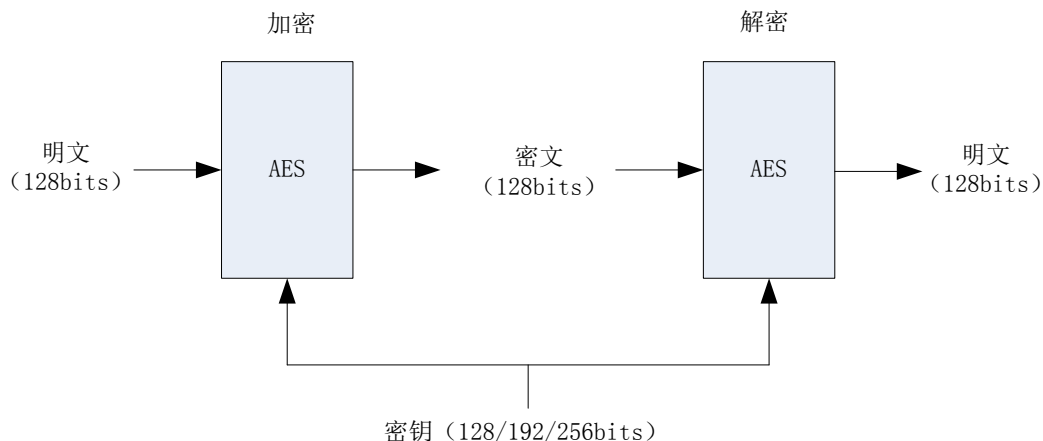


图 15-2 AES 加解密过程

AES 算法处理的基本单位是字节，128 Bits 信息被分成 16 个字节，按顺序复制到一个 4*4 的矩阵中，称为状态（state），AES 的所有变换都是基于状态矩阵的变换，该矩阵上保存着计算的中间结果。

AES 是一个密钥迭代分组密码，包含了轮变换对状态的重复作用。AES 的轮变换由四个操作组成：SubBytes、ShiftRows、MixColumns、AddRoundKey。其中，SubBytes 包括求每个字节在 GF(28) 中的模逆元和一个仿射变换；ShiftRows 是一个字节换位，它将状态中的行按照不同的偏移量进行循环移位；MixColumns 对状态各列进行线性变换；AddRoundKey，状态中的各字节与轮密钥进行逐位异或操作。AES 的加密流程如下图所示：

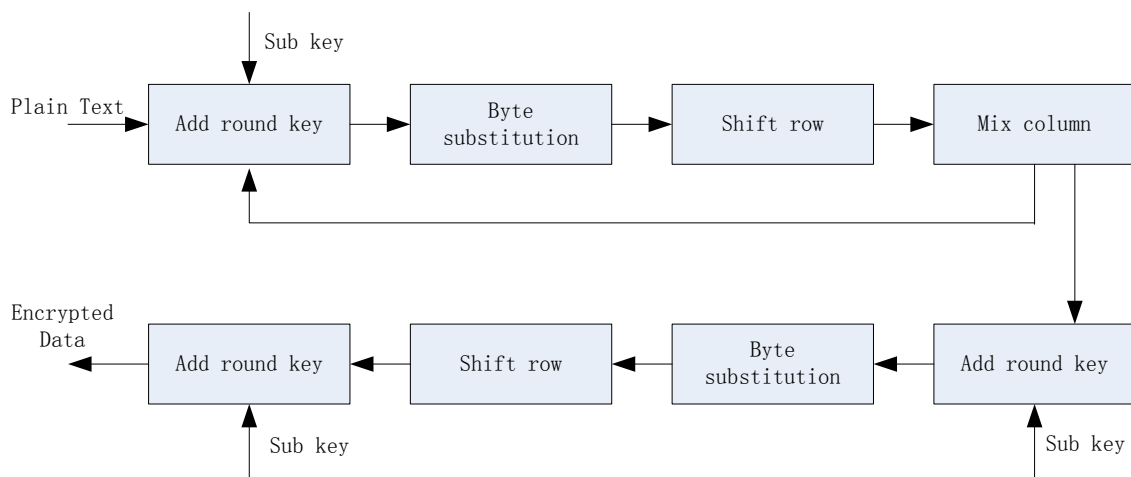


图 15-3

AES 加密流程详解

图中 Sub_Key 是指每一轮的子密钥，除了初始变换用初始密钥外，后面的轮变换所用子密钥需要由初始密钥扩展而来，且密钥的扩展过程和加密过程是同步进行的。

由于明文固定为 128 Bits，加密过程运行的轮数就取决于密钥的长度，比如，密钥为 128 Bits 时，运行轮数为 10 轮；密钥为 192 Bits 时，运行轮数为 12 轮；密钥为 256 Bits 时，运行轮数为 14 轮。除了最后一轮缺少 MixColumn 变换，其余各轮均进行完整的轮变换操作。

解密流程与加密流程有所区别，首先必须完成所有密钥的扩展，解密过程从扩展的最后一轮子密钥往回使用；然后是轮变换的四个操作变成了相应的逆运算：InvSubBytes、InvShiftRows、InvMixColumns、AddRoundKey。InvSubBytes 中的模逆运算仍然保持，但仿射变换改为逆变换；InvShiftRows 和 InvMixColumns 变成相应的逆变换；AddRoundKey 保持不变。

直接解密流程的轮变换对四个操作的调用顺序为：InvShiftRows、InvSubBytes、AddRoundKey、InvMixColumns，与加密流程的调用顺序不一致，但使用的密钥与加密流程一致；等价解密流程的轮变换对四个操作的调用顺序为：InvSubBytes、InvShiftRows、InvMixColumns、AddRoundKey，与加密流程的调用顺序完全一致，只是每一轮的子密钥需要进行 InvMixColumns 运算。

15.2.3AES 加解密功能描述

本模块共有四个功能：加密、标准解密、密钥扩展和简化解密。对四个功能的操作有一些共同的特点，下面先介绍其共同点，再分别介绍每个功能的标准操作流程。

15.2.3.1 模块操作要点

(1) 在 AES 加解密过程中，数据寄存器会改变，如果下次运算操作的数据就是本次运算的结果，那么就无需重新写入数据了。

(2) 在用相同的密钥加解密大量数据的情况下，不需要重复写入密钥，且在该密钥进行过正向扩展（密钥扩展或标准解密）的情况下，可简化解密流程进行解密。

(3) AES 内部可同时保存简化解密密钥和加密 钥。即在用有效的解密密钥进行过密钥扩展或标准解密后，简化解密密钥就被保存了下来，如果输入新的密钥进行加密也不会覆盖简化解密密钥，这样就可以在不重复输入加密密钥和解密密钥的情况下，加密流程和简化解密流程也可交替进行。

(4) 为了有效抵御差异功耗分析，在每次异步复位后必须输入新的随机数，并建议在每次启动本模块运算前都输入新的随机数，每次输入的 64 Bits 随机数必须保证任何一个字节不等于 0，且任何两个字节不能相等。当然，即使不输入新的随机数也不会影响模块本身运算的正确性，只是可能会降低抵御差异功耗分析的能力。

(5) 密钥写入分三种情况：如果密钥是 128 Bits，将密钥写入地址 0x20~0x2C；如果密钥是 192 Bits，将密钥写入地址 0x20~0x34；如果密钥是 256 Bits，将密钥写入地址 0x20~0x3C。

(6) 判断模块运算结束的方法一：不断读取 CNTRL_REG.START，如果其值变为 0，则表示运算结束。

15.2.3.2 加密流程

(1) 将 64 Bits 随机数写入 RAND_REGz 中（在有抗 DPA 要求的应用场合下，每次本模块复位后的第一次操作必须写入新的随机数，其余场合可以选择省略本步骤）

(2) 根据应用需求将加密密钥写入密钥寄存器(KEY_REGy)中，除非复位或者重新写入，否则 KEY_REG 中的值将被保持。如果多次运算的密钥相同，则在第一次写入后即可忽略本步骤。

(3) 将 128 Bits 明文写入数据寄存器(DATA_REGx)中。

(4) 设置 CNTRL_REG 中的各位，包括

- a. 根据需要设置控制寄存器中的 CNTRL_REG.KEY_SEL;
- b. 将 CNTRL_REG.FUNC_SEL 设置为 2' b00;
- c. 保持 CNTRL_REG.STEP_EN=0;
- e. 向控制寄存器中的 CNTRL_REG.START 写，启动模块进行运算

以上的步骤 a, b, c, d, e 可同时进行。

(5) 判断模块运算是否结束。

方法一：不断读取 CNTRL_REG.START，如果其值变为 0，则表示运算结束。

(6) 读取数据寄存器(DATA_REG)，获得 128 位密文。

如果要继续进行新的运算，回到步骤 1)。

15.2.3.3 标准解密流程

(1) 将 64 Bits 随机数写入 RAND_REGz 中（在有抗 DPA 要求的应用场合下，每次本模块复位后的第一次操作必须写入新的随机数，其余场合可以选择省略本步骤）

(2) 根据应用需求将解密密钥写入密钥寄存器(KEY_REGy)中，除非复位或者重新写入，否则 KEY_REG 中的值将被保持。如果多次运算的密钥相同，则在第一次写入后即可忽略本步骤。

(3) 将 128 Bits 密文写入数据寄存器(DATA_REGx)中。

(4) 设置 CNTRL_REG 中的各位，包括

- a. 根据需要设置控制寄存器中的 CNTRL_REG.KEY_SEL;
- b. 将 CNTRL_REG.FUNC_SEL 设置为 2' b01;
- c. 保持 CNTRL_REG.STEP_EN =0;
- e. 向控制寄存器中的 CNTRL_REG.START 写，启动模块进行运算。

以上的步骤 a, b, c, d, e 可同时进行。

(5) 判断模块运算是否结束。

方法一：不断读取 CNTRL_REG.START，如果其值变为 0，则表示运算结束。

(6) 读取数据寄存器(DATA_REG)，获得 128 位运算结果。

如果要继续进行新的运算，回到步骤 1)。

15.2.3.4 密钥扩展

(1) 将 64 Bits 随机数写入 RAND_REGz 中（在有抗 DPA 要求的应用场合下，每次本模块复位后的第一次操作必须写入新的随机数，其余场合可以选择省略本步骤）

(2) 根据应用需求将解密密钥写入密钥寄存器(KEY_REGy)中，除非复位或者重新写入，否则 KEY_REG 中的值将被保持。如果多次运算的密钥相同，则在第一次写入后即可忽略本步骤。

(3) 设置 CNTRL_REG 中的各位，包括

- a. 根据需要设置控制寄存器中的 CNTRL_REG.KEY_SEL;
- b. 将 CNTRL_REG.FUNC_SEL 设置为 2' b10;
- c. 保持 CNTRL_REG.STEP_EN =0;
- e. 向控制寄存器中的 CNTRL_REG.START 写入 1，启动模块进行运算。

以上的步骤 a, b, c, d, e 可同时进行。

(4) 判断模块运算是否结束。

方法一：不断读取 CNTRL_REG.START，如果其值变为 0，则表示运算结束。

密钥扩展后的结果保存在解密密钥寄存器中。

15.2.3.5 简化解密流程

(1) 将 64 Bits 随机数写入 RAND_REz 中（在有抗 DPA 要求的应用场合下，每次本模块复位后的第一次操作必须写入新的随机数，其余场合可以选择省略本步骤）

(2) 将 128 Bits 密文写入数据寄存器(DATA_REGx)中。

(3) 设置 CNTRL_REG 中的各位，包括

- a. 根据需要设置控制寄存器中的 CNTRL_REG.KEY_SEL;
- b. 将 CNTRL_REG.FUNC_SEL 设置为 2' b11;
- c. 保持 CNTRL_REG.STEP_EN =0;
- e. 向控制寄存器中的 CNTRL_REG.START 写入 1，启动模块进行运算。

以上的步骤 a, b, c, d, e 可同时进行。

(4) 判断模块运算是否结束。

方法一：不断读取 CNTRL_REG.START，如果其值变为 0，则表示运算结束。

(5) 读取数据寄存器(DATA_REGx)，获得 128 位运算结果。

如果继续进行新的运算，回到步骤 1)。

15.2.3.6 运行时长

运行时间如下表所示：

表 15-1 AES 计算时间

数据分组长度 128 Bits			
密钥长度 (Bit)	128	192	256
加密时间 (hclk cycle)	84	100	116
密钥扩展时间 (hclk cycle)	40	46	52
标准解密时间 (hclk cycle)	124	146	168
简化解密时间 (hclk cycle)	84	100	116

15.2.3.7 总线访问限制

CNTRL_REG.START 是本模块的启动/结束位，当 CNTRL_REG.START 为 1 时表示本模块正在运算，CPU 除了能够对 CNTRL_REG 进行读操作，对所有其他寄存器的写操作将被忽略，读操作将读出全 0。

即外部随时可以对 CNTRL_REG 进行读操作；但是只能在本模块为空闲的状态下才能对本模块的其他寄存器进行读写操作，以及对 CNTRL_REG 进行写操作。

15.3 寄存器列表

表 15-2 寄存器列表

Name	Offset Address	R/W	Default	Description
CNTRL_REG	0x00	RW	0x0	AES 控制寄存器
Reserved	0x08~0x0C	—	—	—
DATA_REGx	0x10~0x1C	RW	0x0	AES 数据寄存器
KEY_REGy	0x20~0x3C	RW	0x0	AES 密钥寄存器
RAND_REGz	0x40~0x44	RW	某一固定值	AES 随机数寄存器

对所有寄存器的写操作只在本模块处于空闲状态 (CNTRL_REG.START =0) 时有效，否则忽略写操作；对除控制寄存器 CNTRL_REG 以外的寄存器的读操作只有在本模块处于空闲状态 (CNTRL_REG.START =0) 时才能读出有效数据，否则读出未知的数据；对控制寄存器 CNTRL_REG 的读操作可随时进行，都可读出有效数据。

15.4 寄存器描述

15.4.1 CNTRL_REG (AES 控制寄存器)

地址: 0x00 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved		STEP_EN		KEY_SEL		FUNC_SEL	
						START	

表 15-3 FLS_STATE 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:6]	---	保留位	0x0
STEP_EN	[5]	RO	单步使能 0: 关闭单步测试功能 1: 打开单步测试功能	0x0
KEY_SEL	[4:3]	RW	密钥选择 00: 选择 128 Bit 密钥 01: 选择 192 Bit 密钥 10: 选择 256 Bit 密钥 11: 选择 128 Bit 密钥	0x0
FUNC_SEL	[2:1]	RW	功能选择 00: 加密运算 01: 标准解密运算 10: 密钥扩展运算 11: 简化解密运算	0x0
START	[0]	RW	启动/结束	0x0

说明:

(1) 本寄存器中的启动 (START) 位的操作方法是: 软件对本位写入 1 后, 本模块将启动运行, 本次运行结束后本模块硬件会自动将本位清 0, 软件查询到本位为 0 即表示本次运行完成。

(2) 单步功能只有在测试模式下 (test_enb_i=0) 才能打开, 在应用模式下 (test_enb_i=1) 始终处于关闭状态, 本项目此 Bit 无效。

15.4.2 DATA_REGx (AES 数据寄存器) (x=0~3)

地址: 0x10~0x1C 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
DATA							
23	22	21	20	19	18	17	16
DATA							
15	14	13	12	11	10	9	8
DATA							
7	6	5	4	3	2	1	0
DATA							

表 15-4 FLS_RACC 寄存器描述

Name	Bits	R/W	Description	Default
DATA[31:0]	[31:0]	RW	AES 数据寄存器 0 (DATA_REG0, 0x10)	0x0
DATA[63:32]	[31:0]	RW	AES 数据寄存器 0 (DATA_REG1, 0x14)	0x0
DATA[95:64]	[31:0]	RW	AES 数据寄存器 0 (DATA_REG2, 0x18)	0x0
DATA[127:96]	[31:0]	RW	AES 数据寄存器 0 (DATA_REG3, 0x1C)	0x0

说明:

数据寄存器由四个 32 位的寄存器组成 128 位数据, 用于在模块运算前存放需要被加密的明文或者需要被解密的密文, 并且, 运算完成后存放加密后的密文或者解密后的明文。

表 115-5 运算说明

加密运算		解密运算	
运算前	运算后	运算前	运算后
128 位明文	128 位密文	128 位密文	128 位明文

4 个 32 位寄存器连接在一起组成一个 128 位的数据, 读写操作时需要分别对四个寄存器进行操作。

数据寄存器对应的操作顺序如下:

数据举例: 128' hA15_A14_A13_A12_A11_A10_A9_A8_A7_A6_A5_A4_A3_A2_A1_A0

表 15-6 数据举例

	DATA[31:0]	DATA[63:32]	DATA[95:64]	DATA[127:96]
Bit 0~7	A15	A11	A7	A3
Bit 8~15	A14	A10	A6	A2

Bit 23~16	A13	A9	A5	A1
Bit 31~24	A12	A8	A4	A0

每个 32 位的寄存器成为了矩阵的一列，每一列由 4 个字节组成。

15.4.3 KEY_REGy (AES 密钥寄存器) (y=0~7)

地址: 0x20~3C 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
KEY							
23	22	21	20	19	18	17	16
KEY							
15	14	13	12	11	10	9	8
KEY							
7	6	5	4	3	2	1	0
KEY							

表 15-7 FLS_AUTOCHK_EN 寄存器描述

Name	Bits	R/W	Description	Default
KEY[31:0]	[31:0]	RW	AES 密钥寄存器 (KEY_REG0, 0x20)	0x0
KEY[63:32]	[31:0]	RW	AES 密钥寄存器 (KEY_REG1, 0x24)	0x0
KEY[95:64]	[31:0]	RW	AES 密钥寄存器 (KEY_REG2, 0x28)	0x0
KEY[127:96]	[31:0]	RW	AES 密钥寄存器 (KEY_REG3, 0x2C)	0x0
KEY[159:128]	[31:0]	RW	AES 密钥寄存器 (KEY_REG4, 0x30)	0x0
KEY[191:160]	[31:0]	RW	AES 密钥寄存器 (KEY_REG5, 0x34)	0x0
KEY[223:192]	[31:0]	RW	AES 密钥寄存器 (KEY_REG6, 0x38)	0x0
KEY[255:224]	[31:0]	RW	AES 密钥寄存器 (KEY_REG7, 0x3C)	0x0

说明:

密钥寄存器由八个 32 位的寄存器组成，存放输入的初始密钥。当密钥为 128 位，输入的密钥只占用 key[127:0]；当密钥为 192 位，输入的密钥只占用 key[191:0]；当密钥为 256 位，输入的密钥将占用全部 key[255:0]。

写操作时需要分别对八个 32 位的寄存器进行操作。对应的操作顺序如下：

数据举例：128' hK31_K30_K29_K28_K27_K26_K25_K24_K23_K22_K21_K20_K19
_K18_K17_K16_K15_K14_K13_K12_K11_K10_K9_K8_K7_K6_K5_K4_K3_K2_K1_K0

表 115-8

	KEY[31:0]	KEY[63:32]	KEY[95:64]	KEY[127:96]	KEY[159:128]	KEY[191:160]	KEY[223:192]	KEY[255:224]
Bit0~7	K31	K27	K23	K19	K15	K11	K7	K3
Bit15~8	K30	K26	K22	K18	K14	K10	K6	K2
Bit23~16	K29	K25	K21	K17	K13	K9	K5	K1
Bit31~24	K28	K24	K20	K16	K12	K8	K4	K0

每个 32 位的寄存器成为了矩阵的一列，每一列由 4 个字节组成。

15.4.4 RAND_REGz (AES 随机数寄存器) (z=0~1)

地址: 0x40~44 初始值: 某一固定值

31	30	29	28	27	26	25	24
RAND							
23	22	21	20	19	18	17	16
RAND							
15	14	13	12	11	10	9	8
RAND							
7	6	5	4	3	2	1	0
RAND							

表 15-9 FLS_MODE 寄存器描述

Name	Bits	R/W	Description	Default
RAND[31:0]	[31:0]	RW	AES 随机数寄存器 (RAND_REG0, 0x40)	某一固定值
RAND[63:32]	[31:0]	RW	AES 随机数寄存器 (RAND_REG1, 0x44)	某一固定值

16 EMU 模块

16.1 概述

EMU 模块提供交流和直流电能计量功能，适用于单相防窃电、国网表和海外计量表应用。主要功能包括有功功率、有功电能、无功功率、无功电能、视在功率、视在能量、电流和电压有效值，电压线频率计算以及多种电能质量测量等。

- 三路独立的过采样 Sigma-Delta ADC：两路电流和一路电压
- 高精度计量性能：
 - 6000: 1 的输入动态范围内，有功功率非线性误差小于 0.1%
 - 3000: 1 的输入动态范围内，无功功率非线性误差小于 0.1%
 - 3000: 1 输入动态范围内（20mA~12Ib），电流电压的有效值相对误差小于 0.1%
- 可以通过 DMA 传输各通道波形数据，使用 DMA 时建议系统时钟使用 7.37M 及以上时钟。
- 多种测量数据
 - 全波有功功率，基波/谐波有功功率，基波无功功率，全波无功功率，视在功率，用户可配置功率
 - 全波有功能量，全波正有功能量，全波负有功能量，分相全波能量，基波/谐波能量，基波无功能量，全波无功能量，视在能量，用户可配置能量
 - 3 路全波有效值和一路可配置的基波有效值
 - 功率因子（20mA~12Ib）
 - 线电压频率测量
- 多种电参检测数据
 - 过零检测
 - 过流和过压检测
 - 波形峰值检测
 - 线电压跌落检测
 - 线电压过零超时检测
 - 波形重构输出
 - 防潜功能
 - 可编程多种校准方式
 - 可按需要给出中断请求信号

16.2 功能描述

16.2.1 功能框图

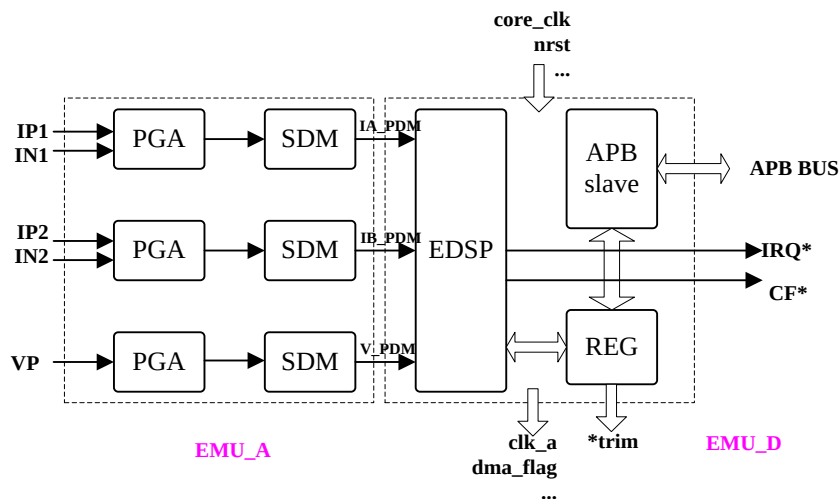


图 16-1 总体架构图

EMU 总体架构图如图 16-1 所示，包括模拟部分（EMU_A）和数字部分（EMU_D），EMU_A 主要实现三路 SDM，数字部分包括对 PDM 的数字信号处理和 APB 接口。

芯片输入的两路电流信号和一路电压信号先分别经高精度的模数转换（ADC）将模拟信号转换为数字信号，然后通过降采样滤波器、高通滤波器滤去高频噪声与直流偏移，得到电流波形数据和电压波形数据。

将电流采样数据和电压采样数据相乘，便得到瞬时有功功率，接着经过低通滤波器，输出有功功率，有功功率通过一定时间的积分，可获得有功能量，通过 MODE 寄存器外部控制，使有功功率进行不同方式的累积，从而获得不同的功率类型的能量和脉冲。

电流采样数据和电压采样数据分别通过平方电路、低通滤波器、开平方电路，得到电流有效值和电压有效值。

电流有效值和电压有效值的乘积可以获得视在功率，有功功率和视在功率的比例为功率因子。

电流采样数据和电压采样数据分别通过 hilbert 滤波电路、数据相乘，便得到瞬时无功功率，接着经过低通滤波器，输出无功功率，积分可获得无功能量。

电流采样数据和电压采样数据分别通过低通滤波器、乘法器、低通滤波器，输出有功基波功率。电流采样数据和电压采样数据可选先通过低通滤波器后，再经过希尔伯特滤波电路，乘法器、低通滤波器，可输出基波无功功率。

在防窃电模式（32K）下，对一路电流有效值瞬时值积分，进一步可获得窃电模式下的能量和脉冲。

16.2.2 前端波形计算

波形产生流程示意图 16-2。

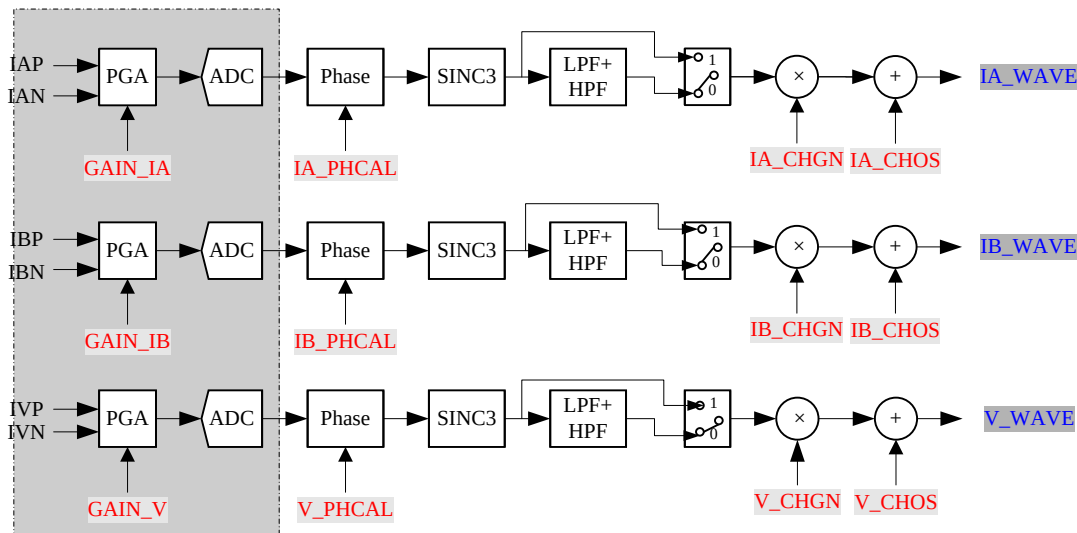


图 16-2 波形产生流程示意图

前端波形计算包括增益放大器 (PGA)、高精度的模数转换 (ADC)、相位校正 (PHASE)、降采样滤波器 (SINC3)、低通滤波器 (LPF)、高通滤波器 (HPF) 及通道增益调整等模块, 得到需要的电流波形数据和电压波形数据 (IA_WAVE, IB_WAVE, V_WAVE)。

16.2.2.1 相位补偿

EMU 部分提供了对电流电压通道间相位误差进行数字校准的方法。它通过在电流通道或电压通道, 引入一个可数字设置的时间延时, 来补偿由于外部 PCB 布局布线所造成的通道间的相位误差。这种方法只适用于 $\pm 2.5^\circ$ 范围的小相位误差。注意, 利用时移技术来修正大的相位误差会在高次谐波中引入显著的相位误差。

相位校准寄存器 (IA_PHCAL、IB_PHCAL、V_PHCAL) 是二进制 9 位寄存器, 分别对应补偿电流通道 IA、IB 和电压 V 通道, 缺省值为 0x000。1LSB 对应 1 个延时, 最大 511 个延时, 每个延时 0.27126736us。对于 50Hz 的输入信号, 相应最小相位补偿的分辨率为 0.004882812° , 最大可调 2.495° 。

以上说明以 EMU 时钟为 3.6864MHz 为例说明。

16.2.2.2 通道增益校正

EMU 包含了通道增益校正寄存器 (IA_CHGN、IB_CHGN、V_CHGN), 该寄存器为 16 位带符号数, 缺省值为 0x0000。它们以 2 的补码形式的数据来调整电流通道和电压通道的增益, 可调节范围 ($-\infty \sim +100\%$), 精度为 0.00305%。校正公式为:

$$Output\_WAVE = WAVE \times (1 + \frac{CHGN}{2^{15}})$$

例如：在 IA_CHGN 中写入 0x3FFF，输出波形幅度增大了 50%，因为 0x3FFF=16383（十进制），16383/32768=0.5。类似的，写入 0xC001 时，输出波形幅度减小了 50%，写入 0x7fff 时，输出波形幅度增大了 100%，写入 0x1000 时，输出波形幅度减小至 0。

16.2.2.3 通道偏置校正

EMU 包含了输入偏差校正寄存器（IA_CHOS、IB_CHOS、V_CHOS），这些 16 位寄存器的缺省值为 0x0000。它们以 2 的补码形式的数据来分别消除电流通道 IA、IB 和电压 V 通道模数转换带来的偏差。这里的偏差可能是源于输入以及模数转换电路本身产生的 offset。偏差校正可以使在无负载情况下输入波形 offset 接近 0。

交流测量时，高通滤波器（HPF_WAVE）打开，直流偏置不使用；直流测量时，高通滤波器关闭。校正公式：

$$Output\_WAVE = WAVE + CHOS$$

16.2.3 全波有功功率计量

将电流波形数据分别和电压波形数据相乘，便得到瞬时全波有功功率，接着经过低通滤波器（LPF_WATT），后续通过增益调整、偏差校正、防潜动等处理分别得到两通道的功率的瞬时值（A/B_WATT_t），在通过长时间的平均得到功率的均值（A/B_WATT）。信号流程如图 16-3 所示。

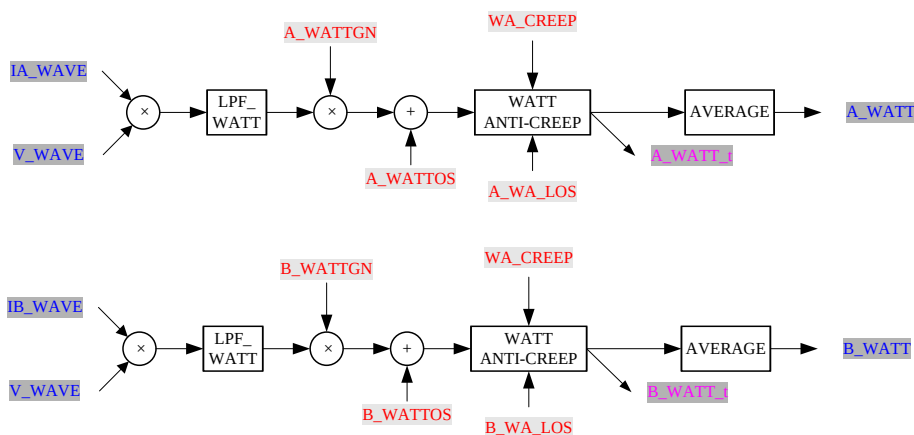


图 16-3 全波有功功率计量流程图

16.2.3.1 全波有功计量原理

有功功率计算是把输入的电压和电流波形信号按照时间相乘，得到功率随着时间变化的信号，

假设电流电压信号为余弦函数，并存在相位差 Φ ，瞬态功率为：

$$p(t) = V \cos(\omega t) \times I \cos(\omega t + \Phi)$$

令 $\Phi = 0$ 时：

$$p(t) = \frac{VI}{2} (1 + \cos(2\omega t))$$

令 $\Phi \neq 0$ 时：

$$\begin{aligned} p(t) &= V \cos(\omega t) \times I \cos(\omega t + \Phi) \\ &= V \cos(\omega t) \times [I \cos(\omega t) \cos(\Phi) + \sin(\omega t) \sin(\Phi)] \\ &= \frac{VI}{2} (1 + \cos(2\omega t)) \cos(\Phi) + VI \cos(\omega t) \sin(\omega t) \sin(\Phi) \\ &= \frac{VI}{2} (1 + \cos(2\omega t)) \cos(\Phi) + \frac{VI}{2} \sin(2\omega t) \sin(\Phi) \end{aligned}$$

$p(t)$ 称为瞬时功率信号，理想的 $p(t)$ 只包括两部分：直流部分和频率为 2ω 的交流部分。前者又称为瞬时实功率信号，瞬时实功率是电能表测量的首要对象。

如若电流电压信号非余弦函数，则可按傅立叶变换将信号展开为余弦函数的谐波，同样可按上述 $p(t) = v(t) * i(t)$ 计算，此处不再详述。

功率平均值也就是瞬时功率中的直流部分，用低通滤波器 (LPF_WATT) 滤除其中交流成分，取到直流量。

16.2.3.2 全波有功功率增益调整

有功功率的增益可以通过增益寄存器 (A_WATTGN、B_WATTGN) 来分别调节采用电流 A 通道计量的有功功率和采用电路 B 通道计量的有功功率的范围，该寄存器为 16 位带符号数，缺省值为 0x0000。可调节范围 ($-\infty \sim +100\%$)，精度为 0.00305%。

下式说明了有功功率增益寄存器是如何来做增益调节的：

$$Output\_WATT = WATT \times (1 + \frac{WATTGN}{2^{15}})$$

例如：在 A_WATTGN 中写入 0x3FFF，输出波形幅度增大了 50%，因为 0x3FFF=16383 (十进制)，16383/32768=0.5。类似的，写入 0xC001 时，输出波形幅度减小 50%。B_WATTGN 的使用方式相同。

16.2.3.3 全波有功功率偏差校正

有功功率偏置寄存器 (A_WATTOS、B_WATTOS)，是 16 位寄存器，缺省值为 0x0000。这些寄存器以 2 的补码形式表示。这里的偏差可能是源于功率计算中 PCB 板上以及集成电路本身产生的两通道间的串扰。偏差校正可以使在无负载情况下有功功率寄存器中的值接近 0。

$$Output\_WATT = WATT + WATTOS$$

详细公式见寄存器说明。

16.2.3.4 全波有功功率的小信号补偿

EMU 包含两个用于全波有功功率小信号补偿寄存器 (A_WA_LOS, B_WA_LOS), 这个 12 位寄存器以 2 的补码形式的数据来补偿输入小信号时全波有功功率的误差。缺省值为 0x000。

$$|output\_WATT| = |WATT| + *\_LOS$$

详细公式见寄存器说明。

16.2.3.5 全波有功功率的防潜动

EMU 具有专利功率防潜功能, 保证无电流输入的时候输出切到 0。

有功功率阈值防潜动阈值寄存器 WA_CREEP, 为 12 位。12 位 WA_CREEP 以无符号数的形式来设定一个功率防潜动阈值, 缺省为 0x03b。当功率瞬时值号绝对值小于这个阈值时, 输出有功功率置为零。这可以使在无负载情况下, 即使有小的噪声信号, 输出到有功功率寄存器中的值为 0。

$$output\_WATT\_t = \begin{cases} 0, & |WATT\_t| < WA\_CREEP \\ WATT\_t, & |WATT\_t| \geq WA\_CREEP \end{cases}$$

当功率值小于 WA_CREEP 时, 状态寄存器 EMU_SR 的 A_WA_CREEP_F/B_WA_CREEP_F 位会给出高电平指示。

16.2.3.6 全波有功功率寄存器

全波有功功率寄存器 (A_WATT 和 B_WATT), 是 32 位寄存器, 缺省值为 0x0000。带符号, 默认刷新频率为 400ms, EMU 工作降频后, 刷新频率会对应改变。断相模式不计量。

功率寄存器每次刷新都会置位中断源 1 状态寄存器 EMU_INT1_SR 的 AVG_UPDATE_IF, 若对应的中断使能打开, 将在 EMU_irq1 中产生中断, 写 AVG_UPDATE_IF 中写零, 可清除中断和对应的状态寄存器。

16.2.4 基波/谐波有功功率计量

EMU 提供基波有功功率计量功能。计量原理与 16.2.4 小节的全波有功计量原理类似, 不同在于输入的波形是通过基波滤波器后的波形信号。

具体为: 将三路全波波形信号分别通过基波滤波器 (LPF_F) 后得到三路 IA_FWAVE, IB_FWAVE 和 V_FWAVE, 然后 F_WATT_SEL[0] 选出一路基波电流波形 (I_FWAVE), 并与基波电压波形数据 (V_FWAVE) 相乘, 便得到瞬时基波有功功率, 接着经过低通滤波器 (LPF_WATT), 后续通过增益调整、偏差校正、防潜动等处理基波功率的瞬时值 (F_WATT_t), 接着根据 F_WATT_SEL[1] 选择基波计量或者谐波计量得到 H_WATT_t, 400ms 平均后得到功率的均值 (F_WATT)。流程图如图 16-4 所示。

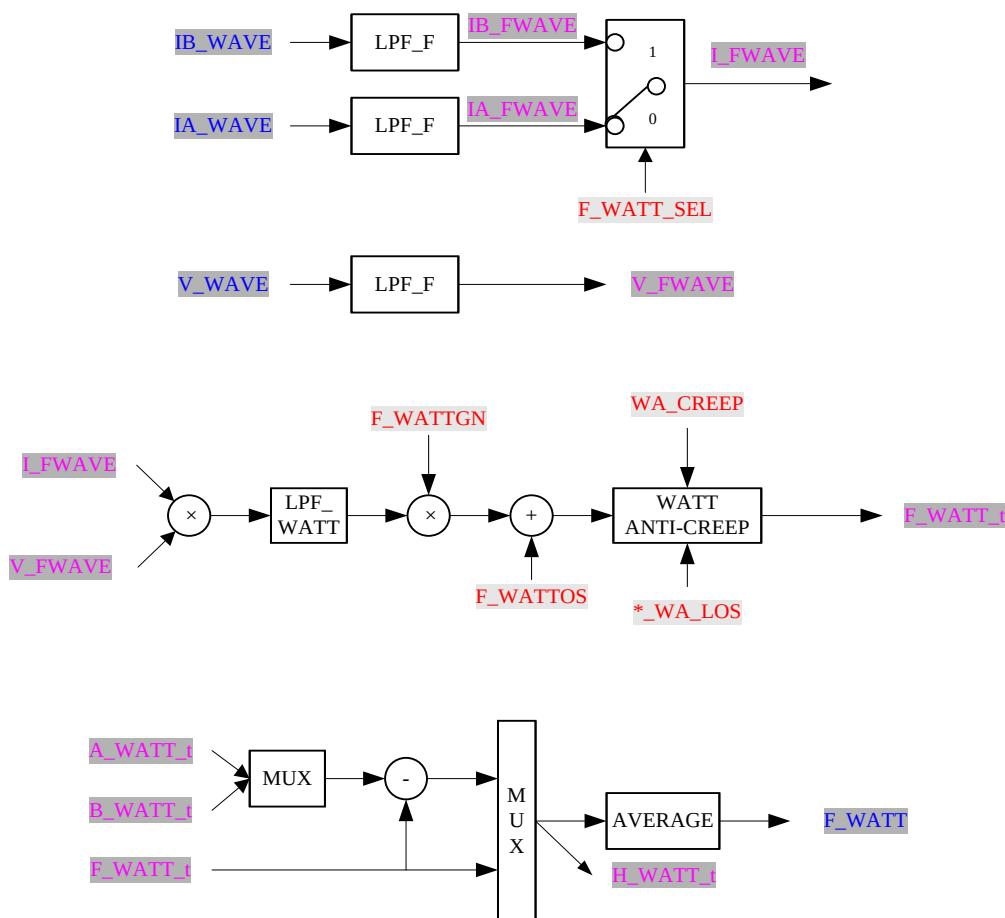


图 16- 4 基波有功功率计量流程图

在 EMU 时钟分频模式下，基波滤波器的幅频特性会改变，建议关闭基波滤波器。

MODE1 中 F_WATT_SEL[0] 位用于选择 A 路或 B 路电流来计算基波有功功率，F_WATT_SEL[1] 位来选择 4 是基波计量或谐波计量。

F_WATTGN 和 F_WATTOS 分别用于基波功率的增益调整和偏差校正，可参考 16.2.4 小节中 WATTGN 和 WATTOS 的使用。

基于 F_WATT_SEL[0] 选择用 A_WA_LOS 或 B_WA_LOS 来补偿基波的小信号时正反向误差，可参考 16.2.4 小节。

基波有功功率具有功率防潜功能，与全波有功功率防潜使用同一个寄存器 WA_CREEP，可参考 16.2.4 小节，并在状态寄存器给出防潜动标志。

16.2.5 基波无功功率计量

EMU 提供基波无功功率计量功能。计量原理与 16.2.4 小节的全波有功计量原理类似，不同在于输入的波形是通过基波滤波器和希尔伯特滤波器 (Hilbert) 后的波形信号。

具体为：将三路全波波形信号分别通过基波滤波器 (LPF_F) 后得到三路 IA_FWAVE, IB_FWAVE 和 V_FWAVE,

然后两电流基波波形分别通过 Hilbert I 滤波器分别得到 IA_VAR_FWAVE 和 IB_VAR_FWAVE，电压基波波形通过 Hilbert V 滤波器后得到 V_VAR_FWAVE，并分别相乘，便得到瞬时基波无功功率，接着经过低通滤波器 (LPF_WATT)，后续通过增益调整、偏差校正、防潜动等处理基波无功功率的瞬时值(A_FVAR_t 和 B_FVAR_t)，然后 400ms 平均后得到基波无功功率的均值 (A_FVAR 和 B_FVAR)。流程图如图 16-5 所示。

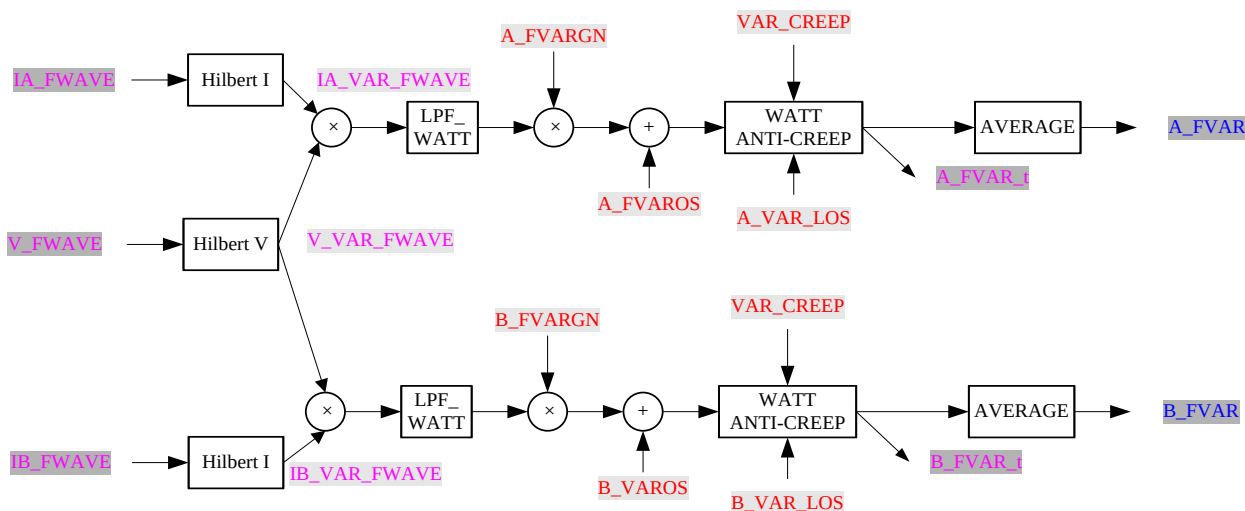


图 16-5 基波无功功率计量流程图

在 EMU 时钟分频模式下，基波滤波器的幅频特性会改变，建议关闭基波滤波器，此时得到的是全波无功计量结果。

A_FVARGN/ B_FVARGN 和 A_FVAROS/ B_FVAROS 分别用于 A/B 通道的基波无功功率的增益调整和偏差校正，可参考 16.2.4 小节中 WATTGN 和 WATTOS 的使用。

A_VAR_LOS 和 B_VAR_LOS 分别用来补偿基波无功的小信号时正反向误差，可参考 16.2.5 小节中 VAR_LOS 的使用。

两路基波无功功率具有功率防潜功能，防潜阈值寄存器为 VAR_CREEP，可参考 16.2.4 小节中 WA_CREEP 的使用，并在状态寄存器给出防潜动标志。

16.2.5.1 基波无功计量原理

无功计量主要把输入的电压和电流信号其中之一相移 90° 时，电压波形与电流波形的按照时间相乘，得到功率随着时间变化的信息，假设电流电压信号为余弦函数，并存在相位差 Φ ，功率为：

$$\begin{aligned}
 q(t) &= V \cos(\omega t) \times I \cos(\omega t + \Phi + \frac{\pi}{2}) \\
 &= V \cos(\omega t) \times I [-\sin(\omega t) \cos(\Phi) + \cos(\omega t) \sin(\Phi)] \\
 &= \frac{VI}{2} (1 + \cos(2\omega t)) \sin(\Phi) - VI \cos(\omega t) \sin(\omega t) \cos(\Phi) \\
 &= \frac{VI}{2} \sin(\Phi) + \frac{VI}{2} [\cos(2\omega t) \sin(\Phi) - \sin(2\omega t) \cos(\Phi)] \\
 &= \frac{VI}{2} \sin(\Phi) + \frac{VI}{2} \sin(2\omega t - \Phi)
 \end{aligned}$$

$q(t)$ 称为瞬时无功功率信号，理想的 $q(t)$ 只包括两部分：直流部分和频率为 2ω 的交流部分。前者又称为瞬时无功功率信号，瞬时无功功率是电能表测量的对象。

16.2.6 全波无功功率计量

EMU 提供基波无功功率计量功能。计量原理与 16.2.4 小节的全波有功计量原理类似，不同在于输入的波形是通过希尔伯特滤波器（Hilbert）后的波形信号。

参考 16.2.5 小节，具体为：可选一路全波电流波形通过 Hilbert I 滤波器得到 I_VAR_WAVE，全波电压波形通过 Hilbert V 滤波器后得到 V_VAR_WAVE，并相乘，便得到瞬时全波无功功率，接着经过低通滤波器（LPF_WATT），后续通过增益调整、偏差校正、防潜动等处理全波无功功率的瞬时值（VAR_t），然后 400ms 平均后得到全波无功功率的均值（VAR）。流程图如图 16-6 所示。

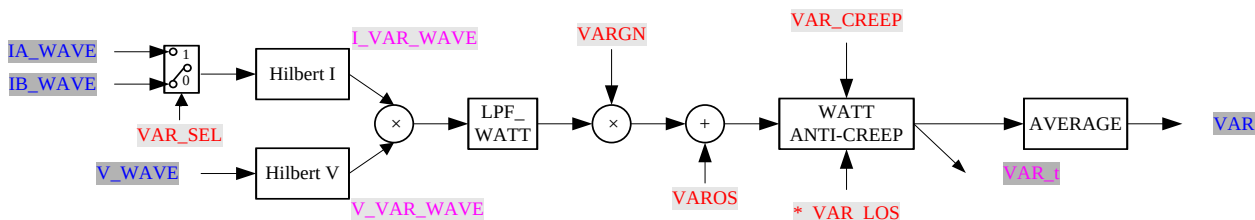


图 16-6 全波无功功率计量流程图

MODE1 中 VAR_SEL 位用于选择 A 路或 B 路电流来计算全波无功功率。

VARGN 和 VAROS 用于全波无功功率的增益调整和偏差校正，可参考 16.2.4 小节中 WATTGN 和 WATTOS 的使用。

基于 VAR_SEL 选择用 A_VAR_LOS 或 B_VAR_LOS 来补偿全波无功的小信号时正反向误差，可参考 16.2.4 小节。

全波无功功率具有功率防潜功能，与基波有功功率防潜使用同一个寄存器 VAR_CREEP，可参考 16.2.4 小节，并在状态寄存器给出防潜动标志。

16.2.7 有效值计量

EMU 提供三通道全波有效值和一个可选通道的基波有效值，信号流如下：首先波形信号依次通过平方电

路 (X2)、低通滤波器 (LPF_RMS)、开根电路 (ROOT), 得到有效值的瞬时值 RMS_t, 另外, 可通过 F_RMS_SEL 选择基波波形, 来计算一路基波有效值瞬时值, 再通过积分可分别慢速有效值, 积分时间可选 100ms 或者 400ms。如图 16-7 所示。

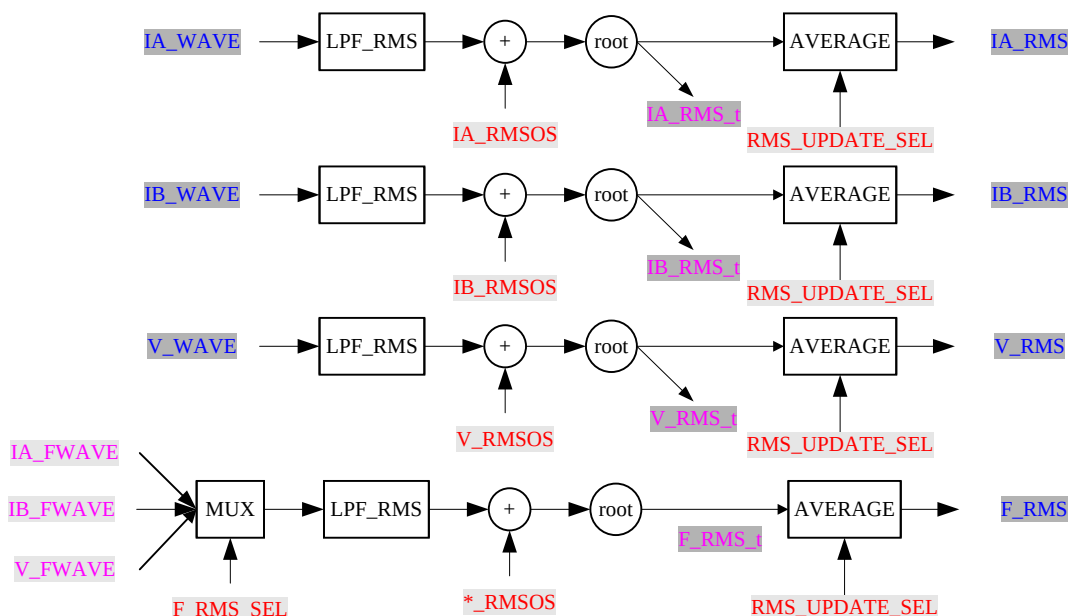


图 16-7 全波有效值计量流程图

16.2.7.1 有效值计量原理

有效值也就是信号的均方根 (Root Mean Square—RMS), 一个连续信号的均方根计算如下:

$$V_{rms} = \sqrt{\frac{1}{T} \int_0^T V^2(t) dt}$$

对于离散数字信号, 该公式变为:

$$V_{rms} = \sqrt{\frac{1}{N} \sum_{i=1}^N V^2(i)}$$

16.2.7.2 有效值偏置校正

EMU 包含了三个通道的有效值 7 偏置寄存器 (IA_RMSOS、IB_RMSOS、V_RMSOS), 这些 16 位寄存器的缺省值为 0x0000。它们以 2 的补码形式的数据来分别消除电流通道和电压 V 通道的有效值计算中出现的偏差。这种偏差可能来源于输入噪声, 因为在计算有效值中有一步平方运算, 这样可能引入由噪声产生的直流偏置。偏差校正可以使在无负载情况下有效值寄存器中的值接近 0。校正公式如下:

$$RMS = \sqrt{RMS0^2 + 8100 * RMSOS}$$

其中，RMS 是校正之后有效值，RMSO 是校正之前的值，RMSOS 是校正寄存器的值。

16.2.8 周波有效值计量

EMU 提供三个通道的周波有效值寄存器，该功能可用于漏电或过流检测。通过 FAST_RMS_WAVE_SEL 可选择计算 SINC 之后或者 HPF 之后的全波波形，取绝对值后进行若干半周波时间累加，FAST_RMS_CYC 可选择周波有效值的累加时间。通过 AC_MODE 区分 50Hz 和 60Hz 的半周波时间。流程如图 16-8 所示。

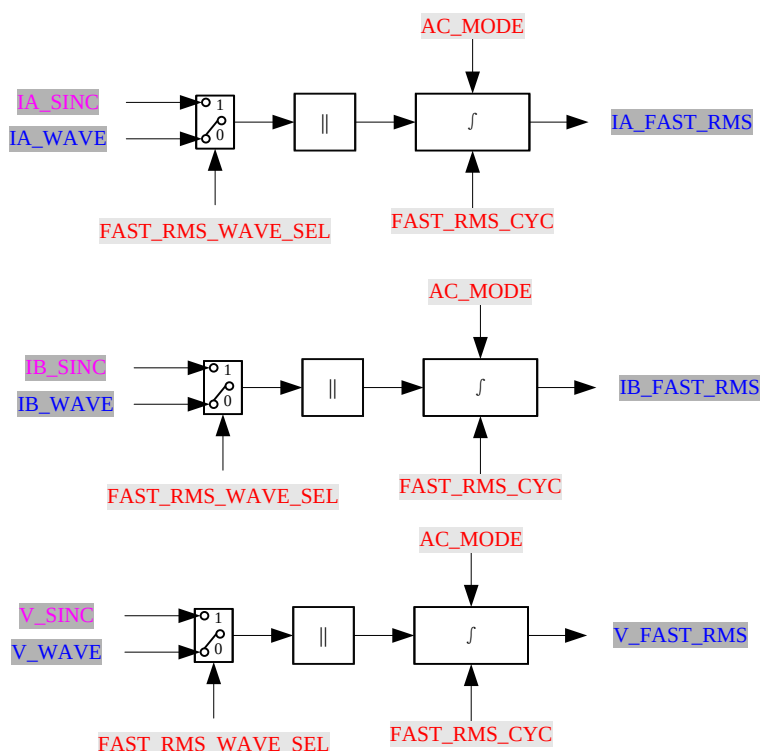


图 16-8 周波有效值计量流程图

16.2.9 视在功率计量

可选一路电流有效值瞬时值(I_RMS_t)和电压有效值(V_RMS_t)的瞬时值的乘积后得到数据,通过增益调整、偏差校正、有效值防潜动等处理视在功率的瞬时值(VA_t),然后 400ms 平均后得到视在功率的均值(VA)。有功功率与视在功率的比例为功率因子。信号流程如图 16-9 所示。

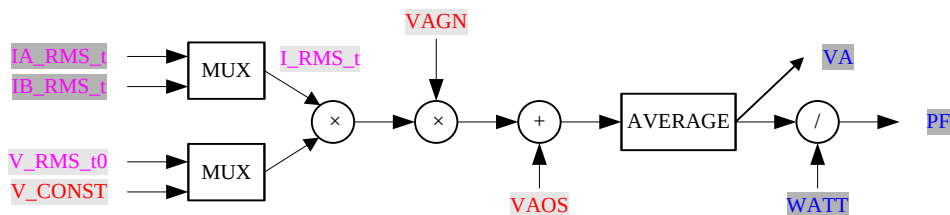


图 16-9 视在功率计量流程图

MODE 中选择配置可选择电流有效值和电压有效值瞬时值来计算视在功率。I_RMS_t 选择表格如下表 16-1(a) 所示。

表 16-1 (a) I_RMS_t 的选择输出

8MODE_NV/S_9IRMS_SEL/CH_WATT_SEL	I_RMS_t
b11X	IB_RMS_t
b10X	IA_RMS_t
b0X1	IB_RMS_t
b0X0	IA_RMS_t

表 16-2 (b) V_RMS_t 的选择输出

MODE_NV/S_VRMS_SEL	V_RMS_t
b1X	V_CONST
b1X	V_CONST
b01	V_CONST
b00	V_RMS_t0

VAGN 和 VAOS 用于视在功率的增益调整和偏差校正，可参考 16.2.4ATTGN 和 WATTOS 的使用。视在功率具有功率防潜功能，防潜寄存器 VA_CREEP，可参考 16.2.4 寄存器给出防潜动标志。

功率因数寄存器由有功功率除以视在功率得到，即：

$$PF = \frac{WATT}{VA}$$

PF 寄存器为一个 20 位带符号数，功率因子 = $\frac{PF}{2^{19}}$ ，则 0x7FFFF 表示功率因子=1，0x80000 表示功率因子=-1，0x40000 表示功率因子=0.5。

16.2.10 能量计量

16.2.10.1 能量计量原理

功率和能量的关系可以表示作：

$$Power = \frac{dEnergy}{dt}$$

反过来就是：

$$Energy = \int Power \, dt$$

在 EMU 内部寄存器中连续累加功率瞬时值来得到能量，这里离散信号的连续累加和连续信号的积分是一样的道理，即：

$$E = \int p(t)dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} P(nT) \times T \right\}$$

这里 n 为采样个数，T 为采样周期，功率瞬时值采样周期 T 为 2.17us。

这样对功率信号进行累加还可以消除功率信号中没有滤除干净的交流信号。

功率瞬时信号进入内部积分器进行叠加，根据 CF 缩放比例寄存器 WA_CFDIV 提供的系数，通过数字到频率转换模块产生对应的 CF 脉冲计数，送到 CF_CNT 寄存器中累加，并通过 CF 管脚输出能量脉冲。

16.2.10.2 能量脉冲输出

为了校验，EMU 能量频率转换，除了厂家最初的校验，终端用户也要经常进行能量计量器的校准。对于厂家，校准所使用的最一般的方法就是产生一个与输出功率（能量）成正比的脉冲输出。这个脉冲输出可以通过一个简单的、单线、光学隔离端口连接到外部校验设备上。

内部通过 45 位有符号能量寄存器累加功率信号，根据缩放比例寄存器（CFDIV）提供的系数改变输出频率，即改变 CF 对应的能量寄存器的位置，这个 12 位无符号寄存器可以在很宽范围的范围内调节 CF 频率，缺省值为 0x001，是最慢模式。

另外，可通过寄存器脉宽选择（CF_WIDTH_SEL[1:0]）选择 CF 脉冲高电平时间，可通过 CF_REV_SEL 选择 CF 脉冲极性。假设固定脉宽 80ms，当 CF 的周期小于 160ms 时，为 50% 占空比的脉冲，大于等于 160ms 时，脉宽 80ms。

由于滤波器不可能是完全理想的，所以低通后乃至 DFC 后的信号都会含有 Sin(2wt) 的成分，下图 16-10 是能量随时间变化曲线，其中那条虚直线是理想的有功能量曲线，等于 $V \times I \times t$ ，而实际中的能量曲线是实型曲线，因为正弦信号的平均值为零，所以正弦波纹不会影响能量信号的累积。然而，在输出频率中可以观察到这些正弦波纹，尤其是在频率比较高的时候。负载越大、频率越高，这种正弦波纹会越明显。这是因为频率越高，能量频率转换时信号累加平均的时间就越短，正弦变化也就越明显。因而，选择比较低的频率输出可以很大程度上减小正弦变化现象的影响，有利于脉冲校准。还有，可以通过使用更长的时钟门限时间来平均输出频率，得到同样的效果。

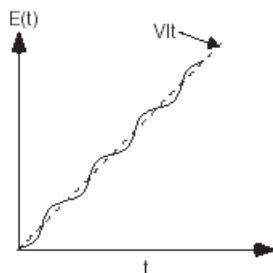


图 16-10 能量随时间变化曲线

EMU 路能量脉冲 CF 同时输出。

16.2.10.3 能量脉冲反向指示

能量脉冲反向指示 REVP 用于显示正向或反向用电。反向指示的符号变化与 CF 脉冲上升沿同步刷新。中断状态寄存器 EMU_INT1_SR 中 CF1_REVP_IF、CF2_RE0VP_IF、CF3_REVP_IF 用于指示三路 CF 反向指示，如果中断使能寄存器 EMU_INT1_ER 中相应位置为 1，则会有中断输出。

16.2.10.4 能量脉冲计数

EMU 提供若干 32 Bit CF 计数寄存器，具体见第 5 节中寄存器的说明。其中高 24 Bit 是脉冲个数整数位，低 8 Bit 为小数位，且小数位能写回，即能设置初始值，写回时，最高[31]为符号位写回。能量脉冲计数如图 16-11 所示。

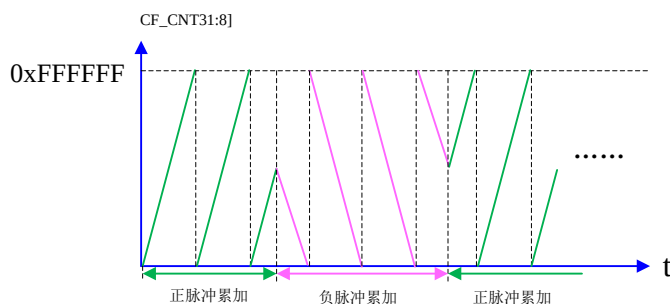


图 16-11 能量脉冲计数器示意图

16.2.10.5 全波有功脉冲能量

EMU 提供可选累加方式的全波有功脉冲 CF_WATT、脉冲计数寄存器 CF_WATT_CNT 以及反向指示 CF_WATT_REVP，信号流程如下图 16-12 所示。

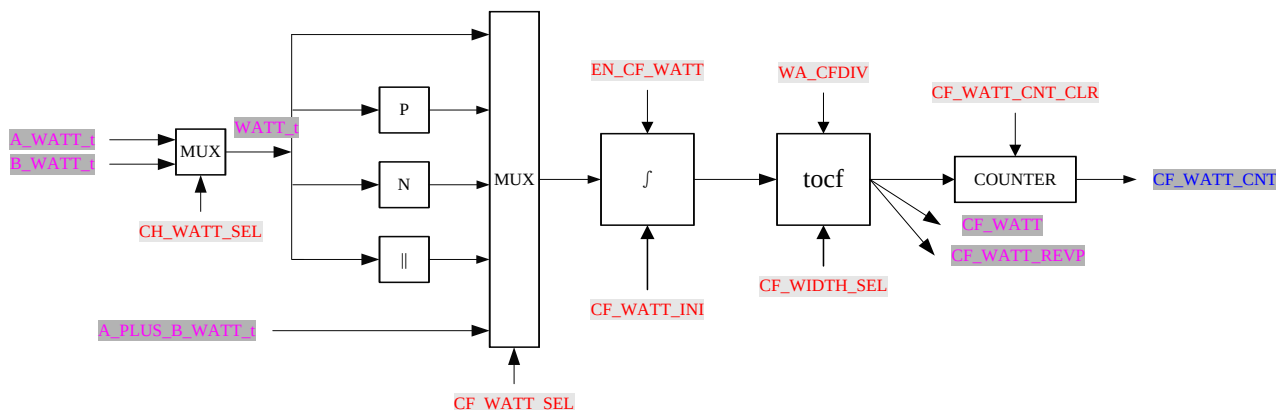


图 16-12 全波有功脉冲能量信号流程图

16.2.10.6 全波正向有功脉冲能量

EMU 提供代数和累加方式的全波正向有功脉冲 CF_P_WATT 和脉冲计数寄存器 CF_P_CNT，信号流程如下图所示。

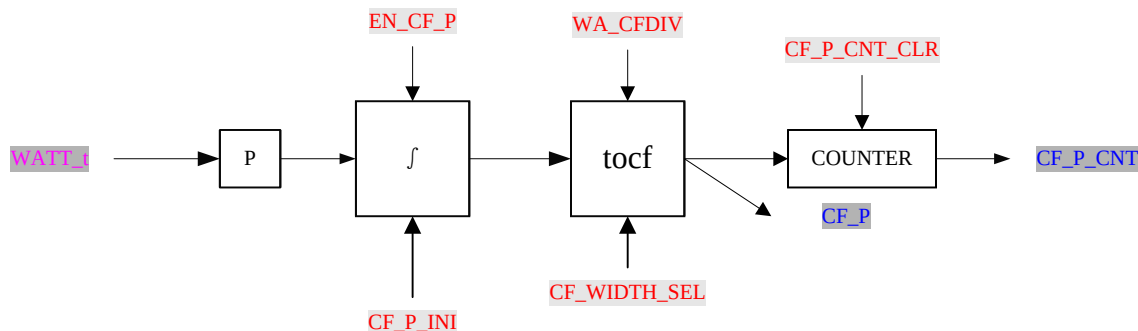


图 16-13 全波正向有功脉冲能量信号流程图

16.2.10.7 全波反向有功脉冲能量

EMU 提供代数和累加方式的全反向有功脉冲 CF_N_WATT 和脉冲计数寄存器 CF_N_CNT，信号流程如下图所示。

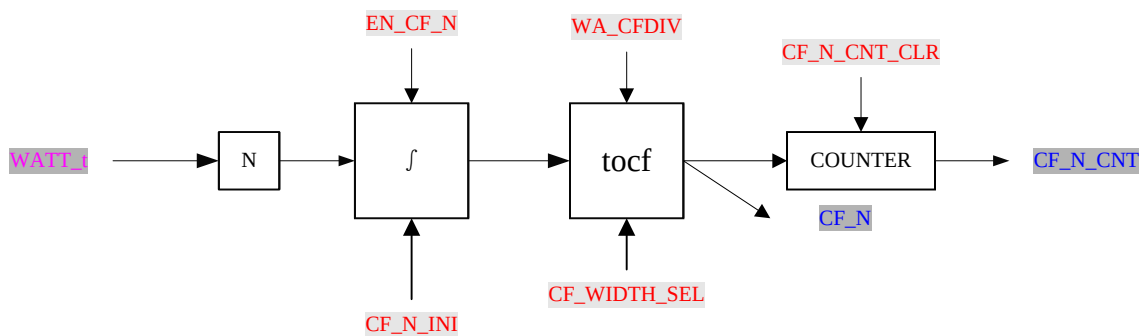


图 16-14 全波反向有功脉冲能量信号流程图

16.2.10.8 基波/谐波 1 有功脉冲能量

EMU 提供代数和累加方式的基波或谐波有功脉冲 CF_H、脉冲计数寄存器 CF_H_CNT 以及反向指示 CF_H_REVP，信号流程如下图 16-15 所示。

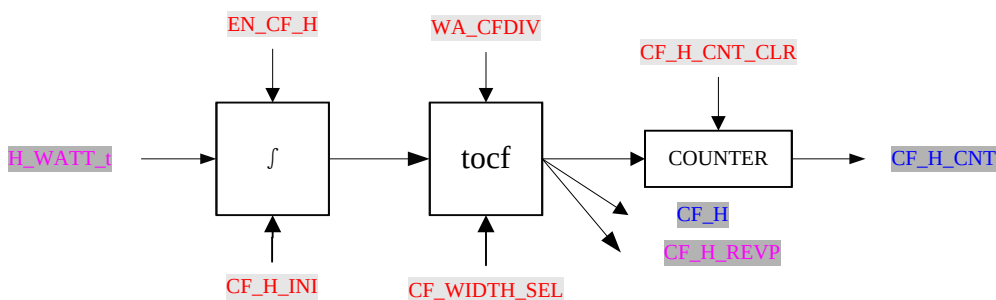


图 16-15 全波反向有功脉冲能量信号流程图

16.2.10.9 基波无功脉冲能量

EMU 提供可选累加方式的基波无功脉冲 CF_VAR、脉冲计数寄存器 CF_VAR_CNT 以及反向指示 CF_VAR_REVP，信号流程如下图 16-16 所示。

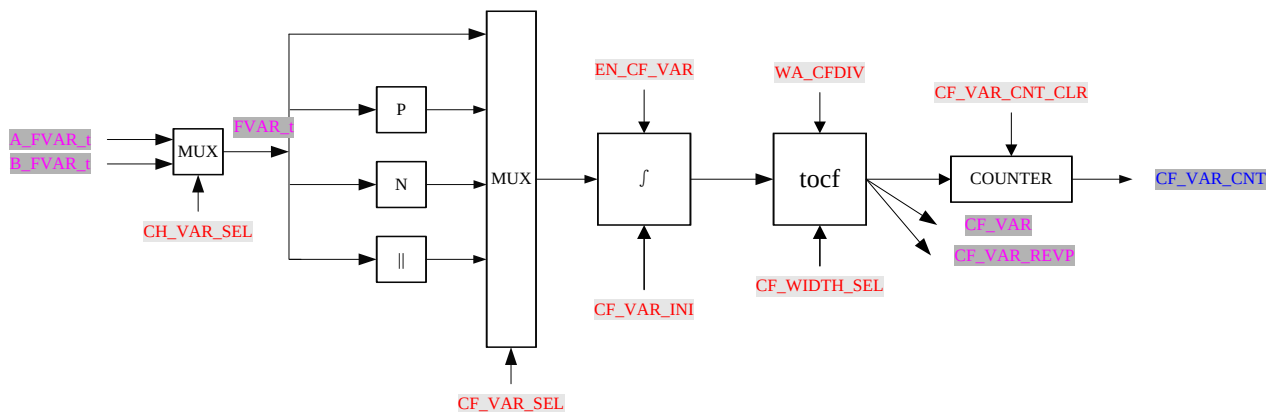


图 16-16 基波无功脉冲能量信号流程图

16.2.10.10 视在功脉冲能量

EMU 提代数和累加方式的视在功率脉冲 CF_VA 和脉冲计数寄存器 CF_VA_CNT，信号流程如下图 16-17 所示。

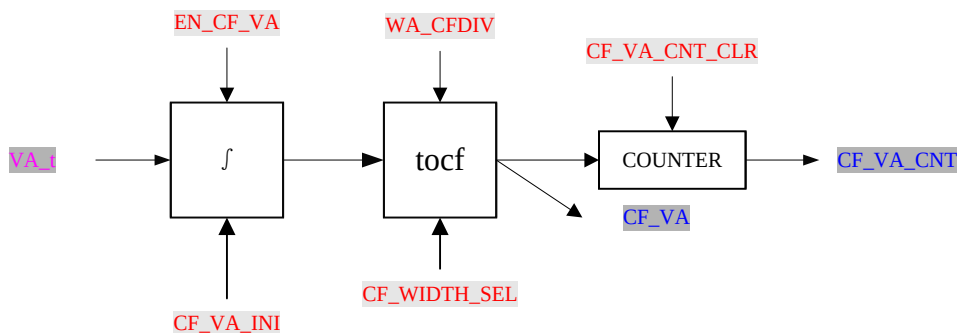


图 16-17 视在功率脉冲能量信号流程图

16.2.10.11 全波有功 A 相脉冲能量

EMU 提代数和累加方式的全波有功 A 相脉冲 CF_A、脉冲计数寄存器 CF_A_CNT 以及反向指示 CF_A_REVP，信号流程如下图 16-18 所示。

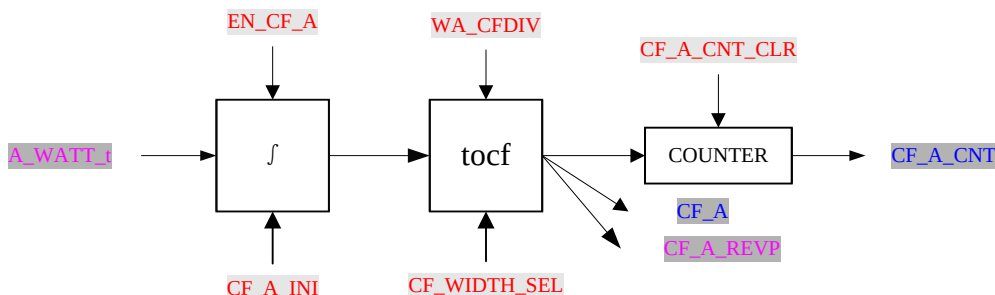


图 16-18 全波有功 A 相脉冲能量信号流程图

16.2.10.12 全波有功 B 相脉冲能量

EMU 提代数和累加方式的全波有功 B 相脉冲 CF_B、脉冲计数寄存器 CF_B_CNT 以及反向指示 CF_B_REVP，信号流程如下图 16-19 所示。

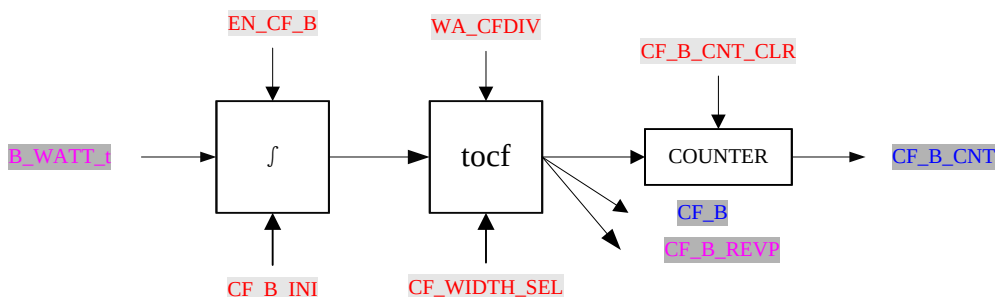


图 16-19 全波有功 B 相脉冲能量信号流程图

16.2.10.13 用户输出脉冲能量

EMU 提代数和累加方式的可选用户输入功率或全波无功脉冲 CF_USR、脉冲计数寄存器 CF_USR_CNT 以及反向指示 CF_USR_REVP，信号流程如下图 16-20 所示。

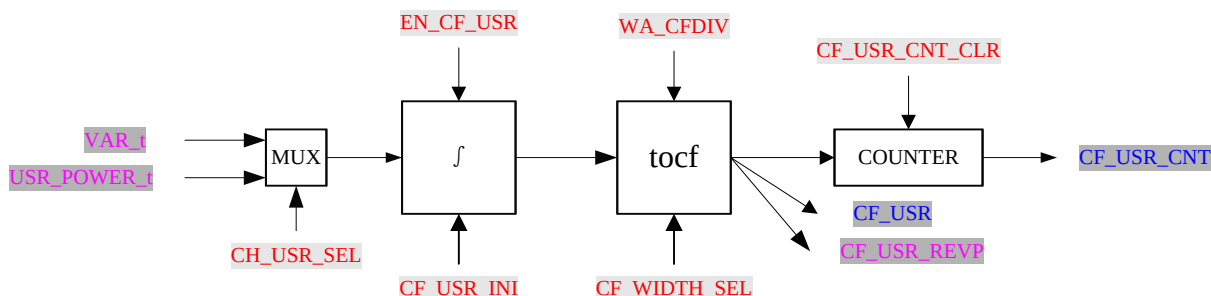


图 16-20 用户功率脉冲能量信号流程图

16.2.11 电能质量相关计量

16.2.11.1 过零检测

EMU 提供三路波形的过零检测功能。为保证检测精度，用 230.4kHz 采样频率检测，由于基波滤波器的延迟，使得在 50Hz 时，过零检测信号与实际信号有 4.66ms 的相位延迟。

如图 16-21 所示的电压过零检测示意图，V_SINC 是实际输入信号，V_FWAVE 是基波滤波器输出波形，ZX 是检测输出，ZX 为零表示波形正半周，ZX 为 1 表示波形负半周。

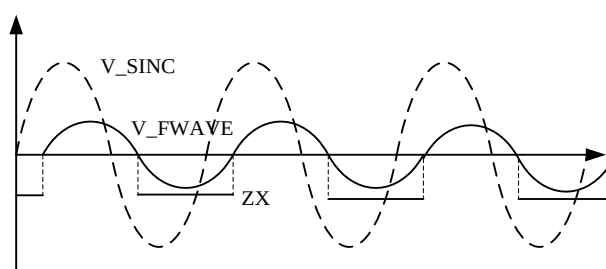


图 16-21 电压过零检测示意图

使用过零检测信号时，为了保证检测性能，建议不要关闭基波滤波器。

过零阈值，使用过零阈值可防止小信号时噪声干扰误过零，三路全波有效值的高 16 Bit，分别与过零阈值寄存器 ZX_LTH 比较，若有效值小于过零阈值，关闭过零检测功能，ZX 置 2 为 0，并在状态寄存器 EMU_SR 中给出对应的状态标志。

过零中断，三路过零信号可通过外部中断和状态寄存器输出，EMU_INT2_SR[4:2] 为对应的中断状态标志位，写零清除，EMU_INT2_ER[4:2] 为对应中断使能位，为 1 使能，另外，通过配置 EMU_INT2_SR[21:16] 位，可控制过零中断产生的方式，其中 b00: 正向过零产生中断，b01: 负向过零产生中断，b1x: 正向和负向过零都产生中断。

16.2.11.2 线电压频率检测

EMU 具有线电压频率检测功能，每个若干设定的周期 (FREQ_CYC) 刷新一次，所检测的是基波电压波形，

线电压测量的分辨率为 4.34us/LSB(230.4kHz 时钟)，相当于 50Hz 线路频率时的 0.0217% 或 60Hz 线路频率时的 0.026%。线电压寄存器 (FREQ) 与实际线电压频率的折算关系：

$$f_{\text{测}} = \frac{f_{\text{EMU}}}{(2 * \text{FREQ})}$$

其中默认模式下 $f_{\text{EMU}} = 3.6864\text{MHz}$ ；对于 50Hz 的市电网络，测得 FREQ 的值为 36864(十进制)，对于 60Hz 的市电网络，测得 FREQ 的值为 30720(十进制)。

线电压寄存器 (FREQ) 寄存器刷新时可产生中断。

另外，当电压有效值低于过零阈值时，FREQ 置位为 AC_MODE 设定的值。

16.2.11.3 过流和过压检测

EMU 具有过流和过压检测功能，当全波电流或电压波形信号的绝对值所设置的阈值寄存器（I_OVLVL 和 V_OVLVL）时，给出指示。

过流阈值寄存器（I_OVLVL）分别用于与两路电流波形绝对值的高 16 Bit([20:5])比较，过压阈值寄存器（V_OVLVL）用于与电压波形绝对值的高 16 Bit([20:5])比较。若该寄存器为 0，关闭检测功能。图 16-22 所示的是以电压过压检测的示意图。

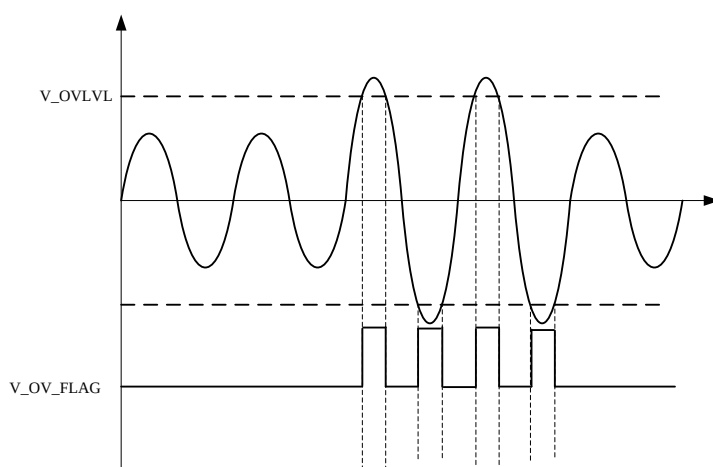


图 16-22 电压过压检测示意图

过流和过压在状态寄存器 EMU_SR 中有指示，且在 EMU_INT2_SR 中有对应的中断状态标志位，写零清除，在 EMU_INT2_ER 有对应中断使能位，为 1 使能，另外，通过配置 EMU_INT2_SR 中相应的位，可控制过流和过压中断产生的方式，其中 b0:进入产生中断，b1:进入和退出都产生中断。

16.2.11.4 波形峰值检测

EMU 可提供通道全波波形的绝对值的最大值，并分别存储在峰值寄存器（IA_PEAK, IB_PEAK 和 V_PEAK）中。在某一设置值的时间（PK_CYC 寄存器）内，当波形的绝对值超过峰值寄存器（IA_PEAK, IB_PEAK 和 V_PEAK）的值时，更新值寄存器值为当前的值。

峰值检测半周期寄存器（PK_CYC）用于控制峰值寄存器的刷新时间，当计数器时间达到（PK_CYC+1）个半周期波时间时，刷新峰值寄存器。若该寄存器为 0，关闭峰值寄存器刷新，写入寄存器时，复位检测计数器。

每次读取峰值寄存器（IA_PEAK, IB_PEAK 和 V_PEAK）后，峰值比较寄存器清 0，即以读寄存器为时间起点开始检测峰值。

另外，当通道波形有效值低于过零阈值时，关闭对应通道的峰值检测功能。

16.2.11.5 线电压跌落检测

EMU 具有线电压跌落检测功能，当电压全波半周波峰值低于某一设置值的时间超过一定的半周期数时，给出指示。

阈值寄存器（SAG_LVL）和半周期寄存器（SAG_CYC）分别控制电压跌落的阈值和周期，若任一寄存器为 0，则关闭跌落检测功能，若任一寄存器写入时，则复位跌落检测功能。

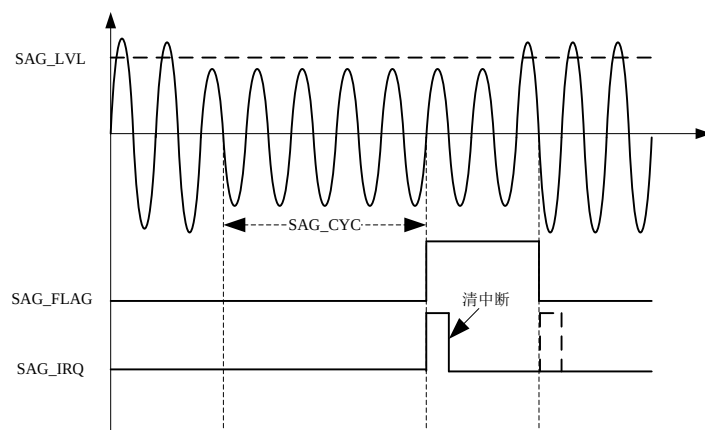


图 16-23 线电压跌落检测示意图

如上图 16-23 所示的线电压跌落检测，当电压波形峰值绝对值高 16 Bit 小于跌落阈值寄存器（SAG_LVL）中设定的阈值并且跌落时间超过跌落线周期寄存器（SAG_CYC）中的设定时间（图示为超过第 10 个半周期后，SAG_CYC[7:0]=0x0a），线电压跌落将产生 SAG_FLAG 标志在状态寄存器 EMU_SR 中，EMU_INT2_SR[9]为对应的中断状态标志位，写零清除，EMU_INT2_ER[9]为对应中断使能位，为 1 使能，另外，通过配置 EMU_INT2_SR[26]位，可控制电压跌落中断产生的方式，其中 b0: 进入产生中断，b1: 进入和退出都产生中断。

另外，当电压有效值低于过零阈值时，关闭线电压跌落检测功能。

16.2.11.6 电压过零超时检测

EMU 具有电压过零超时检测功能，检测的是全波电压信号，每当有过零信号时，内部计数器置为寄存器 ZXTOUT 的值，若无过零信号时就递减，如果长时间无电压过零时，当该计数器减到 0 时，就置位过零超时标志 ZXTO_FLAG。

过零超时阈值寄存器（ZXTOU）在电压过零时刻赋值给计数器的初值，该计数器分辨率为 69.4us/LSB，若 ZXTOU 设置为 0xFFFF，则过零超时时间达最大值 4.55s。若 ZXTOU 设置为 0x0，则关闭电压过零超时检测功能。

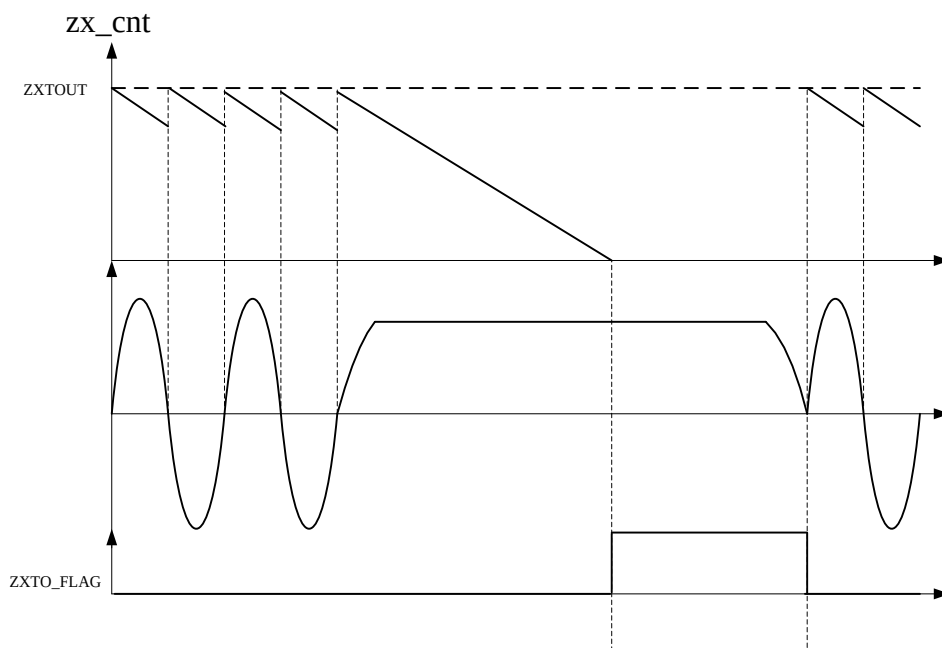


图 16-24 电压过零超时检测示意图

如上图 16-24 所示的电压过零超时检测示意图，当内部计数器 ZX_CNT 减到 0 时，在寄存器中 EMU_SR 置位 ZXTO_FLAG，且在 EMU_INT2_SR 中有对应的中断状态标志位，写零清除，在 EMU_INT2_ER 有对应中断使能位，为 1 使能，另外，通过配置 EMU_INT2_SR 中相应的位，可控制过流和过压中断产生的方式，其中 b0: 进入产生中断，b1: 进入和退出都产生中断。

另外，当电压有效值低于过零阈值时，关闭电压过零超时检测功能。

16.2.11.7 波形重构重构输出

SINC 之后输出的 IA/IB_V_SINC 波形带宽：

-3db 带宽 3.75K; -0.1db 处带宽 0.69K; 2k 带宽的地方衰减-0.84db, 2.5k 带宽衰减-1.3db, (LPF+HPF) 之后的 IA/IB/_WAVE 波形带宽-3db 2.4kHz, 2kHz -0.5db,

Name	Bits	R/W	Description	Default
---	[31:30]	---	保留位	0x0
RESAMPLE_FREQ_SEL	29	RW	固定采样点模式下，周波频率选择位 b0: 选择用户输入频率，校表寄存器 FREQ_USR 有效 b1: 选择实时跟踪频率，计量寄存器 FREQ 有效	0x0
RESAMPLE_NUM	[28:26]	RW	波形重采样点或者采样率选择位 固定采样点模式下，对应的周波采样点为	0x0

Name	Bits	R/W	Description	Default
			b000: 512; b001: 256; b010: 128; b011: 64; b1xx: 32; 固定采样率模式下, 对应采样率为 b000: 14.4kHz; b001: 7.2kHz; b010: 3.6kHz; b011: 1.8kHz; b1xx: 0.9kHz;	
RESAMPLE_SEL	25	RW	波形重采样位置选择位 b0: 选择 SINC 之后的波形; b1: 选择滤波器 (LPF+HPF) 之后的波形	0x0
RESAMPLE_MODE	24	RW	波形重采样模式选择位 b0: 固定采样率模式; b1: 固定采样点模式	0x0
RESAMPLE_V_EN	23	RW	电压波形 V 重采样使能位, b1: 使能, b0: 关闭	0x0
RESAMPLE_IB_EN	22	RW	电流波形 IB 重采样使能位, b1: 使能, b0: 关闭	0x0
RESAMPLE_IA_EN	21	RW	电流波形 IA 重采样使能位, b1: 使能, b0: 关闭	0x0

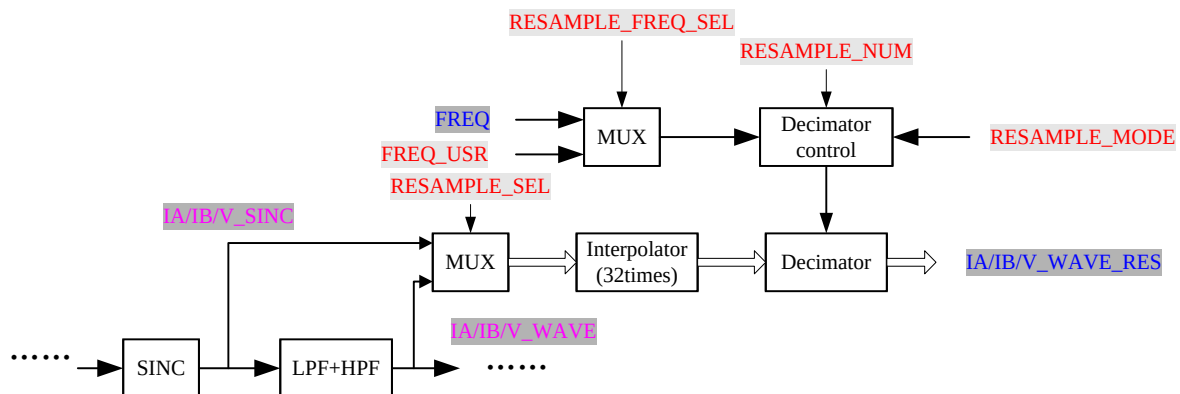


图 16-25 通道波形重构流程图

首先根据 RESAMPLE_SEL 的配置选择 14.4kHz 波形的来源, 然后进行 32 倍的线性插值到 460.8kHz;
 然后根据 RESAMPLE_MODE 的配置是固定采样率模式还是固定采样点模式;
 根据 RESAMPLE_NUM 的配置 (见上表格), 直接进行等间隔抽取;
 根据 RESAMPLE_NUM 和 RESAMPLE_FREQ_SEL 的配置 (见上表格), 采用余数补偿法抽取。
 其中抽取步骤是按照 3.6864MHz 时钟域进行的。

16.3 寄存器列表

表 16-3 寄存器列表

Name	Offset Address	R/W	Default	Description
电参量寄存器（内部写，只读）				
VERSION	0x000	RO	0x0030	EMU 版本寄存器
IA_WAVE_SEL	0x004	RO	0x0	重采样电流 A 波形寄存器，有符号
IB_WAVE_SEL	0x008	RO	0x0	重采样电流 B 波形寄存器，有符号
V_WAVE_SEL	0x00c	RO	0x0	重采样电压波形寄存器，有符号
WATT_WAVE	0x010	RO	0x0	瞬时全波有功功率波形寄存器，有符号
VAR_WAVE	0x014	RO	0x0	瞬时基波无功功率波形寄存器，有符号
CONFIG_WAVE	0x018	RO	0x0	可选类型瞬时功率波形寄存器，有符号
IA_FAST_RMS	0x01c	RO	0x0	电流 A 周波有效值寄存器，无符号
IB_FAST_RMS	0x020	RO	0x0	电流 B 周波有效值寄存器，无符号
V_FAST_RMS	0x024	RO	0x0	电压周波有效值寄存器，无符号
IA_RMS	0x028	RO	0x0	电流 A 有效值寄存器，无符号
IB_RMS	0x02c	RO	0x0	电流 B 有效值寄存器，无符号
V_RMS	0x030	RO	0x0	电压有效值寄存器，无符号
F_RMS	0x034	RO	0x0	基波有效值寄存器，通道可选，无符号
A_WATT	0x038	RO	0x0	A 相平均全波有功功率寄存器，有符号
B_WATT	0x03c	RO	0x0	B 相平均全波有功功率寄存器，有符号
F_WATT	0x040	RO	0x0	基波/谐波有功功率寄存器，通过可选，有符号
A_FVAR	0x044	RO	0x0	A 相平均基波无功功率寄存器，有符号
B_FVAR	0x048	RO	0x0	B 相平均基波无功功率寄存器，有符号
VAR	0x04c	RO	0x0	全波无功功率寄存器，通过可选，有符号
VA	0x050	RO	0x0	平均视在功率寄存器，无符号
USR_POWER	0x054	RO	0x0	用户输入瞬时功率的平均功率寄存器，有符号
PF	0x058	RO	0x7FFFF	功率因子寄存器，有符号

Name	Offset Address	R/W	Default	Description
FREQ	0x05c	RO	0x9000	线电压频率寄存器
IA_PEAK	0x060	RO	0x0	电流 A 峰值寄存器，有符号
IB_PEAK	0x064	RO	0x0	电流 B 峰值寄存器，有符号
V_PEAK	0x068	RO	0x0	电压峰值寄存器，有符号
Reserved	~0x07c	RO	0x0	保留
CF_WATT_CNT	0x080	RW	0x0	全波有功功率校验脉冲计数器，无符号
CF_P_CNT	0x084	RW	0x0	全波正向有功功率校验脉冲计数器，无符号
CF_N_CNT	0x088	RW	0x0	全波负向有功功率校验脉冲计数器，无符号
CF_VAR_CNT	0x08c	RW	0x0	基波无功功率校验脉冲计数器，无符号
CF_VA_CNT	0x090	RW	0x0	视在功率校验脉冲计数器，无符号
CF_A_CNT	0x094	RW	0x0	A 相全波有功功率校验脉冲计数器，无符号
CF_B_CNT	0x098	RW	0x0	B 相全波有功功率校验脉冲计数器，无符号
CF_H_CNT	0x09c	RW	0x0	基波/谐波有功功率校验脉冲计数器，无符号
CF_USR_CNT	0x0a0	RW	0x0	用户功率校验脉冲计数器，无符号
EMU_INT1_SR	0x0a4	RW	0x0	EMU 中断源 1 状态寄存器
EMU_INT2_SR	0x0a8	RW	0x0	EMU 中断源 2 状态寄存器
EMU_SR	0x0ac	RO	0x0	EMU 状态寄存器
Reserved	~0x0bc	RO	0x0	保留
校表寄存器（外部写，可读可写）				
EMU_INT1_ER	0x0c0	RW	0x0	EMU 中断源 1 使能寄存器
EMU_INT2_ER	0x0c4	RW	0x0	EMU 中断源 2 使能寄存器
MODE	0x0c8	RW	0x00004	EMU 工作模式寄存器
CF_CR	0x0cc	RW	0x08800	CF 控制寄存器
EN_CR	0x0d0	RW	0x000ff	模块使能控制寄存器
FREQ_SEL	0x0d4	RW	0x5BE058	EMU 模拟控制寄存器
BG_CTRL	0x0d8	RW	0x08707F	EMU 模拟基准控制寄存器

Name	Offset Address	R/W	Default	Description
GAIN	0x0dc	RW	0x0	EMU 模拟通道前级 PGA 增益调整寄存器
EMUA_CR	0x0e0	RW	0x0018	EMU 模拟通道开关控制
USR_FREQ	0x0e4	RW	0x9000	用户定义输入波形频率，默认是 50Hz 的频率
WA_CFDIV	0x0e8	RW	0x001	CF 缩放比例寄存器
IA_PHCAL	0x0ec	RW	0x0	A 电流通道相位校正寄存器
IB_PHCAL	0x0f0	RW	0x0	B 电流通道相位校正寄存器
V_PHCAL	0x0f4	RW	0x0	电压通道校正寄存器
IA_CHGN	0x0f8	RW	0x0	A 电流通道增益调整寄存器，有符号
IA_CHOS	0x0fc	RW	0x0	A 电流通道偏移调整寄存器，有符号
IB_CHGN	0x100	RW	0x0	B 电流通道增益调整寄存器，有符号
IB_CHOS	0x104	RW	0x0	B 电流通道偏移调整寄存器，有符号
V_CHGN	0x108	RW	0x0	电压通道增益调整寄存器，有符号
V_CHOS	0x10c	RW	0x0	电压通道偏移调整寄存器，有符号
IA_RMSOS	0x110	RW	0x0	A 电流有效值偏置调整寄存器，有符号
IB_RMSOS	0x114	RW	0x0	B 电流有效值偏置调整寄存器，有符号
V_RMSOS	0x118	RW	0x0	电压有效值偏置调整寄存器，有符号
A_WATTGN	0x11c	RW	0x0	A 相全波有功增益调整寄存器，有符号
A_WATTOS	0x120	RW	0x0	A 相全波有功偏置校准寄存器，有符号
B_WATTGN	0x124	RW	0x0	B 相全波有功增益调整寄存器，有符号
B_WATTOS	0x128	RW	0x0	B 相全波有功偏置校准寄存器，有符号
F_WATTGN	0x12c	RW	0x0	基波有功增益调整寄存器，有符号
F_WATTOS	0x130	RW	0x0	基波有功偏置校准寄存器，有符号
A_FVARGN	0x134	RW	0x0	A 相基波无功增益调整寄存器，有符号
A_FVAROS	0x138	RW	0x0	A 相基波无功偏置校准寄存器，有符号
B_FVARGN	0x13c	RW	0x0	B 相基波无功增益调整寄存器，有符号
B_FVAROS	0x140	RW	0x0	B 相基波无功偏置校准寄存器，有符号

Name	Offset Address	R/W	Default	Description
VARGN	0x144	RW	0x0	全波无功增益调整寄存器，有符号
VAROS	0x148	RW	0x0	全波无功偏置校准寄存器，有符号
VAGN	0x14c	RW	0x0	视在功率增益调整寄存器，有符号
VAOS	0x150	RW	0x0	视在功率偏置校准寄存器，有符号
USR_POWER_GN	0x154	RW	0x0	用户功率增益调整寄存器，有符号
USR_POWER_OS	0x158	RW	0x0	用户功率偏置校准寄存器，有符号
A_WA_LOS	0x15c	RW	0x0	A 相有功小信号补偿寄存器，有符号
B_WA_LOS	0x160	RW	0x0	B 相有功小信号补偿寄存器，有符号
A_FVAR_LOS	0x164	RW	0x0	A 相无功小信号补偿寄存器，有符号
B_FVAR_LOS	0x168	RW	0x0	B 相无功小信号补偿寄存器，有符号
WA_CREEP	0x16c	RW	0x03b	有功防潜动功率阈值寄存器，有符号
VAR_CREEP	0x170	RW	0x03b	无功防潜动功率阈值寄存器，有符号
VA_CREEP	0x174	RW	0x03b	视在防潜动功率阈值寄存器，有符号
I_OVLVL	0x178	RW	0xffff	电流过压门限寄存器，无符号
V_OVLVL	0x17c	RW	0xffff	电压过压门限寄存器，无符号
PK_CYC	0x180	RW	0xff	峰值检测半周期数寄存器
ZX_LTH	0x184	RW	0x0	电流（电压）波形过零阈值寄存器，无符号
SAG_LVL	0x188	RW	0x0	线电压跌落阈值寄存器，无符号
SAG_CYC	0x18c	RW	0x0	线电压跌落半周期寄存器
ZX_TOUT	0x190	RW	0x0	电压过零超时时间寄存器
FAST_RMS_CYC	0x194	RW	0x1	周波有效值积分时间，单位是半周波数
V_CONST	0x198	RW	0x0	常数电压有效值寄存器，无符号
IN_POWER	0x19c	RW	0x0	用户输入的功率瞬时值寄存器，有符号
FREQ_CYC	0x1a0	RW	0x3	线周期计算周期选择寄存器
WAVE_DMA_SEL	0x1a4	RW	0x0	WAVE 寄存器输出选择寄存器
TH_CFDIV	0x1a8	RW	0x001	谐波 CF 缩放比例寄存器

Name	Offset Address	R/W	Default	Description
USER_CFDIV	0x1ac	RW	0x001	用户输入功率 CF 缩放比例寄存器
Reserved	~0x1f4	RO	0x0	保留
特殊寄存器（外部写，可读可写）				
WRPROT	0x1f8	RW	0x0	EMU 寄存器写保护密码寄存器，写入 0xbadbee 打开写
SOFT_RESET	0x1fc	RW	0x0	EMU 寄存器软复位寄存器，写入 0xdeadbeef 复位 EMU 功能和寄存器
Reserved	~0x25c	RO	0x0	保留
DMA_WIDTH	0x260	RW	0x0	WAVE DMA 位宽选择寄存器
Reserved	~0x26c	RO	0x0	保留
IA_WAVE_DMA	0x270	RO	0x0	IA 通道输入到对应的 DMA 寄存器
IB_WAVE_DMA	0x274	RO	0x0	IB 通道输入到对应的 DMA 寄存器
V_WAVE_DMA	0x278	RO	0x0	V 通道输入到对应的 DMA 寄存器
Reserved	~0x3ff	RO	0x0	保留
RXCR_IA	0x200	RW	0x0	RX IA 通道控制寄存器，基地址 0x49008000，下面的寄存器基地址相同
RXSR_IA	0x204	RO	0x0	RX IA 通道状态寄存器
RPR_IA	0x210	RW	0x0	RX IA 通道存储器指针寄存器
RCR_IA	0x214	RW	0x0	RX IA 通道传输数量计数寄存器
RNPR_IA	0x218	RW	0x0	RX IA 通道下回存储器指针寄存器
RNCR_IA	0x21C	RW	0x0	RX IA 通道下回传输数量计数寄存器
RXCR_IB	0x220	RW	0x0	RX IB 通道控制寄存器
RXSR_IB	0x224	RO	0x0	RX IB 通道状态寄存器
RPR_IB	0x230	RW	0x0	RX IB 通道存储器指针寄存器
RCR_IB	0x234	RW	0x0	RX IB 通道传输数量计数寄存器
RNPR_IB	0x238	RW	0x0	RX IB 通道下回存储器指针寄存器
RNCR_IB	0x23C	RW	0x0	RX IB 通道下回传输数量计数寄存器
RXCR_V	0x240	RW	0x0	RX V 通道控制寄存器

Name	Offset Address	R/W	Default	Description
RXSR_V	0x244	RO	0x0	RX V 通道状态寄存器
RPR_V	0x250	RW	0x0	RX V 通道存储器指针寄存器
RCR_V	0x254	RW	0x0	RX V 通道传输数量计数寄存器
RNPR_V	0x258	RW	0x0	RX V 通道下回存储器指针寄存器
RNCR_V	0x25C	RW	0x0	RX V 通道下回传输数量计数寄存器

16.4 电参量寄存器描述

模块基地址是 0x4A000_0000

16.4.1 VERSION（EMU 版本号寄存器）

偏移地址：0x000 初始值：0x00000030

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
VERSION[15:8]							
7	6	5	4	3	2	1	0
VERSION[7:0]							

表 16-4 VERSION 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:16]	——	保留位	0x0
VERSION	[15:0]	RO	EMU 版本号寄存器	0x0030

16.4.2 IA_WAVE_SEL（重采样电流 A 波形寄存器）

偏移地址：0x004 初始值：0x00000000

31	30	29	28	27	26	25	24
IA_WAVE_SEL[31:24]							
23	22	21	20	19	18	17	16
IA_WAVE_SEL[23:16]							
15	14	13	12	11	10	9	8

IA_WAVE_SEL [15:8]							
7	6	5	4	3	2	1	0
IA_WAVE_SEL [7:0]							

表 16-3 IA_WAVE_SEL 寄存器描述

Name	Bits	R/W	Description	Default
IA_WAVE_SEL	[31:0]	RO	可配置输出重采样电流 A 波形或者功率瞬时波形，配置方式见 WAVE_DMA_SEL[1:0]说明，	0x0

16.4.3 IB_WAVE_SEL（重采样电流 B 波形寄存器）

偏移地址：0x008 初始值：0x00000000

31	30	29	28	27	26	25	24
IB_WAVE_SEL[31:24]							
23	22	21	20	19	18	17	16
IB_WAVE_SEL[23:16]							
15	14	13	12	11	10	9	8
IB_WAVE_SEL [15:8]							
7	6	5	4	3	2	1	0
IB_WAVE_SEL [7:0]							

表 16-4 IB_WAVE_SEL 寄存器描述

Name	Bits	R/W	Description	Default
IB_WAVE_SEL	[31:0]	RO	可配置输出重采样电流 B 波形或者功率瞬时波形，配置方式见 WAVE_DMA_SEL[3:2]说明	0x0

16.4.4 V_WAVE_SEL（重采样电压波形寄存器）

偏移地址：0x00C 初始值：0x00000000

31	30	29	28	27	26	25	24
V_WAVE_SEL[31:24]							
23	22	21	20	19	18	17	16
V_WAVE_SEL[23:16]							
15	14	13	12	11	10	9	8
V_WAVE_SEL [15:8]							
7	6	5	4	3	2	1	0
V_WAVE_SEL [7:0]							

表 16-5 V_WAVE_SEL 寄存器描述

Name	Bits	R/W	Description	Default
V_WAVE_SEL	[31:0]	RO	可配置输出重采样电压波形或者功率瞬时波形，配置方式见 WAVE_DMA_SEL[1:0]说明	0x0

其中 IA_WAVE/IB_WAVE/V_WAVE 是同时刷新的，刷新标志见 EMU_INT2_SR 寄存器的 CH_WAVE_UPDATE_IF。

16.4.5 WATT_WAVE（瞬时全波有功功率波形寄存器）

偏移地址：0x010 初始值：0x0000000

31	30	29	28	27	26	25	24
Reserved					WATT_WAVE[26:24]		
23	22	21	20	19	18	17	16
WATT_WAVE[23:16]							
15	14	13	12	11	10	9	8
WATT_WAVE[15:8]							
7	6	5	4	3	2	1	0
WATT_WAVE[7:0]							

表 16-6 WATT_WAVE 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:27]	---	保留位	0x0
WATT_WAVE	[26:0]	RO	是 LPF 之后的数据，输出的是与脉冲 CF_WATT_CNT 对应的功率瞬时值	0x0

16.4.6 VAR_WAVE（瞬时基波无功功率波形寄存器）

偏移地址：0x014 初始值：0x0000000

31	30	29	28	27	26	25	24
Reserved					VAR_WAVE[26:24]		
23	22	21	20	19	18	17	16
VAR_WAVE[23:16]							
15	14	13	12	11	10	9	8
VAR_WAVE[15:8]							
7	6	5	4	3	2	1	0
VAR_WAVE[7:0]							

表 16-7 VAR_WAVE 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:27]	---	保留位	0x0
VAR_WAVE	[26:0]	RO	是 LPF 之后的数据，输出的是与脉冲 CF_VAR_CNT 对应的功率瞬时值	0x0

16.4.7 CONFIG_WAVE（可选类型瞬时功率波形寄存器）

偏移地址：0x018 初始值：0x0000000

31	30	29	28	27	26	25	24
Reserved					CONFIG_WAVE [26:24]		
23	22	21	20	19	18	17	16
CONFIG_WAVE [23:16]							
15	14	13	12	11	10	9	8
CONFIG_WAVE [15:8]							
7	6	5	4	3	2	1	0
CONFIG_WAVE [7:0]							

表 16-8 CONFIG_WAVE 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:27]	---	保留位	0x0
CONFIG_WAVE	[26:0]	RO	是 LPF 之后的数据，输出的功率瞬时值配置见 MODE[6:5]的说明	0x0

其中 WATT_WAVE/VAR_WAVE/CONFIG_WAVE 是同时刷新的，刷新标志见 EMU_INT2_SR 寄存器的 POWER_WAVE_UPDATE_IF。

16.4.8 IA_FAST_RMS（电流 A 周波有效值寄存器）

偏移地址：0x01c 初始值：0x0000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
IA_FAST_RMS [23:16]							
15	14	13	12	11	10	9	8
IA_FAST_RMS [15:8]							
7	6	5	4	3	2	1	0
IA_FAST_RMS [7:0]							

表 16-9 IA_FAST_RMS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	0x0
IA_FAST_RMS	[23:0]	RO	按照半周波刷新的有效值，原始数据可选择在 SINC 之后或者 HPF 之后，见 MODE[7] 的配置，刷新周期配置见 FAST_RMS_CYC 寄存器说明	0x0

16.4.9 IB_FAST_RMS（电流 B 周波有效值寄存器）

偏移地址：0x020 初始值：0x0000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
IB_FAST_RMS [23:16]							
15	14	13	12	11	10	9	8
IB_FAST_RMS [15:8]							
7	6	5	4	3	2	1	0
IB_FAST_RMS [7:0]							

表 16-10 IB_FAST_RMS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	0x0
IB_FAST_RMS	[23:0]	RO	按照半周波刷新的有效值，原始数据可选择在 SINC 之后或者 HPF 之后，见 MODE[7] 的配置，刷新周期配置见 FAST_RMS_CYC 寄存器说明	0x0

16.4.10 V_FAST_RMS（电压周波有效值寄存器）

偏移地址：0x024 初始值：0x0000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
V_FAST_RMS [23:16]							
15	14	13	12	11	10	9	8
V_FAST_RMS [15:8]							
7	6	5	4	3	2	1	0
V_FAST_RMS [7:0]							

表 16-11 V_FAST_RMS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	0x0
V_FAST_RMS	[23:0]	RO	按照半周波刷新的有效值，原始数据可选择在 SINC 之后或者 HPF 之后，见 MODE[7]的配置，刷新周期配置见 FAST_RMS_CYC 寄存器说明	0x0

其中 IA_FAST_RMS/IB_FAST_RMS/V_FAST_RMS 是同时刷新的，刷新标志见 EMU_INT1_SR 寄存器的 FAST_RMS_UPDATE_IF。

16.4.11 IA_RMS（电流 A 有效值寄存器）

偏移地址：0x028 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
IA_RMS [23:16]							
15	14	13	12	11	10	9	8
IA_RMS [15:8]							
7	6	5	4	3	2	1	0
IA_RMS [7:0]							

表 16-12 IA_RMS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	0x0
IA_RMS	[23:0]	RO	按时间刷新的慢速有效值，刷新时间 400ms 和 100ms (MODE[8]) 可配置，EMU 分频工作模式下，刷新时间对于比例调整	0x0

16.4.12 IB_RMS（电流 B 有效值寄存器）

偏移地址：0x02c 初始值：0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
IB_RMS [23:16]							
15	14	13	12	11	10	9	8
IB_RMS [15:8]							
7	6	5	4	3	2	1	0
IB_RMS [7:0]							

表 16-13 IB_RMS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	0x0
IB_RMS	[23:0]	RO	按时间刷新的慢速有效值,刷新时间 400ms 和 100ms (MODE[8]) 可配置, EMU 分频工作模式下, 刷新时间对于比例调整	0x0

16.4.13 V_RMS (电压有效值寄存器)

偏移地址: 0x030 初始值: 0x0000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
V_RMS [23:16]							
15	14	13	12	11	10	9	8
V_RMS [15:8]							
7	6	5	4	3	2	1	0
V_RMS [7:0]							

表 16-14 V_RMS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	0x0
V_RMS	[23:0]	RO	按时间刷新的慢速有效值,刷新时间 400ms 和 100ms (MODE[8]) 可配置, EMU 分频工作模式下, 刷新时间对于比例调整	0x0

16.4.14 F_RMS (基波有效值寄存器)

偏移地址: 0x034 初始值: 0x0000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
F_RMS [23:16]							
15	14	13	12	11	10	9	8
F_RMS [15:8]							
7	6	5	4	3	2	1	0
F_RMS [7:0]							

表 16-15 F_RMS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	0x0
F_RMS	[23:0]	RO	可选输出任一路基波有效值, 配置见 MODE[10:9] 按时间刷新的慢速有效值,刷新时间 400ms 和 100ms (MODE[8]) 可配置, EMU 分频工作模式下, 刷新时间对于比例调整	0x0

其中 IA_RMS/IB_RMS/V_RMS/F_RMS 是同时刷新的，刷新标志见 EMU_INT1_SR 寄存器的 RMS_UPDATE_IF。

16.4.15 A_WATT (A 相平均全波有功功率寄存器)

偏移地址: 0x038 初始值: 0x00000000

31	30	29	28	27	26	25	24
A_WATT [31:24]							
23	22	21	20	19	18	17	16
A_WATT [23:16]							
15	14	13	12	11	10	9	8
A_WATT [15:8]							
7	6	5	4	3	2	1	0
A_WATT [7:0]							

表 16-16 A_WATT 寄存器描述

Name	Bits	R/W	Description	Default
A_WATT	[31:0]	RO	表征 A 相平均全波有功功率值，默认刷新频率为 400ms，EMU 工作降频后，刷新频率会对应改变。	0x0

16.4.16 B_WATT (B 相平均全波有功功率寄存器)

偏移地址: 0x03c 初始值: 0x00000000

31	30	29	28	27	26	25	24
B_WATT [31:24]							
23	22	21	20	19	18	17	16
B_WATT [23:16]							
15	14	13	12	11	10	9	8
B_WATT [15:8]							
7	6	5	4	3	2	1	0
B_WATT [7:0]							

表 16-17 B_WATT 寄存器描述

Name	Bits	R/W	Description	Default
B_WATT	[31:0]	RO	表征 B 相平均全波有功功率值，默认刷新频率为 400ms，EMU 工作降频后，刷新频率会对应改变。	0x0

16.4.17 F_WATT (基波/谐波有功功率寄存器)

偏移地址: 0x040 初始值: 0x00000000

31	30	29	28	27	26	25	24

F_WATT [31:24]							
23	22	21	20	19	18	17	16
F_WATT [23:16]							
15	14	13	12	11	10	9	8
F_WATT [15:8]							
7	6	5	4	3	2	1	0
F_WATT [7:0]							

表 16-18 F_WATT 寄存器描述

Name	Bits	R/W	Description	Default
F_WATT	[31:0]	RO	表征基波/谐波平均有功功率值，MODE 寄存器可配置选择 A 通道/B 通道基波或者谐波，默认刷新频率为 400ms，EMU 工作降频后，刷新频率会对应改变。	0x0

16.4.18 A_FVAR (A 相平均基波无功功率寄存器)

偏移地址：0x044 初始值：0x00000000

31	30	29	28	27	26	25	24
A_FVAR [31:24]							
23	22	21	20	19	18	17	16
A_FVAR [23:16]							
15	14	13	12	11	10	9	8
A_FVAR [15:8]							
7	6	5	4	3	2	1	0
A_FVAR [7:0]							

表 16-19 A_FVAR 寄存器描述

Name	Bits	R/W	Description	Default
A_FVAR	[31:0]	RO	表征 A 相平均基波无功功率值，默认刷新频率为 400ms，EMU 工作降频后，刷新频率会对应改变，无功功能关闭时，切到 0	0x0

16.4.19 B_FVAR (B 相平均基波无功功率寄存器)

偏移地址：0x048 初始值：0x00000000

31	30	29	28	27	26	25	24
B_FVAR [31:24]							
23	22	21	20	19	18	17	16
B_FVAR [23:16]							
15	14	13	12	11	10	9	8
B_FVAR [15:8]							
7	6	5	4	3	2	1	0

B_FVAR [7:0]

表 16-20 B_FVAR 寄存器描述

Name	Bits	R/W	Description	Default
B_FVAR	[31:0]	RO	表征 B 相平均基波无功功率值，默认刷新频率为 400ms，EMU 工作降频后，刷新频率会对应改变，无功功能关闭时，切到 0	0x0

16.4.20 VAR（全波无功功率寄存器）

偏移地址：0x04c 初始值：0x0000000

31	30	29	28	27	26	25	24
VAR [31:24]							
23	22	21	20	19	18	17	16
VAR [23:16]							
15	14	13	12	11	10	9	8
VAR [15:8]							
7	6	5	4	3	2	1	0
VAR [7:0]							

表 16-21 VAR 寄存器描述

Name	Bits	R/W	Description	Default
VAR	[31:0]	RO	表征平均全波无功功率值，MODE 寄存器可配置选择 A 通道/B 通道，默认刷新频率为 400ms，EMU 工作降频后，刷新频率会对应改变，无功功能关闭时，切到 0	0x0

16.4.21 VA（平均视在功率寄存器）

偏移地址：0x050 初始值：0x0000000

31	30	29	28	27	26	25	24
VA[31:24]							
23	22	21	20	19	18	17	16
VA[23:16]							
15	14	13	12	11	10	9	8
VA[15:8]							
7	6	5	4	3	2	1	0
VA[7:0]							

表 16-22 VA 寄存器描述

Name	Bits	R/W	Description	Default
VA	[31:0]	RO	表征平均视在功率值，默认刷新频率为 400ms，EMU 工作降频	0x0

Name	Bits	R/W	Description	Default
			后，刷新频率会对应改变	

16.4.22 USR_POWER（用户输入瞬时功率的平均功率寄存器）

偏移地址：0x054 初始值：0x00000000

31	30	29	28	27	26	25	24
USR_POWER [31:24]							
23	22	21	20	19	18	17	16
USR_POWER [23:16]							
15	14	13	12	11	10	9	8
USR_POWER [15:8]							
7	6	5	4	3	2	1	0
USR_POWER [7:0]							

表 16-23 USR_POWER 寄存器描述

Name	Bits	R/W	Description	Default
USR_POWER	[31:0]	RO	表征用户输入功率值，默认刷新频率为 400ms，EMU 工作降频后，刷新频率会对应改变	0x0

16.4.23 PF（功率因子寄存器）

偏移地址：0x058 初始值：0x0000_7fff

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed				PF[19:16]			
15	14	13	12	11	10	9	8
PF[15:8]							
7	6	5	4	3	2	1	0
PF[7:0]							

表 16-24 PF 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:20]	——	保留位	
PF	[19:0]	RO	全波有功除以视在功率	0x7fff

以上功率值和 PF 是同时刷新的，刷新标志见 EMU_INT1_SR 寄存器的 WATT_UPDATE_IF。

$$\cos(\phi) = \frac{PF}{524288}$$

16.4.24 FREQ（线电压频率寄存器）

偏移地址：0x05c 初始值：0x0000_9000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
FREQ [15:8]							
7	6	5	4	3	2	1	0
FREQ [7:0]							

表 16-25 FREQ 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	
FREQ	[15:0]	RO	线电压频率寄存器	0x9000

- (1) 与实际线电压频率的折算关系： $f_{测} = \frac{f_{emu}}{(2 * FREQ)}$ ，其中默认模式下 $f_{emu} = 3.6864MHz$ ；
- (2) FREQ 寄存器的刷新频率根据 FREQ_CYC 设定，刷新标志见 EMU_INT1_SR 寄存器的 FREQ_UPDATE_IF；
- (3) 电压有效值低于过零阈值时，FREQ 置位为 AC_MODE 设定的值；

16.4.25 IA_PEAK（电流 A 峰值寄存器）

偏移地址：0x060 初始值：0x00000000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed		IA_PEAK[21:16]					
15	14	13	12	11	10	9	8
IA_PEAK[15:8]							
7	6	5	4	3	2	1	0
IA_PEAK[7:0]							

表 16-26 IA_PEAK 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:22]	---	保留位	
IA_PEAK	[21:0]	RO	刷新时间等于(PK_CYC+1)个半周波，寄存器读后内部缓冲寄存	0x0

Name	Bits	R/W	Description	Default
			器清零	

16.4.26 IB_PEAK（电流 B 峰值寄存器）

偏移地址：0x064 初始值：0x00000000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed		IB_PEAK[21:16]					
15	14	13	12	11	10	9	8
IB_PEAK[15:8]							
7	6	5	4	3	2	1	0
IB_PEAK[7:0]							

表 16-27 IB_PEAK 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:22]	---	保留位	
IB_PEAK	[21:0]	RO	刷新时间等于 (PK_CYC+1) 个半周波，寄存器读后内部缓冲寄存器清零	0x0

16.4.27 V_PEAK（电压 V 峰值寄存器）

偏移地址：0x068 初始值：0x00000000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed		V_PEAK[21:16]					
15	14	13	12	11	10	9	8
V_PEAK[15:8]							
7	6	5	4	3	2	1	0
V_PEAK[7:0]							

表 16-28 V_PEAK 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:22]	---	保留位	
V_PEAK	[21:0]	RO	刷新时间等于 (PK_CYC+1) 个半周波，寄存器读后内部缓冲寄存器	0x0

Name	Bits	R/W	Description	Default
			器清零	

16.4.28 CF_WATT_CNT（全波有功功率校验脉冲计数器）

偏移地址：0x080 初始值：0x0000000

31	30	29	28	27	26	25	24
CF_WATT_CNT[31:24]							
23	22	21	20	19	18	17	16
CF_WATT_CNT[23:16]							
15	14	13	12	11	10	9	8
CF_WATT_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_WATT_CNT [7:0]							

表 16-29 CF_WATT_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_WATT_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 和符号位能写回	0x0

16.4.29 CF_P_CNT（全波正向有功功率校验脉冲计数器）

偏移地址：0x084 初始值：0x0000000

31	30	29	28	27	26	25	24
CF_P_CNT[31:24]							
23	22	21	20	19	18	17	16
CF_P_CNT[23:16]							
15	14	13	12	11	10	9	8
CF_P_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_P_CNT [7:0]							

表 16-30 CF_P_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_P_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 能写回	0x0

16.4.30 CF_N_CNT（全波负向有功功率校验脉冲计数器）

偏移地址：0x088 初始值：0x0000000

31	30	29	28	27	26	25	24
CF_N_CNT[31:24]							
23	22	21	20	19	18	17	16
CF_N_CNT[23:16]							
15	14	13	12	11	10	9	8
CF_N_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_N_CNT [7:0]							

表 16-31 CF_N_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_N_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 能写回	0x0

16.4.31 CF_VAR_CNT（基波无功功率校验脉冲计数器）

偏移地址：0x08c 初始值：0x0000000

31	30	29	28	27	26	25	24
CF_VAR_CNT[31:24]							
23	22	21	20	19	18	17	16
CF_VAR_CNT[23:16]							
15	14	13	12	11	10	9	8
CF_VAR_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_VAR_CNT [7:0]							

表 16-32 CF_VAR_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_VAR_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 和符号位能写回	0x0

16.4.32 CF_VA_CNT（视在功率校验脉冲计数器）

偏移地址：0x090 初始值：0x0000000

31	30	29	28	27	26	25	24
CF_VA_CNT[31:24]							

23	22	21	20	19	18	17	16
CF_VA_CNT[23:16]							
15	14	13	12	11	10	9	8
CF_VA_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_VA_CNT [7:0]							

表 16-33 CF_VA_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_VA_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 能写回	0x0

16.4.33 CF_A_CNT (A 相全波有功功率校验脉冲计数器)

偏移地址: 0x094 初始值: 0x0000000

31	30	29	28	27	26	25	24
CF_A_CNT[31:24]							
23	22	21	20	19	18	17	16
CF_A_CNT[23:16]							
15	14	13	12	11	10	9	8
CF_A_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_A_CNT [7:0]							

表 16-34 CF_A_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_A_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 和符号位能写回	0x0

16.4.34 CF_B_CNT (B 相全波有功功率校验脉冲计数器)

偏移地址: 0x098 初始值: 0x0000000

31	30	29	28	27	26	25	24
CF_B_CNT[31:24]							
23	22	21	20	19	18	17	16
CF_B_CNT[23:16]							

15	14	13	12	11	10	9	8
CF_B_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_B_CNT [7:0]							

表 16-35 CF_B_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_B_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 和符号位能写回	0x0

16.4.35 CF_F_CNT（基波有功功率校验脉冲计数器）

偏移地址：0x09c 初始值：0x0000000

31	30	29	28	27	26	25	24
CF_F_CNT[31:24]							
23	22	21	20	19	18	17	16
CF_F_CNT[23:16]							
15	14	13	12	11	10	9	8
CF_F_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_F_CNT [7:0]							

表 16-36 CF_F_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_F_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 和符号位能写回	0x0

16.4.36 CF_USR_CNT（用户功率校验脉冲计数器）

偏移地址：0x0a0 初始值：0x0000000

31	30	29	28	27	26	25	24
CF_USR_CNT[31:24]							
23	22	21	20	19	18	17	16
CF_USR_CNT[23:16]							
15	14	13	12	11	10	9	8
CF_USR_CNT [15:8]							
7	6	5	4	3	2	1	0
CF_USR_CNT [7:0]							

表 16-37 CF_USR_CNT 寄存器描述

Name	Bits	R/W	Description	Default
CF_USR_CNT	[31:0]	RW	功率脉冲内部累计，寄存器溢出后循环。高 24 位为基本脉冲 CF 累计，低 8 位代表 2 进制小数，最小为 1/256 个 CF 低 8 Bit 和符号位能写回	0x0

16.4.37 EMU_INT1_SR (EMU 中断源 1 状态寄存器)

偏移地址：0x0a4 初始值：0x0000000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed					V_RX_BUFFER_FULL_IF	IB_RX_BUFFER_FULL_IF	IA_RX_BUFFER_FULL_IF
15	14	13	12	11	10	9	8
CF3_REVP_IF	CF2_REVP_IF	CF1_REVP_IF	CF_USER_IF	CF_H_IF	CF_B_IF	CF_A_IF	CF_VA_IF
7	6	5	4	3	2	1	0
CF_VAR_IF	CF_N_IF	CF_P_IF	CF_WATT_IF	FREQ_UPDATE_IF	WATT_UPDATE_IF	RMS_UPDATE_IF	FAST_RMS_UPDATE_IF

表 16-38 EMU_INT1_SR 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:19]	---	保留位	
V_RX_BUFFER_FULL_IF	18	RW	V WAVE 对应的 DMA full 中断状态标志，写零清中断和状态	0x0
IB_RX_BUFFER_FULL_IF	17	RW	IB WAVE 对应的 DMA full 中断状态标志，写零清中断和状态	0x0
IA_RX_BUFFER_FULL_IF	16	RW	IA WAVE 对应的 DMA full 中断状态标志，写零清中断和状态	0x0
CF3_REVP_IF	15	RW	脉冲 CF3 能量反向中断状态标志位，写零清中断和状态	0x0
CF2_REVP_IF	14	RW	脉冲 CF2 能量反向中断状态标志位，写零清中断和状态	0x0
CF1_REVP_IF	13	RW	脉冲 CF1 能量反向中断状态标志位，写零清中断和状态	0x0
CF_USER_IF	12	RW	用户能量脉冲更新中断状态标志位，写零清中断和状态	0x0
CF_H_IF	11	RW	基波/谐波有功能量脉冲更新中断状态标志位，写零清中断和状态	0x0
CF_B_IF	10	RW	B 相全波有功能量脉冲更新中断状态标志位，写零清中断和状态	0x0
CF_A_IF	9	RW	A 相全波有功能量脉冲更新中断状态标志位，写零清中断和状态	0x0
CF_VA_IF	8	RW	视在功率能量脉冲更新中断状态标志位，写零清中断和状态	0x0
CF_VAR_IF	7	RW	基波无功能量脉冲更新中断状态标志位，写零清中断和状态	0x0

Name	Bits	R/W	Description	Default
CF_N_IF	6	RW	全波反向有功能量脉冲更新中断状态标志位，写零清中断和状态	0x0
CF_P_IF	5	RW	全波正向有功能量脉冲更新中断状态标志位，写零清中断和状态	0x0
CF_WATT_IF	4	RW	全波有功能量脉冲更新中断状态标志位，写零清中断和状态	0x0
FREQ_UPDATE_IF	3	RW	线周期寄存器更新中断状态标志位，写零清中断和状态	0x0
WATT_UPDATE_IF	2	RW	功率刷新中断状态标志，写零清中断和状态	0x0
RMS_UPDATE_IF	1	RW	慢速有效值寄存器更新状态标志位，写零清中断和状态	0x0
FAST_RMS_UPDATE_IF	0	RW	半周波有效值寄存器更新状态标志位，写零清中断和状态	0x0

16.4.38 EMU_INT2_SR (EMU 中断源 2 状态寄存器)

偏移地址：0x0a8 初始值：0x0000000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed						SAG_IF	ZXTO_IF
7	6	5	4	3	2	1	0
V_OV_IF	IB_OV_IF	IA_OV_IF	V_ZX_IF	IB_ZX_IF	IA_ZX_IF	POWER_WAVE_UPDATE_IF	CH_WAVE_UPDATE_IF

表 16-39 EMU_INT2_SR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:10]	——	保留位	0x0
SAG_IF	9	RW	电压跌落中断状态标志位，写零清中断和状态	0x0
ZXTO_IF	8	RW	电压过零超时中断状态标志位，写零清中断和状态	0x0
V_OV_IF	7	RW	电压 V 波形过压中断状态标志位，写零清中断和状态	0x0
IB_OV_IF	6	RW	电流 B 波形过流中断状态标志位，写零清中断和状态	0x0
IA_OV_IF	5	RW	电流 A 波形过流中断状态标志位，写零清中断和状态	0x0
V_ZX_IF	4	RW	电压 V 波形过零中断状态标志位，写零清中断和状态	0x0
IB_ZX_IF	3	RW	电流 B 波形过零中断状态标志位，写零清中断和状态	0x0
IA_ZX_IF	2	RW	电流 A 波形过零中断状态标志位，写零清中断和状态	0x0
POWER_WAVE_UPDATE_IF	1	RW	功率波形寄存器更新中断状态标志位，写零清中断和状态	0x0

Name	Bits	R/W	Description	Default
CH_WAVE_UPDATE_IF	0	RW	通道波形寄存器更新中断状态标志位，写零清中断和状态	0x0

16.4.39 EMU_SR (EMU 状态寄存器)

偏移地址: 0x0ac 初始值: 0x0000000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed		V_ZX _LTH_F	IB_ZX _LTH_F	IA_ZX _LTH_F	USR _CREEP_F	VA _CREEP_F	VAR _CREEP_F
7	6	5	4	3	2	1	0
B_FVAR _CREEP_F	A_FVAR _CREEP_F	F_WA _CREEP_F	B_WA _CREEP_F	A_WA _CREEP_F	CF3 _REVP_F	CF2 _REVP_F	CF1 _REVP_F

表 16-40 EMU_SR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:24]	——	保留位	0x0
SAG_F	23	RO	指示电压跌落状态标	0x0
ZXT0_F	22	RO	指示电压过零超时状态	0x0
V_OV_F	21	RO	指示电压 V 波形过压状态	0x0
IB_OV_F	20	RO	指示电流 B 波形过流状态	0x0
IA_OV_F	19	RO	指示电流 A 波形过流状态	0x0
V_ZX_F	18	RO	指示电压 V 波形过零状态	0x0
IB_ZX_F	17	RO	指示电流 B 波形过零状态	0x0
IA_ZX_F	16	RO	指示电流 A 波形过零状态	0x0
——	[15:14]	——	保留位	
V_ZX_LTH_F	13	RO	指示电压全波有效值低于过零阈值状态	0x0
IB_ZX_LTH_F	12	RO	指示电流 B 全波有效值低于过零阈值状态	0x0
IA_ZX_LTH_F	11	RO	指示电流 A 全波有效值低于过零阈值状态	0x0
USR_CREEP_F	10	RO	指示用户功率小于有功防潜动值，高电平有效	0x0
VA_CREEP_F	9	RO	指示视在功率小于视在防潜动值，高电平有效	0x0
VAR_CREEP_F	8	RO	指示全波无功功率小于无功防潜动值，高电平有效	0x0
B_FVAR_CREEP_F	7	RO	指示 B 相基波无功功率小于无功防潜动值，高电平有效	0x0

Name	Bits	R/W	Description	Default
A_FVAR_CREEP_F	6	RO	指示 A 相基波无功功率小于无功防潜动值，高电平有效	0x0
F_WA_CREEP_F	5	RO	指示基波/谐波有功功率小于有功防潜动值，高电平有效	0x0
B_WA_CREEP_F	4	RO	指示 B 相全波有功功率小于有功防潜动值，高电平有效	0x0
A_WA_CREEP_F	3	RO	指示 A 相全波有功功率小于有功防潜动值，高电平有效	0x0
CF3_REVP_F	2	RO	指示脉冲 CF3 能量反向，高电平有效	0x0
CF2_REVP_F	1	RO	指示脉冲 CF2 能量反向，高电平有效	0x0
CF1_REVP_F	0	RO	指示脉冲 CF1 能量反向，高电平有效	0x0

16.5 校表寄存器描述

16.5.1 EMU_INT1_ER (EMU 中断源 1 使能寄存器)

偏移地址：0x0c0 初始值：0x00000000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed					V_RX_BUFFER_FULL_IE	IB_RX_BUFFER_FULL_IE	IA_RX_BUFFER_FULL_IE
15	14	13	12	11	10	9	8
CF3_REVP_IE	CF2_REVP_IE	CF1_REVP_IE	CF_USER_IE	CF_H_IE	CF_B_IE	CF_A_IE	CF_VA_IE
7	6	5	4	3	2	1	0
CF_VAR_IE	CF_N_IE	CF_P_IE	CF_WATT_IE	FREQ_UPDATE_IE	AVG_UPDATE_IE	RMS_UPDATE_IE	FAST_RMS_UPDATE_IE

表 16-41 EMU_INT1_ER 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:19]	——	保留位	
V_RX_BUFFER_FULL_IE	18	RW	V WAVE 对应的 DMA full 中断使能位	0x0
IB_RX_BUFFER_FULL_IE	17	RW	IB WAVE 对应的 DMA full 中断使能位	0x0
IA_RX_BUFFER_FULL_IE	16	RW	IA WAVE 对应的 DMA full 中断使能位	0x0
CF3_REVP_IE	15	RW	脉冲 CF3 能量反向中断使能位	0x0
CF2_REVP_IE	14	RW	脉冲 CF2 能量反向中断使能位	0x0
CF1_REVP_IE	13	RW	脉冲 CF1 能量反向中断使能位	0x0

Name	Bits	R/W	Description	Default
CF_USER_IE	12	RW	用户能量脉冲更新中断使能位	0x0
CF_H_IE	11	RW	基波/谐波有功能量脉冲更新中断使能位	0x0
CF_B_IE	10	RW	B相全波有功能量脉冲更新中断使能位	0x0
CF_A_IE	9	RW	A相全波有功能量脉冲更新中断使能位	0x0
CF_VA_IE	8	RW	视在功率能量脉冲更新中断使能位	0x0
CF_VAR_IE	7	RW	基波无功能量脉冲更新中断使能位	0x0
CF_N_IE	6	RW	全波反向有功能量脉冲更新中断使能位	0x0
CF_P_IE	5	RW	全波正向有功能量脉冲更新中断使能位	0x0
CF_WATT_IE	4	RW	全波有功能量脉冲更新中断使能位	0x0
FREQ_UPDATE_IE	3	RW	线周期寄存器更新中断使能位	0x0
AVG_UPDATE_IE	2	RW	功率寄存器更新中断使能位	0x0
RMS_UPDATE_IE	1	RW	慢速有效值寄存器更新中断使能位	0x0
FAST_RMS_UPDATE_IE	0	RW	周波有效值寄存器更新中断使能位	0x0

16.5.2 EMU_INT2_ER (EMU 中断源 2 使能寄存器)

偏移地址: 0x0c4 初始值: 0x0000000

31	30	29	28	27	26	25	24
Reversed					SAG_IF_SEL	ZXTO_IF_SEL	V_OV_IF_SEL
23	22	21	20	19	18	17	16
IB_OV_IF_SEL	IA_OV_IF_SEL	V_ZX_IF_SEL		IB_ZX_IF_SEL		IA_ZX_IF_SEL	
15	14	13	12	11	10	9	8
Reversed						SAG_IE	ZXTO_IE
7	6	5	4	3	2	1	0
V_OV_IE	IB_OV_IE	IA_OV_IE	V_ZX_IE	IB_ZX_IE	IA_ZX_IE	POWER_WAVE_UPDATE_IE	CH_WAVE_UPDATE_IE

表 16-42 EMU_INT2_ER 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:27]	---	保留位	0x0
SAG_IF_SEL	26	RW	电压跌落中断产生方式控制位 b0: 进入跌落状态产生中断; b1: 进入和退出跌落状态都产生中断	0x0

Name	Bits	R/W	Description	Default
ZXTO_IF_SEL	25	RW	电压过零超时中断产生方式控制位 b0: 进入过零超时状态产生中断; b1: 进入和退出过零超时状态都产生中断	0x0
V_OV_IF_SEL	24	RW	电压过压中断产生方式控制位 b0: 进入过压状态产生中断; b1: 进入和退出过压状态都产生中断	0x0
IB_OV_IF_SEL	23	RW	电流 B 过流中断产生方式控制位 b0: 进入电流 B 过流状态产生中断; b1: 进入和退出电流 B 过流状态都产生中断	0x0
IA_OV_IF_SEL	22	RW	电流 A 过流中断产生方式控制位 b0: 进入电流 A 过流状态产生中断; b1: 进入和退出电流 A 过流状态都产生中断	0x0
V_ZX_IF_SEL	[21:20]	RW	电压过零中断产生方式控制位 b00: 电压正向过零产生中断; b01: 电压负向过零产生中断; b1x: 电压正向和负向过零都产生中断	0x0
IB_ZX_IF_SEL	[19:18]	RW	电流 B 过零中断产生方式控制位 b00: 电流 B 正向过零产生中断; b01: 电流 B 负向过零产生中断; b1x: 电流 B 正向和负向过零都产生中断	0x0
IA_ZX_IF_SEL	[17:16]	RW	电流 A 过零中断产生方式控制位 b00: 电流 A 正向过零产生中断; b01: 电流 A 负向过零产生中断; b1x: 电流 A 正向和负向过零都产生中断	0x0
——	[15:10]	——	保留位	0x0
SAG_IE	9	RW	电压跌落中断使能位	0x0
ZXTO_IE	8	RW	电压过零超时中断使能位	0x0
V_OV_IE	7	RW	电压过压中断使能位	0x0
IB_OV_IE	6	RW	电流 B 过流中断使能位	0x0
IA_OV_IE	5	RW	电流 A 过流中断使能位	0x0
V_ZX_IE	4	RW	电压过零中断使能位	0x0
IB_ZX_IE	3	RW	电流 B 过零中断使能位	0x0
IA_ZX_IE	2	RW	电流 A 过零中断使能位	0x0
POWER_WAVE_UPDATE_IE	1	RW	功率瞬时波形更新中断使能位	0x0
CH_WAVE_UPDATE_IE	0	RW	通道波形更新中断使能位	0x0

16.5.3MODE（EMU 工作模式寄存器）

偏移地址：0x0c8 初始值：0x0000_0004

31	30	29	28	27	26	25	24
Reversed		RESAMPLE_FREQ_SEL	RESAMPLE_NUM			RESAMPLE_SEL	RESAMPLE_MODE
23	22	21	20	19	18	17	16
RESAMPLE_V_EN	RESAMPLE_IB_EN	RESAMPLE_IA_EN	S_IRMS_SEL	S_VRMS_SEL	NV_MODE	CNT_CF_CLR_SEL	CH_USR_SEL
15	14	13	12	11	10	9	8
CH_VAR_SEL	CH_WATT_SEL	VAR_SEL	F_WATT_SEL		F_RMS_SEL		RMS_UPDATE_SEL
7	6	5	4	3	2	1	0
FAST_RMS_WAVE_SEL	CONFIG_WAVE_SEL		AC_MODE	EMUCLK_DIV_SEL			

表 16-43 MODE 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:30]	---	保留位	0x0
RESAMPLE_FREQ_SEL	29	RW	固定采样点模式下，周波频率选择位 b0: 选择用户输入频率，校表寄存器 FREQ_USR 有效 b1: 选择实时跟踪频率，计量寄存器 FREQ 有效	0x0
RESAMPLE_NUM	[28:26]	RW	波形重采样点或者采样率选择位 固定采样点模式下，对应的周波采样点为 b000:512;b001:256;b010:128;b011:64;b1xx:32; 固定采样率模式下，对应采样率为 b000:14.4kHz;b001:7.2kHz;b010:3.6kHz; b011:1.8kHz;b1xx:0.9kHz;	0x0
RESAMPLE_SEL	25	RW	波形重采样位置选择位 b0: 选择 SINC 之后的波形; b1: 选择滤波器 (LPF+HPF) 之后的波形	0x0
RESAMPLE_MODE	24	RW	波形重采样模式选择位 b0: 固定采样率模式; b1: 固定采样点模式	0x0
RESAMPLE_V_EN	23	RW	电压波形 V 重采样使能位 b1: 使能, b0: 关闭	0x0
RESAMPLE_IB_EN	22	RW	电流波形 IB 重采样使能位 b1: 使能, b0: 关闭	0x0
RESAMPLE_IA_EN	21	RW	电流波形 IA 重采样使能位 b1: 使能, b0: 关闭	0x0
S_IRMS_SEL	20	RW	电压断相模式下, 电流通道选择 b1 选择 IB 电流有效值来计算视在功率, b0 选择 IA 电流有效值来计算视在功率;	0x0
S_VRMS_SEL	19	RW	电压非断相模式下, 电压通道选择 b1 选择电压常数寄存器计算视在功率, b0 选择实时测量值计算视在功率	0x0
NV_MODE	18	RW	电压断相模式配置位	0x0

Name	Bits	R/W	Description	Default
			b1: 配置电压断相模式, b0: 配置外部输入电压有效	
CNT_CF_CLR_SEL	17	RW	脉冲能量 CF 计数寄存器读后清零使能位 b1: 使能, b0: 关闭	0x0
CH_USR_SEL	16	RW	用户功率 CF 通道输出选择位 b0 选全波无功, b1 时选输入用户功率	0x0
CH_VAR_SEL	15	RW	基波无功 CF 通道输出选择位 b0 选 A 相计量, b1 时选 B 相计量;	0x0
CH_WATT_SEL	14	RW	全波有功 CF 通道输出选择位 b0 选 A 相计量, b1 时选 B 相计量;	0x0
VAR_SEL	13	RW	全波无功功率寄存器配置位 b0: A 相全波无功; b1: B 相全波无功,	0x0
F_WATT_SEL	[12:11]	RW	基波有功功率寄存器配置选择位 b00: A 相基波有功; b01: B 相基波有功, b10: A 相谐波有功; b11: B 相谐波有功	0x0
F_RMS_SEL	[10:9]	RW	基波有效值计量选择位, b00: 电流 A 通道基波有效值, b01: 电流 B 通道基波有效值, b1x: 电压通道基波有效值	0x0
RMS_UPDATE_SEL	8	RW	慢速有效值寄存器更新速度选择位 b1 为 100ms, b0 为 400ms	0x0
FAST_RMS_WAVE_SEL	7	RW	寄存器 FAST_RSM_WAVE 选择位 32kHz 模式下用 SINC 之后的波形 b0, 选择 HPF 之后的波形, b1, 选择 SINC 之后的波形	0x0
CONFIG_WAVE_SEL	[6:5]	RW	寄存器 CONFIG_WAVE 输出配置选择位 b0x: 选择 va_wave b10: 选择 h_watt_wave; b11: 选择 var_wave	0x0
AC_MODE	4	RW	交流模式选择位 b0: 50Hz 交流市电模式, b1: 60Hz 交流市电模式	0x0

Name	Bits	R/W	Description	Default
EMUCLK_DIV_SEL	[3:1]	RW	PLL 时钟或 HRC 时钟输入时, 分频配置位, 32K 时钟输入时无效 000/001/010/011/100/other 分别对应 2/4/8/16/32/64	0x2
---	0	---	保留位	0x0

16.5.4 CF_CR (CF 控制寄存器)

偏移地址: 0x0cc 初始值: 0x0000_8800

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							CF3_SEL[2]
15	14	13	12	11	10	9	8
CF3_SEL[1:0]		CF2_SEL			CF1_SEL		
7	6	5	4	3	2	1	0
CF_REV_SEL		CF_WIDTH_SEL		CF_VAR_SEL		CF_WATT_SEL	

表 16-44 CF_CR 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:17]	---	保留位	0x0
CF3_SEL	[16:14]	RW	CF3 冲输出选择位 b000:CF_WATT; b001:CF_VAR; b010:CF_VA; b011:CF_A; b100:CF_B; b101:CF_H; b110:CF_USR b111:CF_N	0x2
CF2_SEL	[13:11]	RW	CF2 冲输出选择位 b000:CF_WATT; b001:CF_VAR; b010:CF_VA; b011:CF_A; b100:CF_B; b101:CF_H; b110:CF_USR b111:CF_P	0x1
CF1_SEL	[10:8]	RW	CF1 脉冲输出选择位 b000:CF_WATT; b001:CF_VAR; b010:CF_VA; b011:CF_A; b100:CF_B; b101:CF_H; b110:CF_USR b111:CF_WATT	0x0
CF_REV_SEL	7	RW	CF 极性选择位 b0:CF 高电平脉宽固定, b1:CF 低电平脉宽固定	0x0
CF_WIDTH_SEL	[6:5]	RW	CF 脉冲宽度选择位, b00 选择脉宽 80ms; b01 选择脉宽 40ms b10 选择脉宽 20ms; b11 选择脉宽 10ms;	0x0
CF_VAR_SEL	[4:3]	RW	CF_VAR 脉冲能量来源选择位, b00 选择代数和能; b01 选择绝对值和能量; b10 选择正功能量; b11 选择负功能量;	0x0
CF_WATT_SEL	[2:0]	RW	CF_WATT 脉冲能量来源选择位,	0x0

Name	Bits	R/W	Description	Default
			b000 选择为代数和能; b001 绝对值和能量; b010 选择正功能量; b011 负功能量; 其他选择 A+B 两相和能量	

16.5.5 EN_CR (EN 控制寄存器)

偏移地址: 0x0d0 初始值: 0x0000_00ff

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							EN_CF_USR
15	14	13	12	11	10	9	8
EN_CF_H	EN_CF_B	EN_CF_A	EN_CF_VA	EN_CF_VAR	EN_CF_N	EN_CF_P	EN_CF_WATT
7	6	5	4	3	2	1	0
EN_VAR	EN_F_LPF	EN_V_LPF	EN_IB_LPF	EN_IA_LPF	EN_V_HPF	EN_IB_HPF	EN_IA_HPF

表 16-45 EN_CR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:17]	——	保留位	0x0
EN_CF_USR	16	RW	用户能量能量和脉冲使能位, b1 使能, b0 关闭	0x0
EN_CF_H	15	RW	基波/谐波有功能量和脉冲使能位, b1 使能, b0 关闭	0x0
EN_CF_B	14	RW	B 相全波有功能量和脉冲使能位, b1 使能, b0 关闭	0x0
EN_CF_A	13	RW	A 相全波有功能量和脉冲使能位, b1 使能, b0 关闭	0x0
EN_CF_VA	12	RW	视在功率能量和脉冲使能位, b1 使能, b0 关闭	0x0
EN_CF_VAR	11	RW	基波无功能量和脉冲使能位, b1 使能, b0 关闭	0x0
EN_CF_N	10	RW	全波反向有功能量和脉冲使能位, b1 使能, b0 关闭	0x0
EN_CF_P	9	RW	全波正向有功能量和脉冲使能位, b1 使能, b0 关闭	0x0
EN_CF_WATT	8	RW	全波有功能量和脉冲使能, b1 使能, b0 关闭	0x0
EN_VAR	7	RW	无功功能使能位, b1 使能, b0 关闭	0x1
EN_F_LPF	6	RW	基波滤波低通使能位, b1 使能, b0 关闭	0x1
EN_V_LPF	5	RW	电压低通使能位, b1 使能, b0 关闭	0x1
EN_IB_LPF	4	RW	电流波形 IB 低通使能位, b1 使能, b0 关闭	0x1
EN_IA_LPF	3	RW	电流波形 IA 低通使能位, b1 使能, b0 关闭	0x1
EN_V_HPF	2	RW	电压高通使能位, b1 使能, b0 关闭	0x1
EN_IB_HPF	1	RW	电流波形 IB 高通使能位, b1 使能, b0 关闭	0x1
EN_IA_HPF	0	RW	电流波形 IA 高通使能位, b1 使能, b0 关闭	0x1

16.5.6FREQ_SEL (EMU 模拟控制寄存器)

偏移地址: 0x0d4 初始值: 0x5BE058

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
FREQ_SEL [23:16]							
15	14	13	12	11	10	9	8
FREQ_SEL [15:8]							
7	6	5	4	3	2	1	0
FREQ_SEL [7:0]							

表 16-46 FREQ_SEL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	
FREQ_SEL	[23:0]	RW	EMUA 控制寄存器	0x5BE058

16.5.7BG_CTRL (EMU 模拟基准控制寄存器)

偏移地址: 0x0d8 初始值: 0x087006

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
BG_CTRL [23:16]							
15	14	13	12	11	10	9	8
BG_CTRL [15:8]							
7	6	5	4	3	2	1	0
BG_CTRL [7:0]							

表 16-47 BG_CTRL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	
BG_CTRL	[23:0]	RW	EMUA 控制寄存器	0x087006

16.5.8GAIN (EMU 模拟前端 ADC 控制寄存器)

偏移地址: 0x0dc 初始值: 0x00

31	30	29	28	27	26	25	24
Reversed							

23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed				V_CMP_ISEL	V_PGA_ISEL	V_GAIN	
7	6	5	4	3	2	1	0
IB_CMP_ISEL	IB_PGA_ISEL	IB_GAIN		IA_CMP_ISEL	IA_PGA_ISEL	IA_GAIN	

表 16-48 GAIN 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:12]	——	保留位	
V_CMP_ISEL	11	RW	电压通道 ADC 比较器电流减半选择; 1' b0=电流不变; 1' b1=电流减半;	0x0
V_PGA_ISEL	10	RW	电压通道 ADC 第一个运放电流减半选择; 1' b0=电流不变; 1' b1=电流减半;	0x0
V_GAIN	[9:8]	RW	电压通道 PGA 放大倍数选择; 2' b00: 1 倍; 2' b01: 2 倍; 2' b10: 8 倍; 2' b11: 16 倍;	0x0
IB_CMP_ISEL	7	RW	电流 B 通道 ADC 比较器电流减半选择; 1' b0=电流不变; 1' b1=电流减半;	0x0
IB_PGA_ISEL	6	RW	电流 B 通道 ADC 第一个运放电流减半选择; 1' b0=电流不变; 1' b1=电流减半;	0x0
IB_GAIN	[5:4]	RW	电流 B 通道 PGA 放大倍数选择; 2' b00: 1 倍; 2' b01: 2 倍; 2' b10: 8 倍; 2' b11: 16 倍;	0x0
IA_CMP_ISEL	3	RW	电流 A 通道 ADC 比较器电流减半选择; 1' b0=电流不变; 1' b1=电流减半;	0x0
IA_PGA_ISEL	2	RW	电流 A 通道 ADC 第一个运放电流减半选择; 1' b0=电流不变; 1' b1=电流减半;	0x0
IA_GAIN	[1:0]	RW	电流 A 通道 PGA 放大倍数选择; 2' b00: 1 倍; 2' b01: 2 倍; 2' b10: 8 倍; 2' b11: 16 倍;	0x0

16.5.9 EMUA_CR (EMU 模拟通道开关控制)

偏移地址: 0x0e0 初始值: 0x0000_0018

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed				EMUA_CLK_PHASE [11:8]			
7	6	5	4	3	2	1	0
Reversed			EMUA_EN_N	EMUA_LDO_PD	EMUA_V_EN_N	EMUA_B_EN_N	EMUA_A_EN_N

表 16-49 EMUA_CTRL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	
EMUA_CLK_PHASE	[11:8]	RW	EMUA 分频时钟相位选择控制位	0x0
---	[7:5]	---	保留位	0x0
EMUA_EN_N	4	RW	EMUA 通道总开关控制位, b1 关闭, b0 打开	0x1
EMUA_LDO_PD	3	RW	EMUA LDO 控制位, b1 关闭, b0 打开	0x1
EMUA_V_EN_N	2	RW	EMUA 通道 V 控制位, b1 关闭, b0 打开	0x0
EMUA_B_EN_N	1	RW	EMUA 通道 B 控制位, b1 关闭, b0 打开	0x0
EMUA_A_EN_N	0	RW	EMUA 通道 A 控制位, b1 关闭, b0 打开	0x0

注: EMUA_CR 寄存器只受上电 reset 控制。

16.5.10 USR_FREQ (用户定义输入波形频率寄存器)

偏移地址: 0x0e4 初始值: 0x0000_9000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
USR_FREQ [15:8]							
7	6	5	4	3	2	1	0
USR_FREQ [7:0]							

表 16-50 USR_FREQ 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
USR_FREQ	[15:0]	RW	波形重采样固定采样点时, 可预设采样信号的频率值	0x9000

其中 USR_FREQ 的折算关系为: $f_{EMU}/(2*f)$, 其中 $f_{EMU}=3.6864\text{MHz}$, f 是待测量的信号的频率, 默认是 50Hz 的电网信号。

16.5.11 WA_CFDIV (CF 缩放比例寄存器)

偏移地址: 0x0e8 初始值: 0x0000_0001

31	30	29	28	27	26	25	24
Reversed							

23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed				WA_CFDIV [11:0]			
7	6	5	4	3	2	1	0
WA_CFDIV [7:0]							

表 16-51 WA_CFDIV 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	0x0
WA_CFDIV	[11:0]	RW	0x001:CF 频率最低模式，然后依次是 0x002/0x004/0x008/0x010/0x020/0x040/0x080/0x100/ 0x200/0x400/0x800/Others = 0x020	0x001

16.5.12 IA_PHCAL (A 电流通道相位校正寄存器)

偏移地址: 0x0ec 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed						IA_PHCAL_VAR	IA_PHCAL [8]
7	6	5	4	3	2	1	0
IA_PHCAL [7:0]							

表 16-52 IA_PHCAL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	
IA_PHCAL_VAR	9	RW	无功通道波形延时, 1' b0, 不延时; 1' b1, 延时 1 拍。其中, 1 拍时间 69.4us (EMU 时钟为 3.6864MHz 时)	0x0
IA_PHCAL	[8:0]	RW	对应延时时间, 1LSB 对应 1 个延时, 最大 511 个延时, EMU 时钟为 3.6864MHz 时, 每个延时 0.27126736us。对于 50Hz 的输入信号, 相应最小相位补偿的分辨率为 0.004882812°, 最大可调 2.495°。	0x00

(1) 校表方法: 在 100%Un, 标准电流 Ib 0.5L 下测试, 测得误差 Err,

$$\theta \approx \arcsin\left(\frac{|Err|}{1.732}\right)$$

寄存器值=(int(θ/0.004882812°)), int 为取整操作, (建议采用小数部分四舍五入, 提高调整精度)。

如果 Err 为正值, 改动电流通道相位;

如果 Err 为负值, 改动电压通道相位;

(2) EMUCLK 分频模式时, 补偿分辨率和最大可调范围会改变。

最大只能设置到 0x1ff;

16.5.13 IB_PHCAL (B 电流通道相位校正寄存器)

偏移地址: 0x0f0 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed						IB_PHCAL_VAR	IA_PHCAL[8]
7	6	5	4	3	2	1	0
IB_PHCAL [7:0]							

表 16-53 IB_PHCAL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	
IB_PHCAL_VAR	9	RW	无功通道波形延时, 1' b0, 不延时; 1' b1, 延时 1 拍。其中, 1 拍时间 69.4us (EMU 时钟为 3.6864MHz 时)	0x0
IB_PHCAL	[8:0]	RW	对应延时时间, 1LSB 对应 1 个延时, 最大 511 个延时, EMU 时钟为 3.6864MHz 时, 每个延时 0.27126736us。对于 50Hz 的输入信号, 相应最小相位补偿的分辨率为 0.004882812°, 最大可调 2.495°。	0x00

参考 IA_PHCAL 的校表说明。

16.5.14 V_PHCAL (电压通道相位校正寄存器)

偏移地址: 0x0f4 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed						V_PHCAL_VAR	V_PHCAL [8]
7	6	5	4	3	2	1	0

V_PHCAL [7:0]

表 16-54 V_PHCAL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:10]	---	保留位	
V_PHCAL_VAR	9	RW	无功通道波形延时, 1' b0, 不延时; 1' b1, 延时 1 拍。其中, 1 拍时间 69.4us (EMU 时钟为 3.6864MHz 时)	0x00
V_PHCAL	[8:0]	RW	对应延时时间, 1LSB 对应 1 个延时, 最大 511 个延时, EMU 时钟为 3.6864MHz 时, 每个延时 0.27126736us。对于 50Hz 的输入信号, 相应最小相位补偿的分辨率为 0.004882812°, 最大可调 2.495°。	0x0

参考 IA_PHCAL 的校表说明。

16.5.15 IA_CHGN (A 电流通道增益调整寄存器)

偏移地址: 0x0f8 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
IA_CHGN [15:8]							
7	6	5	4	3	2	1	0
IA_CHGN [7:0]							

表 16-55 IA_CHGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
IA_CHGN	[15:0]	RW	用于 A 电流通道增益调整, 有符号	0x0

校正公式:

$$Output\_WAVE = WAVE \times (1 + \frac{CHGN}{2^{15}})$$

例如: 在 IA_CHGN 中写入 0x3FFF, 输出波形幅度增大了 50%, 因为 0x3FFF=16383(十进制), 16383/32768=0.5。类似的, 写入 0xC001 时, 输出波形幅度减小了 50%, 写入 0x7fff 时, 输出波形幅度增大了 100%, 写入 0x1000 时, 输出波形幅度减小至 0。

折算公式,

根据 CF 误差计算 IA_CHGN 的公式如下:

误差 (err) 为负: $IA\_CHGN = 32768 \times [-err / (1+err)]$

误差 (err) 为正: $IA\_CHGN = 65536 + 32768 \times [-err / (1+err)]$

16.5.16 IA_CHOS (A 电流通道偏置调整寄存器)

偏移地址: 0x0fc 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
IA_CHOS[15:8]							
7	6	5	4	3	2	1	0
IA_CHOS[7:0]							

表 16-56 IA_CHOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
IA_CHOS	[15:0]	RW	直流计量模式下, 用于 A 电流通道偏置校正, 有符号	0x0

注: 如果用于直流测量, 关闭高通, 校正公式如下:

$$Output\_WAVE = WAVE + CHOS$$

16.5.17 IB_CHGN (B 电流通道增益调整寄存器)

偏移地址: 0x100 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
IB_CHGN [15:8]							
7	6	5	4	3	2	1	0
IB_CHGN [7:0]							

表 16-57 IB_CHGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
IB_CHGN	[15:0]	RW	用于 B 电流通道增益调整, 有符号	0x0

参考 IA_CHGN 的校表说明。

16.5.18 IB_CHOS (B 电流通道偏置调整寄存器)

偏移地址: 0x104 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
IB_CHOS[15:8]							
7	6	5	4	3	2	1	0
IB_CHOS[7:0]							

表 16-58 IB_CHOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
IB_CHOS	[15:0]	RW	直流计量模式下, 用于 B 电流通道偏置校正, 有符号	0x0

参考 IA_CHOS 的校表说明。

16.5.19 V_CHGN (电压通道增益调整寄存器)

偏移地址: 0x0108 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
V_CHGN [15:8]							
7	6	5	4	3	2	1	0
V_CHGN [7:0]							

表 16-59 V_CHGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
V_CHGN	[15:0]	RW	用于电压通道增益调整, 有符号	0x0

参考 IA_CHGN 的校表说明。

16.5.20 V_CHOS（电压通道偏置调整寄存器）

偏移地址：0x10c 初始值：0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
V_CHOS[15:8]							
7	6	5	4	3	2	1	0
V_CHOS[7:0]							

表 16-60 V_CHOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
V_CHOS	[15:0]	RW	直流量模式下，用于电压通道偏置校正，有符号	0x0

参考 IA_CHOS 的校表说明。

16.5.21 IA_RMSOS（A 电流有效值偏置调整寄存器）

偏移地址：0x110 初始值：0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
IA_RMSOS[15:8]							
7	6	5	4	3	2	1	0
IA_RMSOS [7:0]							

表 16-61 IA_RMSOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
IA_RMSOS	[15:0]	RW	用于 A 电流有效值偏置校正，有符号	0x0

校正公式：

$$RMS = \sqrt{RMS0^2 + 8100 * RMSOS}$$

其中，RMS 是校正之后有效值，RMS0 是校正之前的值，RMSOS 是校正寄存器的值。

16.5.22 IB_RMSOS (B 电流有效值偏置调整寄存器)

偏移地址: 0x114 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
IB_RMSOS[15:8]							
7	6	5	4	3	2	1	0
IB_RMSOS [7:0]							

表 16-62 IB_RMSOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
IB_RMSOS	[15:0]	RW	用于 B 电流有效值偏置校正, 有符号	0x0

参考 IA_RMSOS 的校表说明。

16.5.23 V_RMSOS (电压有效值偏置调整寄存器)

偏移地址: 0x118 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
V_RMSOS[15:8]							
7	6	5	4	3	2	1	0
V_RMSOS [7:0]							

表 16-63 V_RMSOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
V_RMSOS	[15:0]	RW	用于电压有效值偏置校正, 有符号	0x0

参考 IA_RMSOS 的校表说明。

16.5.24 A_WATTGN (A 相全波有功增益调整寄存器)

偏移地址: 0x011c 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
A_WATTGN [15:8]							
7	6	5	4	3	2	1	0
A_WATTGN [7:0]							

表 16-64 A_WATTGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
A_WATTGN	[15:0]	RW	用于 A 相全波有功增益调整, 有符号	0x0

参考 IA_CHGN 的校表说明。

16.5.25 A_WATTOS (A 相全波有功偏置校准寄存器)

偏移地址: 0x120 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
A_WATTOS [15:8]							
7	6	5	4	3	2	1	0
A_WATTOS [7:0]							

表 16-65 A_WATTOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
A_WATTOS	[15:0]	RW	用于 A 相全波有功偏置校准, 有符号	0x0

校正公式:

在小信号情况下, 有功功率寄存器 A_WATT 的数据为 WATT_data, 有功功率误差 (CF) 为 err, 则有功功率偏置校准寄存器的值为:

$\text{int}[\text{WATT\_data} * (-\text{err}) / (1 + \text{err}) / 45]$ 若 $\text{err} < 0$;

$\text{int}[\text{WATT\_data} * (-\text{err}) / (1 + \text{err}) / 45] + 65536$ 若 $\text{err} \geq 0$;

16.5.26 B_WATTGN (B 相全波有功增益调整寄存器)

偏移地址: 0x0124 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
B_WATTGN [15:8]							
7	6	5	4	3	2	1	0
B_WATTGN [7:0]							

表 16-66 B_WATTGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
B_WATTGN	[15:0]	RW	用于 B 相全波有功增益调整, 有符号	0x0

参考 IA_CHGN 的校表说明。

16.5.27 B_WATTOS (B 相全波有功偏置校准寄存器)

偏移地址: 0x128 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
B_WATTOS [15:8]							
7	6	5	4	3	2	1	0
B_WATTOS [7:0]							

表 16-67 B_WATTOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
B_WATTOS	[15:0]	RW	用于 B 相全波有功偏置校准, 有符号	0x0

参考 A_WATTOS 的校表说明。

16.5.28 F_WATTGN (基波有功增益调整寄存器)

偏移地址: 0x012c 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
F_WATTGN [15:8]							
7	6	5	4	3	2	1	0
F_WATTGN [7:0]							

表 16-68 F_WATTGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
F_WATTGN	[15:0]	RW	用于基波有功增益调整, 对应于 F_WATT_SEL 选择的通道类型。	0x0

参考 IA_CHGN 的校表说明。

16.5.29 F_WATTOS (B 相全波有功偏置校准寄存器)

偏移地址: 0x130 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
F_WATTOS [15:8]							
7	6	5	4	3	2	1	0
F_WATTOS [7:0]							

表 16-69 F_WATTOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
F_WATTOS	[15:0]	RW	用于基波有功偏置校准, 对应于 F_WATT_SEL 选择的通道类型。	0x0

参考 A_WATTOS 的校表说明。

16.5.30 A_FVARGN (A 相基波无功增益调整寄存器)

偏移地址: 0x0134 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
A_FVARGN [15:8]							
7	6	5	4	3	2	1	0
A_FVARGN [7:0]							

表 16-70 A_FVARGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
A_FVARGN	[15:0]	RW	用于 A 相基波无功增益调整，有符号	0x0

参考 IA_CHGN 的校表说明。

16.5.31 A_FVAROS (A 相基波无功偏置校准寄存器)

偏移地址: 0x138 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
A_FVAROS [15:8]							
7	6	5	4	3	2	1	0
A_FVAROS [7:0]							

表 16-71 A_FVAROS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
A_FVAROS	[15:0]	RW	用于 A 相基波无功偏置校准，有符号	0x0

参考 A_WATTOS 的校表说明。

16.5.32 B_FVARGN (B 相基波无功增益调整寄存器)

偏移地址: 0x013c 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
B_FVARGN [15:8]							
7	6	5	4	3	2	1	0
B_FVARGN [7:0]							

表 16-72 B_FVARGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
B_FVARGN	[15:0]	RW	用于 B 相基波无功增益调整，有符号	0x0

参考 IA_CHGN 的校表说明。

16.5.33 B_FVAROS (B 相基波无功偏置校准寄存器)

偏移地址: 0x140 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
B_FVAROS [15:8]							
7	6	5	4	3	2	1	0
B_FVAROS [7:0]							

表 16-73 B_FVAROS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
B_FVAROS	[15:0]	RW	用于 B 相基波无功偏置校准，有符号	0x0

参考 A_WATTOS 的校表说明。

16.5.34 VARGN（全波无功增益调整寄存器）

偏移地址：0x0144 初始值：0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
VARGN [15:8]							
7	6	5	4	3	2	1	0
VARGN [7:0]							

表 16-74 VARGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
VARGN	[15:0]	RW	用于全波无功增益调整，对应于 VAR_SEL 选择的通道类型	0x0

参考 IA_CHGN 的校表说明。

16.5.35 VAROS（全波无功偏置校准寄存器）

偏移地址：0x148 初始值：0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
VAROS [15:8]							
7	6	5	4	3	2	1	0
VAROS [7:0]							

表 16-75 VAROS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
VAROS	[15:0]	RW	用于全波无功偏置校准，对应于 VAR_SEL 选择的通道类型。	0x0

参考 A_WATTOS 的校表说明。

16.5.36 VAGN（视在功率增益调整寄存器）

偏移地址：0x014c 初始值：0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
VAGN [15:8]							
7	6	5	4	3	2	1	0
VAGN [7:0]							

表 16-76 VAGN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
VAGN	[15:0]	RW	用于视在功率增益调整, 对应于 CH_WATT_SEL 选择的通道类型。	0x0

参考 IA_CHGN 的校表说明。

16.5.37 VAOS（视在功率偏置校准寄存器）

偏移地址：0x150 初始值：0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
VAOS [15:8]							
7	6	5	4	3	2	1	0
VAOS [7:0]							

表 16-77 VAOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
VAOS	[15:0]	RW	用于视在功率偏置校正, 对应于 CH_WATT_SEL 选择的通道类型。	0x0

参考 A_WATTOS 的校表说明。

16.5.38 USR_POWER_GN（用户功率增益调整寄存器）

偏移地址：0x0154 初始值：0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
USR_POWER_GN [15:8]							
7	6	5	4	3	2	1	0
USR_POWER_GN [7:0]							

表 16-78 USR_POWER_GN 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
USR_POWER_GN	[15:0]	RW	用于用户功率增益调整，有符号	0x0

参考 IA_CHGN 的校表说明。

16.5.39 USR_POWER_OS（用户功率偏置校准寄存器）

偏移地址：0x158 初始值：0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
USR_POWER_OS [15:8]							
7	6	5	4	3	2	1	0
USR_POWER_OS [7:0]							

表 16-79 USR_POWER_OS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
USR_POWER_OS	[15:0]	RW	用于用户功率偏置校正，有符号	0x0

参考 A_WATTOS 的校表说明。

16.5.40 A_WA_LOS (A 相有功小信号补偿寄存器)

偏移地址: 0x15c 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
A_WA_LOS [15:8]							
7	6	5	4	3	2	1	0
A_WA_LOS [7:0]							

表 16-80 A_WA_LOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	
A_WA_LOS	[15:0]	RW	对 A 相全波和基波有功功率瞬时值绝对值的偏置校正, 用于正反向功率误差不同方向的校正	0x0

校正方法

在小信号情况下, 测量反相功率, 有功功率寄存器 A_WATT 的数据为 WATT_data, 有功功率误差 (CF) 为 err, 则校正寄存器的值为:

$\text{int}[\text{WATT\_data} * (-\text{err}) / (1 + \text{err}) / 360]$ 若 $\text{err} < 0$;
 $\text{int}[\text{WATT\_data} * (-\text{err}) / (1 + \text{err}) / 360] + 4096$ 若 $\text{err} \geq 0$;

16.5.41 B_WA_LOS (B 相有功小信号补偿寄存器)

偏移地址: 0x160 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
B_WA_LOS [15:8]							
7	6	5	4	3	2	1	0
B_WA_LOS [7:0]							

表 16-81 B_WA_LOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
B_WA_LOS	[15:0]	RW	对 B 相全波和基波有功功率瞬时值绝对值的偏置校正, 用于正	0x0

Name	Bits	R/W	Description	Default
			反向功率误差不同方向的校正	

参考 A_WA_LOS 的校表说明。

16.5.42 A_FVAR_LOS (A 相无功小信号补偿寄存器)

偏移地址: 0x164 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
A_FVAR_LOS [15:8]							
7	6	5	4	3	2	1	0
A_FVAR_LOS [7:0]							

表 16-82 A_FVAR_LOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
A_FVAR_LOS	[15:0]	RW	对 A 相全波和基波无功功率瞬时值绝对值的偏置校正, 用于正反向功率误差不同方向的校正	0x0

参考 A_WA_LOS 的校表说明。

16.5.43 B_FVAR_LOS (B 相无功小信号补偿寄存器)

偏移地址: 0x168 初始值: 0x000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
B_FVAR_LOS [15:8]							
7	6	5	4	3	2	1	0
B_FVAR_LOS [7:0]							

表 16-83 B_FVAR_LOS 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0

Name	Bits	R/W	Description	Default
B_FVAR_LOS	[15:0]	RW	对 B 相全波和基波无功功率瞬时值绝对值的偏置校正, 用于正反向功率误差不同方向的校正	0x0

参考 A_WA_LOS 的校表说明。

16.5.44 WA_CREEP (有功防潜动功率阈值寄存器)

偏移地址: 0x16c 初始值: 0x0000_003b

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed				WA_CREEP [11:8]			
7	6	5	4	3	2	1	0
WA_CREEP [7:0]							

表 16-84 WA_CREEP 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	0x0
WA_CREEP	[11:0]	RW	用于有功功率的防潜动阈值, 无符号	0x03b

功率防潜动校表公式: $WA\_CREEP = WATT\_REG / 720 + (10 \sim 15 \text{ 个码})$

16.5.45 VAR_CREEP (无功防潜动功率阈值寄存器)

偏移地址: 0x170 初始值: 0x0000_003b

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed				VAR_CREEP [11:8]			
7	6	5	4	3	2	1	0
VAR_CREEP [7:0]							

表 16-85 VAR_CREEP 寄存器描述

Name	Bits	R/W	Description	Default

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	
VAR_CREEP	[11:0]	RW	用于无功功率的防潜动阈值，无符号	0x03b

参考 WA_CREEP 的校表说明。

16.5.46 VA_CREEP（视在防潜动功率阈值寄存器）

偏移地址：0x174 初始值：0x0000_003b

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed				VA_CREEP [11:8]			
7	6	5	4	3	2	1	0
VA_CREEP [7:0]							

表 16-86 VA_CREEP 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	
VA_CREEP	[11:0]	RW	用于视在功率的防潜动阈值，无符号	0x03b

参考 WA_CREEP 的校表说明。

16.5.47 I_OVLVL（电流过压门限寄存器）

偏移地址：0x178 初始值：0x0000_ffff

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
I_OVLVL[15:8]							
7	6	5	4	3	2	1	0
I_OVLVL[7:0]							

表 16-87 I_OVLVL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	
I_OVLVL	[15:0]	RW	全 0 或者全 1 时，功能关闭 电流的全波波形的绝对值高 16 Bit[20:5]大于 I_OVLVL 寄存器的值时，给出相应的状态和中断	0xffff

16.5.48 V_OVLVL（电压过压门限寄存器）

偏移地址：0x17c 初始值：0x00000_ffff

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
V_OVLVL[15:8]							
7	6	5	4	3	2	1	0
V_OVLVL[7:0]							

表 16-88 V_OVLVL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	
V_OVLVL	[15:0]	RW	全 0 或者全 1 时，功能关闭 电压的全波波形的绝对值高 16 Bit[20:5]大于 V_OVLVL 寄存器的值时，给出相应的状态和中断	0xffff

16.5.49 PK_CYC（峰值检测半周期数寄存器）

偏移地址：0x180 初始值：0x0000_00ff

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed							
7	6	5	4	3	2	1	0
PK_CYC [7:0]							

表 16-89 PK_CYC 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:8]	---	保留位	
PK_CYC	[7:0]	RW	波形更新时间为 (PK_CYC+1) 个半周期 全 0 时, 功能关闭, 写入时, 复位计数器, 重新检测	0xff

16.5.50 ZX_LTH (电流/电压波形过零阈值寄存器)

偏移地址: 0x184 初始值: 0x00000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
ZX_LTH[15:8]							
7	6	5	4	3	2	1	0
ZX_LTH[7:0]							

表 16-90 ZX_LTH 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	
ZX_LTH	[15:0]	RW	全 0, 功能关闭 全波有效值高 16 Bit[23:8]小于 ZX_LTH 寄存器的值时, 给出相应的状态和中断	0x0000

注:

IA_RMS[23:8]<ZX_LTH 时, 则 ia_zx_lth_flag =1, ia_zx =0 , ia_peak 寄存器不更新;

V_RMS[23:8]<ZX_LTH 时, 则 v_zx_lth_flag =1, v_zx =0 , v_peak 寄存器不更新,freq 用 AC_MODE 的值, 电压过零超时和电压跌落都不判断。

16.5.51 SAG_LVL (线电压跌落阈值寄存器)

偏移地址: 0x188 初始值: 0x00000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
SAG_LVL 15:8]							
7	6	5	4	3	2	1	0
SAG_LVL [7:0]							

表 16-91 SAG_LVL 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:16]	——	保留位	
SAG_LVL	[15:0]	RW	全 0，功能关闭， 全波波形绝对值的高 16 Bit[20:5]小于 SAG_LVL 给出标志 每次写入值，计数器复位	0x0000

16.5.52 SAG_CYC（线电压跌落半周期寄存器）

偏移地址：0x18c 初始值：0x00

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed							
7	6	5	4	3	2	1	0
SAG_CYC [7:0]							

表 16-92 SAG_CYC 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:8]	——	保留位	
SAG_CYC	[7:0]	RW	全 0，功能关闭， 判断时间为（SAG_CYC）个半周期 每次写入值，计数器复位	0x00

16.5.53 ZX_TOUT（电压过零超时时间寄存器）

偏移地址：0x190 初始值：0x0000

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
ZX_TOUT [15:8]							
7	6	5	4	3	2	1	0
ZX_TOUT [7:0]							

表 16-93 ZX_TOUT 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	
ZX_TOUT	[15:0]	RW	全 0，功能关闭， 判断时间为 (ZX_TOUT +1) / (14400)， 最长判断时间为 4.55s	0x0

16.5.54 FAST_RMS_CYC（电压过零超时时间寄存器）

偏移地址：0x194 初始值：0x0000_0001

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed							
7	6	5	4	3	2	1	0
Reversed						FAST_RMS_CYC	

表 16-94 FAST_RMS_CYC 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:2]	---	保留位	
FAST_RMS_CYC	[1:0]	RW	周波有效值更新时间选择 00/01/10/11 对应的半周波分别为 1/2/4/8，其中周波根据 AC_MODE 的设置值	0x1

16.5.55 V_CONST（电压过零超时时间寄存器）

偏移地址：0x198 初始值：0x00

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed				V_CONST[19:16]			
15	14	13	12	11	10	9	8
V_CONST[15:8]							
7	6	5	4	3	2	1	0
V_CONST[7:0]							

表 16-95 V_CONST 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:20]	---	保留位	
V_CONST	[19:0]	RW	MODE[19]为 b1 时, 用 V_CONST 寄存器值替代 V_RMS 的瞬时值来计算视在功率和能量	0x0

16.5.56 IN_POWER (用户输入的功率瞬时值寄存器)

偏移地址: 0x19c 初始值: 0x00

31	30	29	28	27	26	25	24
Reversed					IN_POWER [26:24]		
23	22	21	20	19	18	17	16
IN_POWER [19:16]							
15	14	13	12	11	10	9	8
IN_POWER [15:8]							
7	6	5	4	3	2	1	0
IN_POWER [7:0]							

表 16-96 IN_POWER 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:27]	---	保留位	
IN_POWER	[26:0]	RW	可用于计算用户输入的瞬时功率和能量	0x0

16.5.57 WAVE_DMA_SEL (WAVE 寄存器输出选择寄存器)

偏移地址: 0x1a4 初始值: 0x00

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed							
7	6	5	4	3	2	1	0
WAVE_DMA_SEL [6:0]							

表 16-97 WAVE_DMA_SEL 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:27]	---	保留位	
WAVE_DMA_SEL	[5:4]	RW	V_WAVE_SEL 寄存器输出选择位 b00:V_WAVE; b01:WATT_WAVE; b10:VAR_WAVE; b11:CONFIG_WAVE;	0x0

Name	Bits	R/W	Description	Default
	[3:2]	RW	B_WAVE_SEL 寄存器输出选择位 b00: IB_WAVE; b01: WATT_WAVE; b10: VAR_WAVE; b11: CONFIG_WAVE;	0x0
	[1:0]	RW	A_WAVE_SEL 寄存器输出选择位 b00: IA_WAVE; b01: WATT_WAVE; b10: VAR_WAVE; b11: CONFIG_WAVE;	0x0

16.5.58 FREQ_CYC（用户输入的功率瞬时值寄存器）

偏移地址: 0x1a0 初始值: 0x0000_0003

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed							
7	6	5	4	3	2	1	0
Reversed						FREQ_CYC	

表 16-98 FREQ_CYC 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:2]	---	保留位	
FREQ_CYC	[1:0]	RW	00/01/10/11 对应的周波分别个数为 2/4/8/16	0x3

16.5.59 TH_CFDIV（CF 缩放比例寄存器）

偏移地址: 0x1a4 初始值: 0x0000_0001

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed				TH_CFDIV [11:0]			
7	6	5	4	3	2	1	0
WA_CFDIV [7:0]							

表 16-99 TH_CFDIV 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	0x0

Name	Bits	R/W	Description	Default
TH_CFDIV	[11:0]	RW	0x001:CF 频率最低模式, 然后依次是 0x002/0x004/0x008/0x010/0x020/0x040/0x080/0x100/ 0x200/0x400/0x800/0thers = 0x020	0x001

16.5.60 USER_CFDIV (CF 缩放比例寄存器)

偏移地址: 0x1a8 初始值: 0x0000_0001

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed				USER_CFDIV [11:0]			
7	6	5	4	3	2	1	0
WA_CFDIV [7:0]							

表 16-100 WA_CFDIV 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:12]	——	保留位	0x0
USER_CFDIV	[11:0]	RW	0x001:CF 频率最低模式, 然后依次是 0x002/0x004/0x008/0x010/0x020/0x040/0x080/0x100/ 0x200/0x400/0x800/0thers = 0x020	0x001

16.5.61 WRPROT (EMU 寄存器写保护密码寄存器)

偏移地址: 0x1f8 初始值: 0x00

31	30	29	28	27	26	25	24
WRPROT [31:24]							
23	22	21	20	19	18	17	16
WRPROT [23:16]							
15	14	13	12	11	10	9	8
WRPROT [15:8]							
7	6	5	4	3	2	1	0
WRPROT [7:0]							

表 16-101 WRPROT 寄存器描述

Name	Bits	R/W	Description	Default

Name	Bits	R/W	Description	Default
WRPROT	[31:0]	RW	写入 0x00badbee, 打开 EMU 寄存器写功能, 读改寄存器为 0x1	0x0

16.5.62 SOFT_RESET (EMU 寄存器软复位寄存器)

偏移地址: 0x1fc 初始值: 0x0

31	30	29	28	27	26	25	24
SOFT_RESET[31:24]							
23	22	21	20	19	18	17	16
SOFT_RESET[23:16]							
15	14	13	12	11	10	9	8
SOFT_RESET[15:8]							
7	6	5	4	3	2	1	0
SOFT_RESET[7:0]							

表 16-102 SOFT_RESET 寄存器描述

Name	Bits	R/W	Description	Default
SOFT_RESET	[31:0]	W	写入 0xdeadbeef, 软复位 EMU, 读改寄存器为 0x0	0x0

16.5.63 DMA_WIDTH (WAVE DMA 位宽选择寄存器)

偏移地址: 0x260 初始值: 0x0

31	30	29	28	27	26	25	24
Reversed							
23	22	21	20	19	18	17	16
Reversed							
15	14	13	12	11	10	9	8
Reversed							
7	6	5	4	3	2	1	0
Reversed						DMA_WIDTH	

表 16-103 DMA_WIDTH 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:2]	---	保留位	
DMA_WIDTH	[1:0]	RW	WAVE DMA 位宽选择寄存器, b00, 有效位 wave[21:14], b01, 有效位 wave[21:6], b1x, 有效位 wave[21:0]	0x0

17 ADC 模块

17.1 概述

12 位 ADC 是逐次逼近式的模拟-数字转换器（SAR A/D 转换器）。主要特性如下：

- 12 位、10 位、8 位、6 位分辨率可选
- 参考电压 V_{REF} 有 2 个源可选：VDD33、内部 1.65V
- ADC 时钟为系统时钟分频（最慢分频可到 32kHz 左右）
- 共支持 6 个转换通道
- 3 个外部通道
- 3 个内部通道：VBAT 分压、VSYS 分压、GND
- 转换通道分为规则组、注入组
- 规则组最多选择 16 个通道
- 注入组最多选择 4 个通道
- 支持单次、单次连续、扫描、连续扫描、等工作模式
- 各通道采样时间独立可编程
- 规则转换与注入转换均支持软件触发、外部事件触发
- 注入组转换结果存放在数据寄存器，规则组只有一个数据寄存器，序列转换时支持 DMA
- 支持模拟看门狗功能
- 支持 OVR 检测功能
- 支持 4 种中断：规则（组）转换结束、注入组转换结束、发生模拟看门狗事件、OVR 事件
- ADC 供电要求：2.2V~5.5V
- 通道输入信号范围：0~ V_{REF}
- 规则组支持 DMA，注入组不支持 DMA 功能

17.2 功能描述

17.2.1 功能框图

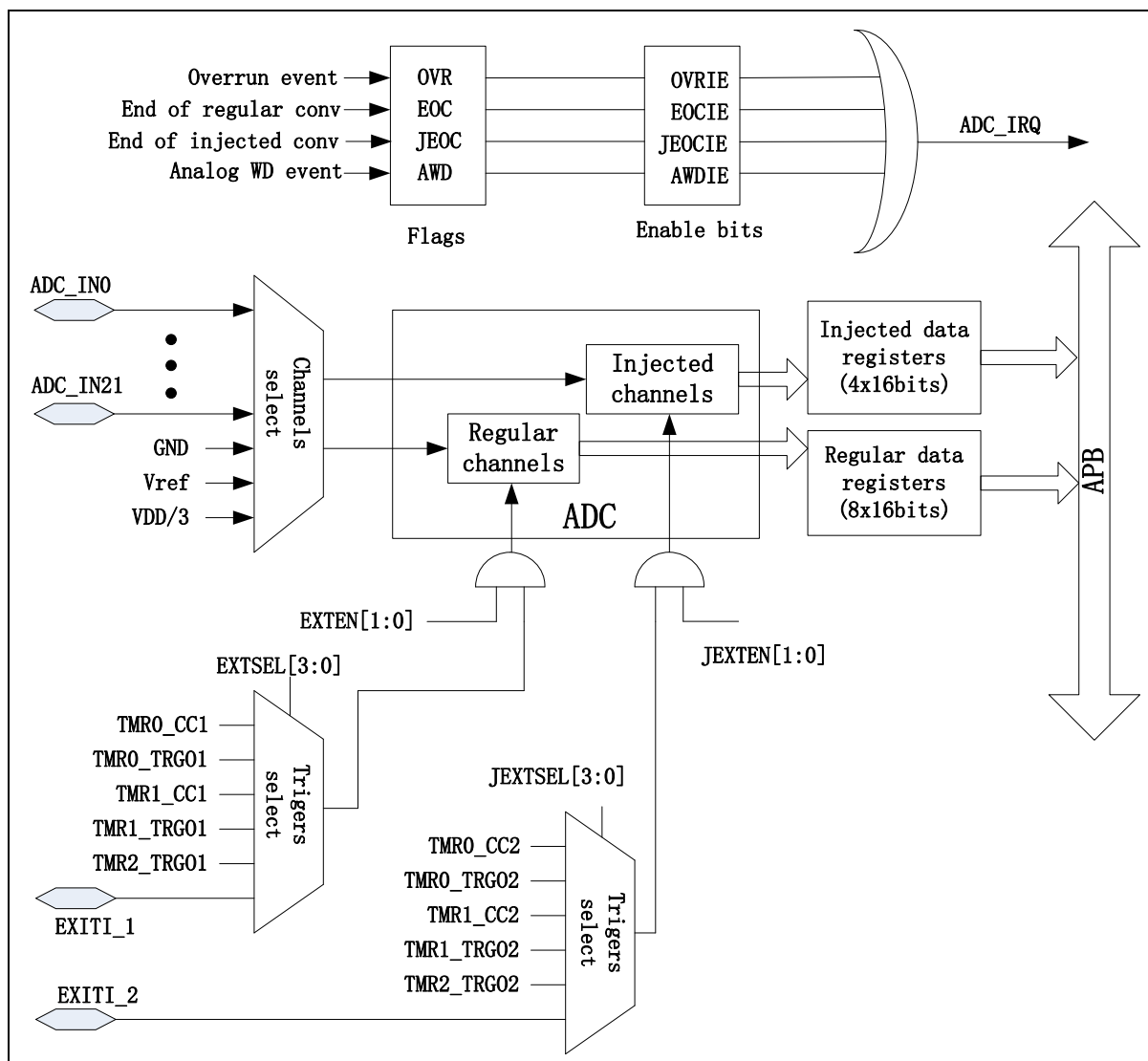


图 17-1 ADC 框图

17.2.2 ADC 开关控制

通过设置 ADC_CR1 寄存器的 ADON 位可给 ADC 上电,将 ADC 从断电状态唤醒。ADC 上电延迟约 400ns 后,可触发开始转换。(400ns 针对 PCLK=33M 时计算, PCLK 降频对应延时成比例增加),通过清除 ADON 位可以停止转换,并将 ADC 置于断电模式。在这个模式中,ADC 耗电非常小。

17.2.3 ADC 时钟及参考源

ADC 时钟由 APB 时钟分频得到。

ADC 参考源有 2 种可选：VDD、内部 1.65V。

17.2.4 通道选择

ADC 共有 6 个可选通道，3 个外部通道，3 个内部通道（VBAT 分压、VSYN 分压、VDD33 分压）。可以把转换分成两组：规则组和注入组。在任意多个通道上以任意顺序进行的一系列转换构成组转换。例如，规则组可选择下列转换序列：通道 3、通道 7、通道 2、通道 2、通道 0、通道 2、通道 2、通道 7。

● 规则组由多达 16 个转换通道组成。规则通道和它们的转换顺序在 ADC_SQRx 寄存器中选择。规则组中转换的总数写入 ADC_SQR1.L[3:0] 位中。

● 注入组由多达 4 个转换通道组成。注入通道和它们的转换顺序在 ADC_JSQR 寄存器中选择。注入组里的转换总数目必须写入 ADC_JSQR.L[1:0] 位中。

如果 ADC_SQRx 或 ADC_JSQR 寄存器在转换期间被更改，当前的转换被清除，一个新的启动脉冲将发送到 ADC 以转换新选择的组。

17.2.5 ADC 转换模式

ADC 支持多种转换模式，通过配置选择具体工作模式，如表 17-1 所示。

表 17-1 ADC 转换模式

模式	描述	模式配置	触发方式	是否支持连续转换
单次模式	每次触发，转换一个通道，即被转换序列第一个设定的通道	1. ADC_CR1.SCAN=0 2. ADC_CR1.DISCEN=0 且 ADC_CR1.JDISCEN=0	1. ADC_CR2.SWSTART 写 1（触发规则通道转换） 2. ADC_CR2.JSWSTART 写 1（触发注入通道转换） 3. 使用外部触发规则组转换 4. 使用外部触发注入组转换	是，设置 ADC_CR2.CONT=1
扫描模式	每次触发，转换一个序列	1. ADC_CR1.SCAN=1 2. ADC_CR1.DISCEN=0 且 ADC_CR1.JDISCEN=0	同上	是，设置 ADC_CR2.CONT=1 (注入组需设置自动注入才可连续转换)

注：

(1) 扫描模式连续转换期间，有注入通道被触发，则当前转换被复位，注入通道以单次扫描方式进行转换，转换结束后被复位的转换重新启动，规则通道连续转换继续进行。

17.2.6 单次模式

17.2.6.1 单次转换

单次转换模式下，ADC 只执行一次转换。该模式既可通过设置 ADC_CR2.SWSTART 位(注入通道设置 JSWSTART)启动也可通过外部触发启动(适用于规则通道或注入通道)，这时 ADC_CR2.CONT=0。一旦选择通道的转换完成：

- 如果一个规则通道被转换：
 - 转换数据被储存在 16 位 ADC_DR 寄存器中
 - EOC(转换结束)标志被设置
 - 如果设置了 EOCIE，则产生中断。
 - 如果一个注入通道被转换：
 - 转换数据被储存在 16 位的 ADC_DRJ1 寄存器中
 - JEOC(注入转换结束)标志被设置
 - 如果设置了 JEOCIE 位，则产生中断。
- 然后 ADC 停止。

17.2.6.2 连续单次转换

此模式（仅支持规则组）下，ADC 对某一通道连续转换。需设置 ADC_CR2.CONT=1，其它所有配置及触发方式与单次转换一致。

17.2.7 模式

17.2.7.1 扫描转换

此模式用来扫描一组规则通道，通过配置 ADC_CR1.SCAN=1 进入扫描模式，触发方式同单次转换。扫描序列长度及每次转换的通道由 ADC_SQRx 配置决定（注入组由 ADC_RSQR 配置决定）。

对于规则组，ADC 扫描被 ADC_SQRx 寄存器选中的所有通道。在规则组的每个通道上执行单次转换，每个通道转换结束时，同一组的下一个通道被自动转换，直至转换组中最后一个通道被转换，转换的数据存储在 ADC_DRx 寄存器中。

对于注入组，若配置为触发注入，触发信号来时 ADC 扫描被 ADC_JSQR 寄存器选中的所有通道，转换结果存放在 ADC_JDRx 寄存器中。若配置为自动注入，规则组转换结束后自动转换注入组被 ADC_JSQR 寄存器选中的所有通道，转换结果存放在 ADC_JDRx 寄存器中。

17.2.7.2 连续扫描转换

对于规则组，如果设置了 CONT 位，转换不会在选择组的最后一个通道上停止，而是再次从选择组的第一个通道继续转换。

对于注入组，只有设置 JAUTO 与 CONT 位，注入组才与规则组一起连续扫描。

17.2.8 注入管理

17.2.8.1 触发注入

清除 ADC_CR1 寄存器的 JAUTO 位，并且设置 SCAN 位，即可使用触发注入功能，转换过程如下：

(1) 利用外部触发或通过设置 ADC_CR2 寄存器的 ADON 位，启动一组规则通道的转换。

(2) 如果在规则通道转换期间产生一外部注入触发，当前转换被复位，注入通道序列被以单次扫描方式进行转换。

(3) 然后，恢复上次被中断的规则组通道转换。如果在注入转换期间产生一规则事件，注入转换不会被中断，但是规则序列将在注入序列结束后被执行。

注：

当使用触发的注入转换时，必须保证触发事件的间隔长于注入序列。例如：序列长度为 30 个 ADC 时钟周期(序列中选定 2 个通道)，触发之间最小的间隔必须是 31 个 ADC 时钟周期。

17.2.8.2 自动注入

如果设置了 JAUTO 位，在规则组通道之后，注入组通道被自动转换。这可以用来转换在 ADC_SQRx 和 ADC_JSQR 寄存器中设置的多至 12 个转换序列。

在此模式里，必须禁止注入通道的外部触发。

如果除 JAUTO 位外还设置了 CONT 位，规则通道至注入通道的转换序列被连续执行。

17.2.9 模拟看门狗

如果被 ADC 转换的模拟电压低于低阈值或高于高阈值，AWD 模拟看门狗状态位被设置。这些阈值位于在 ADC_HTR 和 ADC_LTR 寄存器的最低 12 个有效位中。通过设置 ADC_CR1 寄存器的 AWDIE 位以允许产生相应中断。

阈值独立于由 ADC_CR2 寄存器上的 ALIGN 位选择的数据对齐模式。比较是在对齐之前完成的。

通过配置 ADC_CR1 寄存器，模拟看门狗可以作用于 1 个或多个通道，如表 17-2 所示。

表 17-2 模拟看门狗功能使用通道选择

ADC_CR1 寄存器控制位			使能模拟看门狗功能的通道
AWDEN	JAWDEN	AWDSGL	
0	0	x	无通道
0	1	0	所有注入组通道
1	0	0	所有规则组通道
1	1	0	所有注入组与规则组通道
0	1	1	ADC_CR1.AWDCH 选择的单一注入组通道
1	0	1	ADC_CR1.AWDCH 选择的单一规则组通道
1	1	1	ADC_CR1.AWDCH 选择的单一注入组与规则组通道

17.2.10 数据对齐

ADC_CR2 寄存器中的 ALIGN 位选择转换后数据储存的对齐方式。数据可以左对齐或右对齐，如表 3-4、表 17-3 所示。

注入组通道转换的数据值已经减去了在 ADC_JOFRx 寄存器中定义的偏移量，因此结果可以是一个负值。SEXT 位是扩展的符号值。对于规则组通道，不需减去偏移值，因此只有 12 个位有效。

表 17-3 数据右对齐格式

注入组															
SEXT	SEXT	SEXT	SEXT	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	D7	D6	D5	D4	D3	D2	D1	D0
SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	SEXT	D5	D4	D3	D2	D1	D0
规则组															
0	0	0	0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	0	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	0	0	0	D5	D4	D3	D2	D1	D0

表 17-4 数据左对齐格式

注入组															
SEXT	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0
SEXT	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0	0
SEXT	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0	0	0	0
SEXT	D5	D4	D3	D2	D1	D0	0	0	0	0	0	0	0	0	0
规则组															
D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0
D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0	0	0
D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0	0	0	0	0
D5	D4	D3	D2	D1	D0	0	0	0	0	0	0	0	0	0	0

17.2.11 各通道采样时间可编程

对于通道 0~7，每个通道采样时间可编程，互不影响，通过配置 ADC_SMPR1 和 ADC_SMPR2 实现。

17.2.12 DMA 功能

因为规则通道转换的值储存在一个唯一的数据寄存器中，所以当转换多个规则通道时需要使用 DMA，这可以避免丢失已经存储在 ADC_DR 寄存器中的数据。

只有在规则通道的转换结束时才产生 DMA 请求，并将转换的数据从 ADC_DR 寄存器传输到用户指定的目的地址。

规则通道转换中，使能 DMA，若发生 OVR 事件，本次转换结果不被 DMA 传输且 DMA 请求不被接收，此种情况一旦产生 DMA 请求规则通道未完成的转换终止且忽略后续规则通道触发；此时需清除 OVR 标志位、DMAEN 位，再次初始化 DMA 及 ADC。由此可知，DMA 已经传输至 SRAM 的数据均为正确有效地。

根据 DMA 控制器配置的传输个数，最后一次传输结束后：

- 可以清除 ADC_CR2.DDS 位，即不再产生 DMA 请求。但 ADC_CR2.DMA 位需要软件清除。
- 若 ADC_CR2.DDS 位设置为 1，会一直有 DMA 请求产生。

使用 DMA，ADC 从 OVR 状态恢复的步骤为：

- (1) 再次初始化 DMA
- (2) 清除 ADC_SR.OVR 位
- (3) 触发 ADC 开始转换

17.2.13 ADC 中断

ADC 可产生 4 种中断：

- (1) 规则组转换结束或者规则组单个通道转换结束（具体由 ADC_CR2.EOCS 决定）
- (2) 注入组转换结束
- (3) 模拟看门狗状态位被置位
- (4) 数据被覆盖

每种中断都有各自独立的使能位与状态位，具体见下表

表 17-5 ADC 中断事件

中断事件	标志位	使能位
规则（组）转换结束	ADC_SR.EOC	ADC_CR1.EOCIE
注入组转换结束	ADC_SR.JEOC	ADC_CR1.JEOCIE
模拟看门狗状态位置 1	ADC_SR.AWD	ADC_CR1.AWDIE
上次转换数据被覆盖	ADC_SR.OVR	ADC_CR1.OVRIE

ADC_SR 寄存器中有 2 个其他标志，分别为 JSTRT、STRT，它们没有相关联的中断，具体意义见 ADC_SR 寄存器。

17.3 寄存器列表

表 17-6 ADC 寄存器列表

Name	Offset Address	R/W	Description	Default
ADC_SR	0x000	RW	ADC 状态寄存器	0x0
ADC_CR1	0x004	RW	ADC 控制寄存器 1	0x20000000
ADC_CR2	0x008	RW	ADC 控制寄存器 2	0x0
ADC_SMPR1	0x00c	RW	ADC 采样时间寄存器 1	0x0
	0x010~0x014	RW	Reserved	0x0
ADC_JOFRx (x=1~4)	0x020~0x02c	RW	ADC 注入通道数据偏移寄存器 (x=1~4, 对应 4 个注入通道)	0x0
ADC_HTR	0x030	RW	ADC 看门狗高阈值寄存器	0xffff
ADC_LTR	0x034	RW	ADC 看门狗低阈值寄存器	0x0

Name	Offset Address	R/W	Description	Default
ADC_SQR1	0x038	RW	ADC 规则序列寄存器 1	0x0
ADC_SQR2	0x03c	RW	ADC 规则序列寄存器 2	0x0
ADC_SQR3	0x040	RW	ADC 规则序列寄存器 3	0x0
ADC_JSQR	0x044	RW	ADC 注入序列寄存器	0x0
ADC_JDRx (x=1~4)	0x048~0x054	RO	ADC 注入数据寄存器 (x=1~4, 对应 4 个注入通道)	0x0
ADC_DR	0x058	RO	ADC 规则组最后一次数据寄存器	0x0
ADC_CCR	0x060	RW	通用控制寄存器	0x30000
ADC_DRx (x=1~8)	0x080~0x09c	RO	ADC 规则组数据寄存器	0x0
RXCR	0xA0	RW	RX 通道控制寄存器	0x0
RXSR	0xA4	R	RX 通道状态寄存器	0x0
RPR	0xB0	RW	RX 通道存储器指针寄存器	0x0
RCR	0xB4	RW	RX 通道传输数量计数寄存器	0x0

17.4 寄存器描述

17.4.1 ADC_SR (ADC 状态寄存器)

偏移地址: 0x000 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved		OVR	STRT	JSTRT	JE0C	EOC	AWD

表 17-7 (ADC_SR) ADC 状态寄存器

Name	Bits	R/W	Description	Default
——	[31:6]	——	保留位	0x0
OVR	[5]	RW	规则组转换数据被覆盖标志位 规则组转换数据被覆盖时此位硬件置 1，软件写 0 清除。EOCS=1 或 DMA 使能时才会检测数据是否被覆盖 0：无数据被覆盖 1：有数据被覆盖	0x0
STRT	[4]	RW	规则通道开始位 该位由硬件在规则通道转换开始时设置，软件写 0 清除 0：规则通道转换未开始 1：规则通道转换已开始	0x0
JSTRT	[3]	RW	注入通道开始位 该位由硬件在注入通道转换开始时设置，软件写 0 清除 0：注入通道转换未开始 1：注入通道转换已开始	0x0
JEOC	[2]	RW	注入通道转换结束位 该位由硬件在所有注入通道组转换结束时设置，软件写 0 清除 0：转换未完成 1：转换完成	0x0
EOC	[1]	RW	注入通道转换结束位 该位由硬件在（注入或规则）通道组转换结束时设置，软件写 0 清除 0：转换未完成 1：转换完成	0x0
AWD	[0]	RW	模拟看门狗标志位 ADC 转换值高于 HTR 或低于 LTR 时，该位由硬件置 1，软件写 0 清除 0：没有发生模拟看门狗事件 1：发生模拟看门狗事件	0x0

17.4.2 ADC_CR1 (ADC 控制寄存器 1)

偏移地址: 0x004 初始值: 0x20000000

31	30	29	28	27	26	25	24
Reserved		VREFSEL[1:0]	Reserved		RES[1:0]		
23	22	21	20	19	18	17	16
AWDEN	JAWDEN	Reserved					
15	14	13	12	11	10	9	8
DISCNUM[2:0]			JDISCEN	DISCEN	JAUTO	AWDSGL	SCAN
7	6	5	4	3	2	1	0
JECOIE	AWDIE	EOCIE	AWDCH[4:0]				

表 17-8 (ADC_CR1) ADC 控制寄存器 1

Name	Bits	R/W	Description	Default
---	[31:30]	---	保留位	0x0
VREFSEL	[29]	RW	ADC 参考源选择 0: 内部 1.65V 1: VDD33	0x1
---	[28:27]	---	预留	0x0
OVRIE	[26]	RW	发生数据被覆盖中断使能位 0: 禁止此中断 1: 使能此中断	0x0
RES	[25:24]	RW	分辨率选择位 00: 12 Bit 分辨率 01: 10 Bit 分辨率 10: 8 Bit 分辨率 11: 6 Bit 分辨率	0x0
AWDEN	[23]	RW	在规则通道上开启模拟看门狗 该位由软件设置和清除 0: 在规则通道上禁用模拟看门狗 1: 在规则通道上使用模拟看门狗	0x0
JAWDEN	[22]	RW	在注入通道上开启模拟看门狗 该位由软件设置和清除。	0x0

Name	Bits	R/W	Description	Default
			0: 在注入通道上禁用模拟看门狗 1: 在注入通道上使用模拟看门狗	
——	[21:16]	——	保留位	0x0
DISCNUM	[15:13]	RW	间断模式通道计数 软件通过这些位定义在间断模式下，收到外部触发后转换规则通道的数目 000: 1 个通道 001: 2 个通道 111: 8 个通道	0x0
JDISCEN	[12]	RW	注入通道间断模式使能位 该位由软件设置和清除，用于开启或关闭注入通道组上的间断模式 0: 注入通道组上禁用间断模式 1: 注入通道组上使用间断模式	0x0
DISCEN	[11]	RW	规则通道间断模式使能位 该位由软件设置和清除，用于开启或关闭注入通道组上的间断模式 0: 规则通道组上禁用间断模式 1: 规则通道组上使用间断模式	0x0
JAUTO	[10]	RW	自动的注入通道组转换 该位由软件设置和清除，用于开启或关闭规则通道组转换结束后自动的注入通道组转换 0: 关闭自动的注入通道组转换 1: 开启自动的注入通道组转换	0x0
AWDSGL	[9]	RW	扫描模式中在单一通道上使用看门狗 该位由软件设置和清除，用于开启或关闭由 ADC_CR1.AWDCH[4:0] 位定义的通道上的模拟看门狗功能 0: 在所有的通道上使用模拟看门狗 1: 在单一通道上使用模拟看门狗	0x0
SCAN	[8]	RW	扫描模式 该位由软件设置和清除，用于开启或关闭扫描模式。在扫描模式中，由 ADC_SQRx 或 ADC_JSQRx 寄存器选中的通道被转换。	0x0

Name	Bits	R/W	Description	Default
			0: 关闭扫描模式 1: 使用扫描模式 注: 如果分别设置了 EOCIE 或 JEOCIE 位, 只在最后一个通道转换完毕才会产生 EOC 或 JEOC 中断。	
JECOIE	[7]	RW	允许产生注入通道转换结束中断 该位由软件设置和清除, 用于禁止或允许所有注入通道转换结束后产生中断。 0: 禁止 JEOC 中断 1: 允许 JEOC 中断。当硬件设置 JEOC 位时产生中断。	0x0
AWDIE	[6]	RW	允许产生模拟看门狗中断 该位由软件设置和清除, 用于禁止或允许模拟看门狗。在扫描模式下, 如果看门狗检测到超范围的数值时, 只有在设置了该位时扫描才会中止。 0: 禁止模拟看门狗中断 1: 允许模拟看门狗中断。	0x0
EOCIE	[5]	RW	允许产生 EOC 中断 该位由软件设置和清除, 用于禁止或允许转换结束后产生中断。 0: 禁止 EOC 中断 1: 允许 EOC 中断。当硬件设置 EOC 位时产生中断。	0x0
AWDCH	[4:0]	RW	模拟看门狗通道选择位 这些位由软件设置和清除, 用于选择模拟看门狗保护的输入通道。 00000: ADC 模拟输入通道 0 00001: ADC 模拟输入通道 1 01111: ADC 模拟输入通道 15 10000: ADC 模拟输入通道 16 10001: ADC 模拟输入通道 17 10001: ADC 模拟输入通道 18 10001: ADC 模拟输入通道 19 10001: ADC 模拟输入通道 20 10001: ADC 模拟输入通道 21	0x0

Name	Bits	R/W	Description	Default
			10001: ADC 模拟输入通道 22 10001: ADC 模拟输入通道 23 10001: ADC 模拟输入通道 24 保留所有其他数值。	

17.4.3 ADC_CR2 (ADC 控制寄存器 2)

偏移地址: 0x008 初始值: 0x00000000

31	30	29	28	27	26	25	24
LPEN	SWSTART	EXTEN[1:0]		EXTSEL[3:0]			
23	22	21	20	19	18	17	16
Reserved	JSWSTART	JEXTEN[1:0]		JEXTSEL[3:0]			
15	14	13	12	11	10	9	8
Reserved				ALIGN	EOCS	DDS	DMA
7	6	5	4	3	2	1	0
Reserved						CONT	ADON

表 17-9 (ADC_CR2) ADC 控制寄存器 2

Name	Bits	R/W	Description	Default
LPEN	[31]	RW	ADC 低功耗模式使能 0: 禁止低功耗, 正常功耗模式 1: 使能低功耗模式	0x0
SWSTART	[30]	RW	软件触发规则通道转换 由软件设置该位以启动转换, 转换开始后硬件马上清除此位。 0: 复位状态 1: 开始转换规则通道	0x0
EXTEN	[29:28]	RW	规则通道的外部触发使能 通道组转换的外部触发信号。 00: 禁止外部事件触发 01: 外部事件上升沿触发 10: 外部事件下降沿触发 11: 外部事件上升沿、下降沿都触发	0x0

Name	Bits	R/W	Description	Default
EXTSEL	[27:24]	RW	选择启动规则通道组转换的外部事件 这些位选择用于启动规则通道组转换的外部事件 0000: 定时器 0 的 CC1 事件 0001: 定时器 0 的 TRGO1 事件 0010: 定时器 1 的 CC1 事件 0011: 定时器 1 的 TRGO1 事件 0100: 定时器 2 的 CC1 事件 0101: 定时器 2 的 TRGO1 事件 1111: EXTI_1 其它编码: 预留, 无外部事件触发	0x0
---	[23]	RW	预留	0x0
JSWSTART	[22]	RW	软件触发注入通道转换 由软件设置该位以启动转换, 转换开始后硬件清 0。 0: 复位状态 1: 开始转换注入通道	0x0
JEXTEN	[21:20]	RW	注入通道的外部触发使能 00: 禁止外部事件触发 01: 外部事件上升沿触发 10: 外部事件下降沿触发 11: 外部事件上升沿、下降沿都触发	0x0
JEXTSEL	[19:16]	RW	选择启动注入通道组转换的外部事件 这些位选择用于启动规则通道组转换的外部事件 0000: 定时器 0 的 CC2 事件 0001: 定时器 0 的 TRGO2 事件 0010: 定时器 1 的 CC2 事件 0011: 定时器 1 的 TRGO2 事件 0100: 定时器 2 的 CC2 事件 0101: 定时器 2 的 TRGO2 事件 1111: EXTI_2 其它编码: 预留, 无外部事件触发	0x0

Name	Bits	R/W	Description	Default
---	[15:12]	RW	预留	0x0
ALIGN	[11]	RW	数据对齐 该位由软件设置和清除。 0: 右对齐 1: 左对齐	0x0
EOCS	[10]	RW	EOC 信号选择位 0: 整个规则组转换完成时 EOC 被置位 1: 规则组中每个通道转换完成都会置位 EOC (使能 OVR 检测)	0x0
DDS	[9]	RW	DMA 请求使能位 0: 不再产生 DMA 请求 1: 当 ADC 转换完成且 DMA=1 时产生 DMA 请求	0x0
---	[8]	---	预留	0x0
---	[7:2]	---	保留	0x0
CONT	[1]	RW	连续转换 该位由软件设置和清除。如果设置了此位, 则转换将连续进行直到该位被清除。 0: 单次转换模式 1: 连续转换模式	0x0
ADON	[0]	RW	A/D 转换器开关 该位由软件设置和清除。当该位为 0 时, 写入 1 将把 ADC 从断电模式下唤醒。 0: 关闭 ADC, 进入断电模式 1: 开启 ADC	0x0

17.4.4 ADC_SMPR1 (ADC 采样时间寄存器 1)

地址: 0x00c 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved					SMP8[2:0]		
23	22	21	20	19	18	17	16
SMP7[2:0]			SMP6[2:0]			SMP5[2:0]	
15	14	13	12	11	10	9	8

	SMP4[2:0]			SMP3[2:0]			
7	6	5	4	3	2	1	0
SMP2[2:0]		SMP1[2:0]			SMP0[2:0]		

表 17-10 (ADC_SAMP1) ADC 采样时间寄存器 1

Name	Bits	R/W	Description	Default
---	[31:30]	---	保留位	0x0
---	[29:24]	---	保留位	0x0
SMP7	[23:21]	RW	通道 7 采样时间配置, 具体见 SMP0	0x0
SMP6	[20:18]	RW	通道 6 采样时间配置, 具体见 SMP0	0x0
SMP5	[17:15]	RW	通道 5 采样时间配置, 具体见 SMP0	0x0
SMP4	[14:12]	RW	通道 4 采样时间配置, 具体见 SMP0	0x0
SMP3	[11:9]	RW	通道 3 采样时间配置, 具体见 SMP0	0x0
SMP2	[8:6]	RW	通道 2 采样时间配置, 具体见 SMP0	0x0
SMP1	[5:3]	RW	通道 1 采样时间配置, 具体见 SMP0	0x0
SMP0	[2:0]	RW	通道 0 采样时间配置, 这些位用于独立地选择每个通道的采样时间, 在采样周期中通道选择位必须保持不变。 000: 2 (ADC_CLK 周期) 001: 4 010: 8 011: 16 100: 32 101: 64 110: 128 111: 256	0x0

17.4.5 ADC_JOFRx (ADC 注入通道数据偏移寄存器 x, x=1~4)

偏移地址: 0x20-0x2c 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							

15	14	13	12	11	10	9	8
Reserved				JOFFSETx[11:8]			
7	6	5	4	3	2	1	0
JOFFSETx[7:0]							

表 17-11 (ADC_JOFRx) ADC 注入通道数据偏移寄存器 x

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	0x0
JOFFSETx	[11:0]	---	注入通道 x 的数据偏移 当转换注入通道时，这些位定义了用于从原始转换数据中减去的数值。最终结果可以在 ADC_JDRx 寄存器中读出。	0x0

17.4.6 ADC_HTR (ADC 看门狗高阈值寄存器)

偏移地址: 0x030 初始值: 0x00000FFF

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				HT[11:8]			
7	6	5	4	3	2	1	0
HT[7:0]							

表 17-12 (ADC_HTR) ADC 看门狗高阈值寄存器

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	0x0
HT	[11:0]	RW	模拟看门狗高阈值	0xffff

17.4.7 ADC_LTR (ADC 看门狗低阈值寄存器)

偏移地址: 0x034 初始值: 0x00000000

31	30	29	28	27	26	25	24

Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				LT[11:8]			
7	6	5	4	3	2	1	0
LT[7:0]							

表 17-13 (ADC_LTR) ADC 看门狗低阈值寄存器

Name	Bits	R/W	Description	Default
---	[31:12]	---	保留位	0x0
LT	[11:0]	RW	模拟看门狗低阈值	0x0

17.4.8 ADC_SQR1 (ADC 规则序列寄存器 1)

偏移地址: 0x38 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
L[3:0]				SQ16[4:1]			
15	14	13	12	11	10	9	8
SQ16[0]	SQ15[4:0]					SQ14[3]	
7	6	5	4	3	2	1	0
SQ14[2:0]			SQ13[4:0]				

表 17-14 (ADC_SQR1) ADC 规则序列寄存器 1

Name	Bits	R/W	Description	Default
---	[31:24]	---	保留位	0x0
L	[23:20]	RW	设置规则通道序列长度 0000: 1 个 0001: 2 个 1111: 16 个	0x0
SQ16	[19:15]	RW	序列 16 转换通道选择, 具体见 SQ0	0x0

Name	Bits	R/W	Description	Default
SQ15	[14:10]	RW	序列 15 转换通道选择, 具体见 SQ0	0x0
SQ14	[9:5]	RW	序列 14 转换通道选择, 具体见 SQ0	0x0
SQ13	[4:0]	RW	序列 13 转换通道选择, 具体见 SQ0	0x0

17.4.9 ADC_SQR2 (ADC 规则序列寄存器 2)

偏移地址: 0x3c 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved		SQ12[4:0]					SQ11[4]
23	22	21	20	19	18	17	16
SQ11[3:0]				SQ10[4:1]			
15	14	13	12	11	10	9	8
SQ10[0]	SQ9[4:0]					SQ8[4:3]	
7	6	5	4	3	2	1	0
SQ8[2:0]			SQ7[4:0]				

表 17-15 (ADC_SQR2) ADC 序列寄存器 2

Name	Bits	R/W	Description	Default
---	[31:30]	---	保留位	0x0
SQ12	[29:25]	RW	序列 12 转换通道选择, 具体见 SQ1	0x0
SQ11	[24:20]	RW	序列 11 转换通道选择, 具体见 SQ1	0x0
SQ10	[19:15]	RW	序列 10 转换通道选择, 具体见 SQ1	0x0
SQ9	[14:10]	RW	序列 9 转换通道选择, 具体见 SQ1	0x0
SQ8	[9:5]	RW	序列 8 转换通道选择, 具体见 SQ1	0x0
SQ7	[4:0]	RW	序列 7 转换通道选择, 具体见 SQ1	0x0

17.4.10 ADC_SQR3 (ADC 规则序列寄存器 3)

偏移地址: 0x40 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved		SQ6[4:0]					SQ5[4]
23	22	21	20	19	18	17	16

SQ5[3:0]				SQ4[4:1]			
15	14	13	12	11	10	9	8
SQ4[0]	SQ3[4:0]					SQ2[4:3]	
7	6	5	4	3	2	1	0
SQ2[2:0]			SQ1[4:0]				

表 17-16 (ADC_SQR3) ADC 序列寄存器 3

Name	Bits	R/W	Description	Default
---	[31:30]	---	保留位	0x0
SQ6	[29:25]	RW	序列 6 转换通道选择, 具体见 SQ1	0x0
SQ5	[24:20]	RW	序列 5 转换通道选择, 具体见 SQ1	0x0
SQ4	[19:15]	RW	序列 4 转换通道选择, 具体见 SQ1	0x0
SQ3	[14:10]	RW	序列 3 转换通道选择, 具体见 SQ1	0x0
SQ2	[9:5]	RW	序列 2 转换通道选择, 具体见 SQ1	0x0
SQ1	[4:0]	RW	序列 1 转换通道选择 00000: 选择通道 0 00001: 选择通道 1 00010: 选择通道 2 00011: 选择通道 3 00100: 选择通道 4 00101: 选择通道 5 00110: 选择通道 6 00111: 选择通道 7 01000: 选择通道 8 01001: 选择通道 9 01010: 选择通道 10 01011: 选择通道 11 01100: 选择通道 12 01101: 选择通道 13 01110: 选择通道 14 01111: 选择通道 15 10000: 选择通道 16	0x0

Name	Bits	R/W	Description	Default
			10001: 选择通道 17 10010: 选择通道 18 10011: 选择通道 19 10100: 选择通道 20 10101: 选择通道 21 10110: 选择通道 22 10111: 选择通道 23 11000: 选择通道 24 其它, 不选择任何通道	

17.4.11 ADC_JSQR (ADC 注入序列寄存器)

偏移地址: 0x044 初始值: 0x00000000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved		JL[1:0]		JSQ4[4:1]			
15	14	13	12	11	10	9	8
JSQ4[0]	JSQ3[4:0]					JSQ2[4:3]	
7	6	5	4	3	2	1	0
JSQ2[2:0]			JSQ1[4:0]				

表 17-17 (ADC_JSQR) ADC 注入序列寄存器

Name	Bits	R/W	Description	Default
---	[31:22]	---	保留位	0x0
JL	[21:20]	RW	设置注入通道序列长度 00: 1 个 01: 2 个 10: 3 个 11: 4 个	0x0
JSQ4	[19:15]	RW	注入序列 3 转换通道选择, 具体见 JSQ1	0x0

Name	Bits	R/W	Description	Default
JSQ3	[14:10]	RW	注入序列 2 转换通道选择, 具体见 JSQ1	0x0
JSQ2	[9:5]	RW	注入序列 1 转换通道选择, 具体见 JSQ1	0x0
JSQ1	[4:0]	RW	序列 1 转换通道选择 00000: 选择通道 0 00001: 选择通道 1 00010: 选择通道 2 00011: 选择通道 3 00100: 选择通道 4 00101: 选择通道 5 00110: 选择通道 6 00111: 选择通道 7 01000: 选择通道 8 01001: 选择通道 9 01010: 选择通道 10 01011: 选择通道 11 01100: 选择通道 12 01101: 选择通道 13 01110: 选择通道 14 01111: 选择通道 15 10000: 选择通道 16 10001: 选择通道 17 10010: 选择通道 18 10011: 选择通道 19 10100: 选择通道 20 10101: 选择通道 21 10110: 选择通道 22 10111: 选择通道 23 11000: 选择通道 24 其它, 不选择任何通道	0x0

17.4.12 ADC_JDRx (ADC 注入数据寄存器 x, x=1~4)

偏移地址: 0x048-0x054 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
JDATAx[15:8]							
7	6	5	4	3	2	1	0
JDATAx[7:0]							

表 17-18 (ADC_JDRx) ADC 注入数据寄存器

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0
JDATAx	[15:0]	R	注入通道转换数据 右对齐: 转换结果=JDATAx[11:0], JDATAx[15:12]为符号位, 因注入通道会自动 OFFSET 左对齐: 转换结果=JDATAx[14:3], JDATAx[15]为符号位, 因注入通道会自动 OFFSET, JDATAx[2:0]=0	0x0

17.4.13 ADC_DR (ADC 规则数据寄存器)

偏移地址: 0x58 初始值: 0x0000 0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
DATA[15:8]							
7	6	5	4	3	2	1	0
DATA[7:0]							

表 17-19 (ADC_DR) ADC 规则数据寄存器

Name	Bits	R/W	Description	Default
---	[31:16]	---	保留位	0x0

Name	Bits	R/W	Description	Default
DATA	[15:0]	R	规则通道最后一次转换结果 右对齐: 转换结果=DATA[11:0] 左对齐: 转换结果=DATAx[15:4]	0x0

17.4.14 ADC_CCR (ADC 通用控制寄存器)

偏移地址: 0x60 初始值: 0x00030000

31	30	29	28	27	26	25	24
						PVREF_VSEL	PVREF_OEN
23	22	21	20	19	18	17	16
Reserved				PRESCALAR[3:0]			
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							

表 17-20 (ADC_CCR) ADC 通用控制寄存器

Name	Bits	R/W	Description	Default
——	[31:20]	——	保留位	0x0
PRESCALAR	[19:16]	RW	ADC 时钟预分频 0000: PCLK/1 0001: PCLK/2 0010: PCLK/4 0011: PCLK/6 0100: PCLK/8 0101: PCLK/10 0110: PCLK/12 0111: PCLK/16 其它值: PCLK/6	0x3
——	[15: 0]	RW	预留	0x0

18 比较器 (COMP)

18.1 概述

芯片具有 2 个不同特性的比较器。

比较器 0 具有低功耗的特点。其正输入端可选 3 种输入源，包括 2 个外部管脚输入和 1 个可配置分压的电源输入。其负输入端固定接到带隙基准。其输出可配置极性，并通过数字滤波消抖，进而在 EXTI 模块产生中断。

比较器 1 具有高速的特点。其正输入端固定接 1 个外部管脚输入。其负输入端可选 2 种输入源，包括 1 个外部管脚输入和带基基准。其输出可配置极性，并可产生中断。

- 比较器 0 具有低功耗的特点，比较器 1 具有高速特点。
- 比较器 0 输出具有滤波防抖功能。
- 两部比较器都可触发中断。
- 输出极性可配置。
- 可触发 Timer。
- 具有配置锁定功能。

18.2 功能描述

18.2.1 功能框图

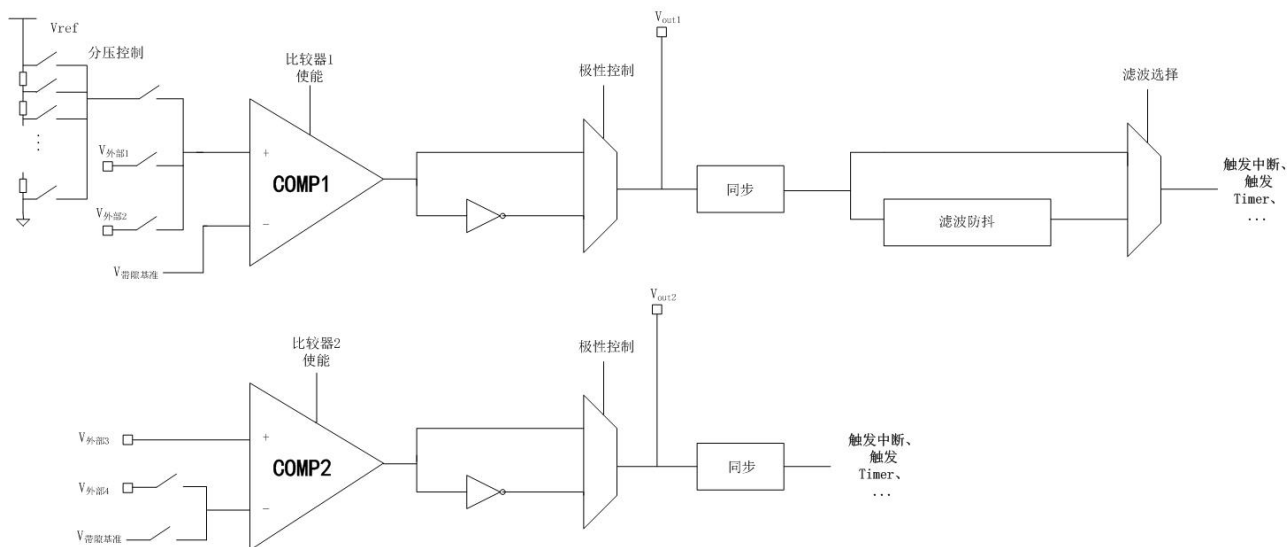


图 18-1 总体架构图

18.2.2 配置锁定

在安全要求较高的使用场景下，例如过流、过热保护等，有必要保证比较器的配置不会因为软件错误、错误寄存器访问等原因而被修改。锁定配置可以对相应的比较器控制及状态寄存器添加写保护。

一旦配置了锁定，即相应比较器的控制及状态寄存器被添加了写保护，此时相应比较器的控制及状态寄存器成为只读状态。

配置锁定（写保护）只能通过系统复位消除。

18.3 寄存器列表

表 18-1 寄存器列表

Name	Offset Address	Width	R/W	Default	Description
COMP0_CSR	0x000	32	RW	0x0	比较器 0 控制及状态寄存器
COMP0_ICR	0x004	32	RW	0x0	比较器 0 中断控制寄存器
COMP0_ISR	0x008	32	RW	0x0	比较器 0 中断状态寄存器
COMP1_CSR	0x010	32	RW	0x0	比较器 1 控制及状态寄存器
COMP1_ICR	0x014	32	RW	0x0	比较器 1 中断控制寄存器
COMP1_ISR	0x018	32	RW	0x0	比较器 1 中断状态寄存器

18.4 寄存器描述

18.4.1 COMP0_CSR（比较器 0 控制及状态寄存器）

地址：0x00 初始值：0x0000 0000

表 18-2 COMP0_CSR 寄存器描述

Name	Bits	R/W	Description	Default
COMP0_LOCK	[31]	RW	比较器 0 锁定使能：仅系统复位能复位 1：使能 0：禁止	0x0
——	[30:25]	——	保留位	0x0
COMP0_DEBOUCNE_EN	[24]	RW	比较器 0 滤波防抖使能（判决 3 选 2） 1：使能 0：禁止	0x0

Name	Bits	R/W	Description	Default
---	[23:20]	---	保留位	0x0
COMP0_OUT	[19]	RO	比较器 0 输出（考虑极性 & 滤波防抖后）	0x0
---	[18:17]	---	保留位	0x0
COMP0_POLARITY	[16]	RW	比较器 0 极性选择 1: 极性反转 0: 原始输出	0x0
COMP0_P_VOLT_DIV	[15:12]	RW	电源分压选择控制	0x0
---	[11:6]	---	保留位	0x0
COMP0_PSEL	[5:4]	RW	比较器 0 输入正端选择 00: 分压选择 01: comp0_p0 10: comp0_p1	0x0
---	[3:1]	---	保留位	0x0
COMP0_EN	[0]	RW	比较器 0 使能: 1: 使能 0: 禁止	0x0

18.4.2 COMP0_ICR（比较器 0 中断控制寄存器）

地址：0x04 初始值：0x0000 0000

表 18-3 COMP0_ICR 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:6]	---	保留位	0x0
FALL_EDGE_DETECT	[5]	RW	比较器输出下降沿触发中断	0x0
RISE_EDGE_DETECT	[4]	RW	比较器输出上升沿触发中断	0x0
---	[3:1]	---	保留位	0x0
COMP0_IRQ_MASK	[0]	RW	比较器 0 中断使能: 1: 使能 0: 禁止	0x0

18.4.3 COMP0_ISR（比较器 0 中断状态寄存器）

地址：0x08 初始值：0x0000 0000

表 18-4 COMP0_ISR 寄存器描述

Name	Bits	R/W	Description	Default
---	[31:1]	---	保留位	0x0
COMP0_IF	[0]	RW	比较器 0 中断标志： 1: 有中断 0: 无中断	0x0

18.4.4 COMP1_CSR（比较器 1 控制及状态寄存器）

地址：0x10 初始值：0x0000 0000

表 18-5 COMP1_CSR 寄存器描述

Name	Bits	R/W	Description	Default
COMP1_LOCK	[31]	RW	比较器 1 锁定使能： 1: 使能 0: 禁止	0x0
---	[30:25]	---	保留位	0x0
COMP1_DEBOUCNE_EN	[24]	RW	比较器 1 滤波防抖使能 1: 使能 0: 禁止	0x0
---	[23:20]	---	保留位	0x0
COMP1_OUT	[19]	RO	比较器 1 输出（考虑极性后）	0x0
---	[18:17]	---	保留位	0x0
COMP1_POLARITY	[16]	RW	比较器 1 输出极性控制 1: 极性反转 0: 原始输出	0x0
---	[15:9]	---	保留位	0x0
COMP1_NSEL	[8]	RW	比较器 1 输入负端源选择 0: vband_gap 1: compl_n	0x0
---	[7:1]	---	保留位	0x0
COMP1_EN	[0]	RW	比较器 1 使能： 1: 使能 0: 禁止	0x0

18.4.5 COMP0_ICR（比较器 1 中断控制寄存器）

地址：0x14 初始值：0x0000 0000

表 18-6 COMP1_ICR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:6]	——	保留位	0x0
FALL_EDGE_DETECT	[5]	RW	比较器输出下降沿触发中断	0x0
RISE_EDGE_DETECT	[4]	RW	比较器输出上升沿触发中断	0x0
——	[3:1]	——	保留位	0x0
COMP1_IRQ_MASK	[0]	RW	比较器 1 中断使能： 1：使能 0：禁止	0x0

18.4.6 COMP1_ISR（比较器 0 中断状态寄存器）

地址：0x18 初始值：0x0000 0000

表 18-7 COMP1_ISR 寄存器描述

Name	Bits	R/W	Description	Default
——	[31:1]	——	保留位	0x0
COMP1_IF	[0]	RW	比较器 1 中断标志： 1：有中断 0：无中断	0x0

19 电气规格

19.1 DC 参数

表 19-1 DC 参数表

参数	说明	Min	Typ	Max	注释
温度	运行温度	-40℃	25℃	85℃	
V_{rtc}	RTC 电源电压	1.8V	3.3V	5.5V	
V_{sys}	市电电压	1.8V	3.3V	5.5V	
V_{bat}	主电源域备用电池	1.8V	3.3V	5.5V	
V_{dd33}	切换后电源	1.8V	3.3V	5.5V	
V_{dd15}	LDO 输出电压	1.35V	1.5V	1.65V	
I_{io}	净 IO 输出电流				
I_{run}	正常工作芯片内电流		3.5mA		PLL off, CLK_SYS =4MHz
I_{stop}		12uA			最小值
$I_{standby}$		7.5uA			最小值
V_{IL}	输入低电平电压			0.35VDD33	
V_{IH}	输入高电平电压	0.65VDD33			
V_{OL}	输出低电平电压 3.3V 5V			0.5V 0.1VDD33	Iload=12mA(H drive) Iload=6mA(L drive)
V_{OH}	输出高电平电压 3.3V 5V	VDD33-0.8 0.8VDD33			Iload=12mA(H drive) Iload=6mA(L drive)
R_{pull}	Pad 上拉/下拉电阻	20K Ω		100K Ω	
C_{in}	输入电阻			10pf	

19.2 极限参数

表 19-2 极限参数表

参数	说明	MIN	TYP	MAX	单位
VCC	输入电源	2.2		5.5	V
Vi	输入电压	0		5.5	V
I _{dd}	输入电流			50	mA
I _{ss}	地上电流			50	mA
T _{stg}	存储温度	-65		+150	°C
V _{esd}	静态 ESD (HBM)	-4000		+4000	V

19.3 BOR 特性

表 19-3 BOR 特性表

参数	说明	条件	Min	Typ	Max
V _{thr}	阈值	可编程			
I _{on}	工作电流			550nA	
V _{hyst}	迟滞			50mV	

19.4 时钟特性

表 19-4 内置低频振荡器 (LRC) 特性表

参数	说明	条件	Min	Typ	Max
F	输出频率范围			32.768kHz	
ACC _{trim}	Trim 后精度	25°C			±5%
		-40°C ~ 85°C			±5%
Duty	Duty cycle		45%		55%
I _{on}	工作电流			0.5uA	

表 19-5 内置高频振荡器（HRC）特性表

参数	说明	条件	Min	Typ	Max
F	输出频率范围			7.3728MHz	
ACC _{trim}	Trim 后精度	25℃			±1%
		-40℃~85℃			±3%
Duty	Duty cycle		45%		55%
T _{start}	启动时间			50us	
I _{on}	工作电流			100uA	

表 19-6 外部晶体特性表

参数	说明	条件	Min	Typ	Max
F	输出频率范围			32.768kHz	
Duty	Duty cycle		45%		55%
T _{start}	启动时间				
I _{on}	工作电流			0.7uA	

表 19-6 PLL 特性表

参数	说明	条件	Min	Typ	Max
F _{in}	输入频率			32.768kHz	
F _{out}	输出频率			29.4912MHz	
Jitter	抖动				300ps
T _{start}	建立时间			1.5ms	2ms
I _{on}	工作电流			150uA	

19.5 12-Bit SAR ADC 特性

表 19-6 12- Bit SAR ADC 特性表

参数	说明	条件	Min	Typ	Max
V_{IN1}	输入电压范围	VSYS/VBAT	0		3.6V
V_{IN2}	输入电压范围	Channel 0~2	0		1.2V
F_s	采样频率		200kHz		
T_{conv}	转换时间			? cycle	
INL	积分精度	3.3v	-2		+2LSB
DNL	微分精度	3.3v	-2		+2LSB
I_{on}	工作电流			55uA	

19.6 BANDGAP 特性

表 19-7 BANDGAP 特性表

参数	说明	条件	Min	Typ	Max
V_{work}	工作电压	$V_{out}=1.2V$	1.8V		5.5V
	输出电压/精度	$1.8V < V_{work} < 2.2V$	1.11V	1.16	1.21V
		$2.2V < V_{work} < 5.5V$	1.11V	1.16	1.21V
I_{on}	最大工作电流	所有 buffer on		4.3uA	
I_{ormin}	最小工作电流	所有 buffer off		1uA	

19.7 TPS（温度传感器）特性：

表 19-8 TPS(温度传感器)特性表

参数	说明	条件	Min	Typ	Max
V_{work}	工作电压范围		2.0V		5.5V

F_s	采样频率		32.768kHz		
T_{conv}	转换时间				
INL	积分精度				LSB
DNL	微分精度				LSB
T_{start}	启动时间				
I_{on}	工作电流				200nA

19.8 EMU（电能计量单元）特性

表 19-9 EMU（电能计量单元）特性表

参数	说明	条件	Min	Typ	Max
V_{work}	芯片供电电压范围		2.4V		3.6V
ERR_{NP}	有功/无功功率计量误差	正常模式, 动态范围 6000:1			0.1%
ERR_{NIV}	电流/电压有效值误差	正常模式, 动态范围 6000:1			0.2%
ERR_{TP}	有功功率计量误差	防窃电模式, 窃电电流 $\geq 500mA$			0.3%
I_{TS}	连续计量功耗	防窃电模式			600uA
I_{NS}	连续计量功耗	正常模式			3mA
	基准温度系数	BG_CTRL=0X87006	-20PPM		20PPM

19.9 比较器特性

表 19-10 比较器特性表

参数	说明	条件	Min	Typ	Max
V_{hyst}	输入电压迟滞	比较器 0		50mV	
		比较器 1		100mV	

I _{on}	工作电流	比较器 0		210nA	
		比较器 1		880nA	

19.10 PSW_SYS（电源开关）特性

表 19-11 PSW_SYS(电源开关)特性表

参数	说明	条件	Min	Typ	Max
V _{sys}	市电输入电压范围		0		5.5V
V _{bat}	电池输入电压范围		0		5.5V
T _{sw}	切换时间				
I _{load}	负载电流				20mA
V _{drop}	开关压降	I _{load} =20mA			100mV
I _{self}	自身功耗				

19.11 FLASH 参数

表 19-12 FLASH 参数表

参数	说明	条件	Min	Typ	Max
T _{fse}	扇区擦除时间	常温下	4ms		5ms
T _{fh1}	片擦除时间	常温下	20ms		40ms
T _{prg}	字节编程时间	常温下	6us		7.5us
F _{prg}	编程频率	常温下	1MHz		29MHz
NF _{we}	擦写寿命	常温下	20000 次		
T _{dr}	数据保存时间		100years@25℃ 25years@85℃ 10years@125℃		
R _{cycle}	读等待周期	系统时钟≤xxx	0		
		系统时钟>xxx	1		

20 封装信息

20.1 BL66A0244 封装 (LQFP100)

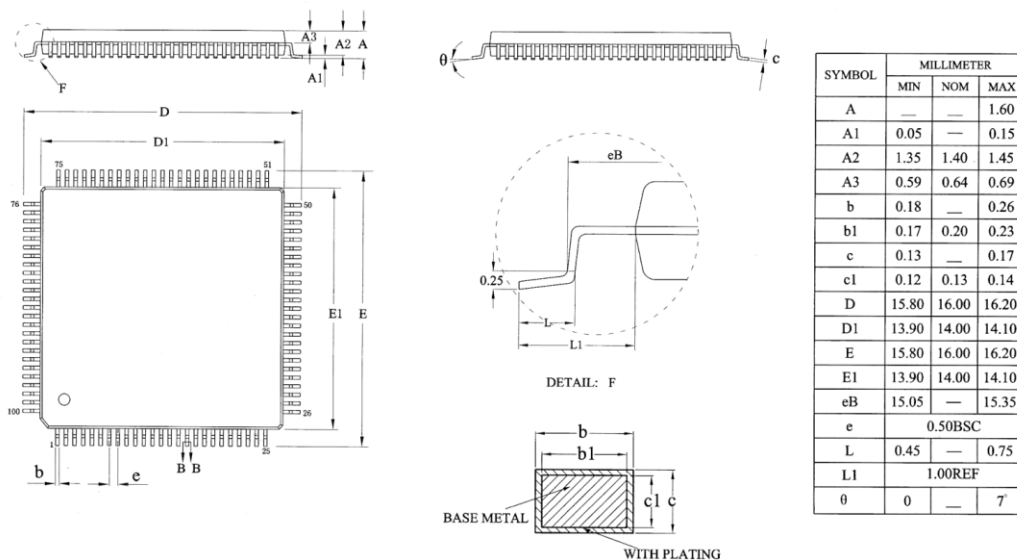


表 20-1 BL66A0244 封装尺寸图

20.2 BL66A0243 封装 (LQFP80)

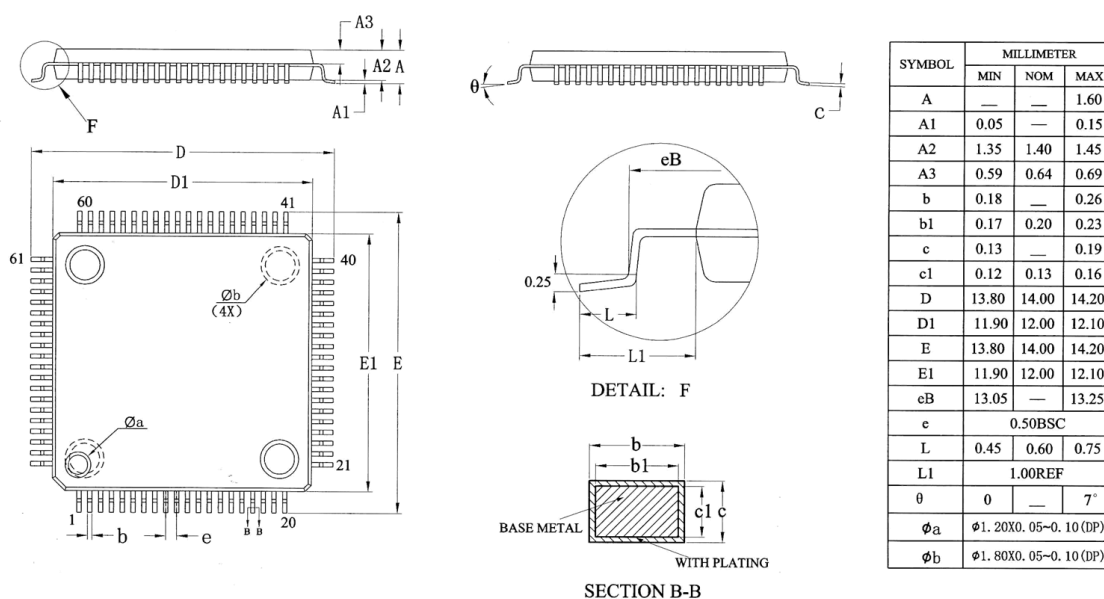


表 20-2 BL66A0243 封装尺寸图

20.3 BL66A0242 封装 (LQFP64)

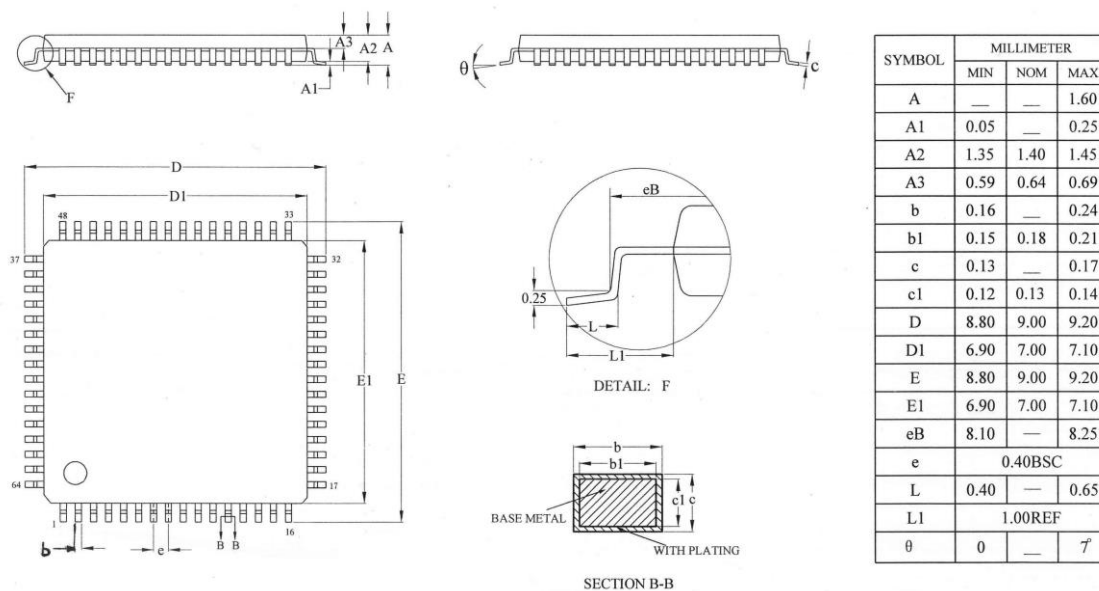


表 20-3 BL66A0242 封装尺寸图

20.4 BL68A0246 封装 (QNF48)

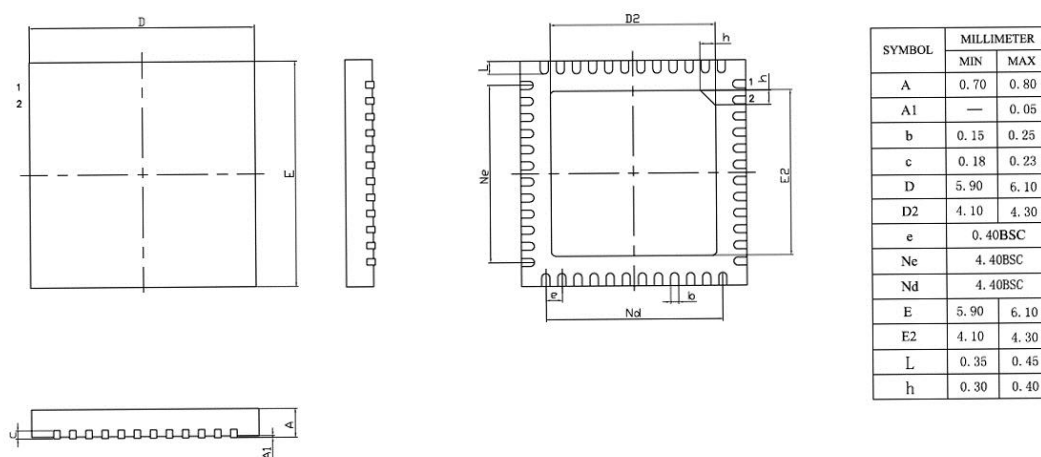


表 20-4 BL68A0246 封装尺寸图